

全集成连续时间滤波器研究的进展*

焦李成

(西安电子科技大学,西安)

摘要 全集成连续时间滤波器是近年来模拟 VLSI 技术取得最重要进展的领域之一,也是当今国际上的前沿课题。它的诞生向传统的连续时间信号处理技术——开关电容技术和数字滤波技术提出了强有力的挑战。本文综述了这一研究领域的发展现状;评述了近年来的新进展;指出了有关的研究课题,并展望了这一研究领域的发展和应用前景。

关键词 全集成;连续时间滤波器;VLSI

一、引言

滤波器作为一门学科发展到现在已有 60 多年的历史。它除在通信领域大量使用外,还在控制、雷达、人造卫星、仪器仪表和计算机等领域有着广泛的应用。很难设想哪一个电子设备中不使用这样或那样的滤波器。VLSI 技术发展的最主要动力也是来自于制作全集成化高质量模拟滤波器的需要。它的发展已经并且还正在日益加速改变计算机、通信、微电子技术、信息科学、控制和机器人等技术的面目。近两三年来得到迅速发展的人工神经网络(ANN)就是例证。人们普遍认为 ANN 将给信息科学带来革命性的变化,并将促使新一代高技术产业群的诞生。

滤波器的发展经过了模拟—数字—模拟的道路,它最早是以无源 RLC 电路实现的。由于 L 的固有缺陷,如损耗大、体积大、非线性、易引入干扰噪声、又难以集成实现,因而迫使人们另辟新径。60 年代初,低成本的单片运放初步制作成功,使人们转向有源 RC 滤波器的研制。在低频段,有源 RC 滤波器比 RLC 无源滤波器体积小得多。这种有源 RC 滤波器在通信、控制、计算机以及其它领域扮演过且仍在扮演重要的角色。

然而,模拟滤波器最一般的应用是在语音频段(0~4kHz),这样的滤波器所需极点(1/RC)约在 10krad/s 量级,即使选用一个相当大的电容,如 10pF,也需大约 10MΩ 的电阻。这样大的电阻将占大约 $1 \times 10^6 \mu\text{m}^2$ 的面积,而典型 MOS 芯片的面积大约为 $12.5 \times 10^6 \mu\text{m}^2$ 。这样的 MOS 电阻,无论是用扩散法还是用多晶硅实现都会有非线性,最终 MOS 电阻值将很不准确。即使在同一芯片上重复制作且两电阻误差小于 1~2%,也难以使电阻相对精度优于 10%。同时,由于电阻和电容不在同一工序内制作,因而电容误差与同一芯片上电阻误差是相对独立的。它们具有相同的数量级。这就是大约 10% 的

1991年1月9日收到,1991年6月15日修改定稿。

* 国家自然科学基金和博士后基金项目。

独立相对误差和 1% 的片内复制误差。这样任意 RC 时间常数的误差高达 20%，且这一误差还将随环境温度和信号而变化。由此可见，直接把构成有源 RC 滤波器的各元件集成化并不能满足一般精度要求和稳定性条件。

在过去的 20 余年中，对于连续时间信号的处理，由于模拟集成电路设计的不准确性和非标准化以及有源 RC 滤波器难以直接单片集成化，同时由于数字信号处理技术的迅速发展和数字电路的模块化，使得数字滤波器最先得发展。70 年代中期，随着开关电容 (SC) 理论的问世，开关电容滤波器 (SCF) 以更快的速度发展起来，这样就构成了图 1

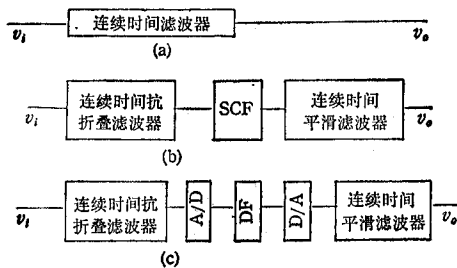


图 1 连续时间信号处理的 3 种方式

注：图中抗折叠应是抗混叠

在输出端需设置连续时间平滑滤波器。SCF 和 DF 虽然是集成滤波器；但用于连续时间信号处理都有明显的不足：

(1) 抗混叠滤波器对于来自开关和运放本身的高频噪声无能为力，它们同样受采样过程作用而混叠到基带中，从而降低信道的信噪比；

(2) 由于芯片上往往同时兼有开关或数字电路，所以奈奎斯特定理限制了它的高频应用。高于奈奎斯特频率的开关噪声使电源抑制比大为降低，同时时钟馈通在 SCF 中也是一个值得注意的问题；

(3) 为了降低高频噪声等，要采用全差分结构的 SC 技术，给电路布线和版图设计带来困难；

(4) 开关和运放的非理想特性使严格设计精密滤波器变得复杂；

(5) 对于 DF，由于需用 A/D 和 D/A 以及运放和开关，除存在有与 SCF 相同的缺陷外，更重要的是引入量化噪声；

(6) 此外，由于电路复杂，使得芯片面积、功耗等也要付出新的代价。

从而直接用全集成连续时间滤波器处理连续时间信号成为国际学术界所关注的前沿课题，而系统的全集成化正是未来 VLSI 技术发展的目标和方向。这也是诸多现代化高技术，如智能计算机和智能机器人等应用和发展的技术基础。人们不仅迫切希望具有设计简单、易于模拟仿真、功耗低、芯片面积小、适于静噪运用和高频应用等性能的全集成连续时间滤波器理论和实现，而且希望有类似的技术用于非线性信号处理和非滤波应用，如 ANN 的全集成实现。

近几年来，全集成连续时间信号处理取得了迅速的进展，它的应用也开始向非线性信号处理、非滤波应用、ANN、编程系统等领域扩展。人们预计它的发展和可能影响滤波器的发展进程，并且有可能对模拟 VLSI 的发展，如模拟门阵列的发展产生重大影

所示的 3 种连续时间信号处理方法。

SCF 和数字滤波器 (DF) 在处理连续时间信号时，都需要特殊的数字处理过程，如 SCF 要利用开关和电容组成数据采样电路；DF 需要有 A/D 和 D/A 电路。为了减小采样过程带来的混叠噪声，在输入端需要设置连续时间抗混叠滤波器，以消除输入信号的高频分量；而为了平滑掉采样恢复信号的阶梯波形和消除开关时钟馈通造成的影响，

响。本文将系统地评述这一前沿领域最重要的进展, 讨论全集成连续时间信号处理的基本思想和方法, 展望其发展前景, 并指出有关的前沿研究课题。

二、连续时间 MOSFET-C 滤波器

目前妨碍有源 RC 滤波器全集成化的主要问题是由于 MOS VLSI 工艺虽然能获得良好的 MOS 电容和 MOS 运放, 但却不能获得精确的电阻。由工艺和温度容差造成的阻值误差有时高达 100%, 从而造成 RC 乘积的很大误差。因此直接把组成有源滤波器的各种元件集成化并不能满足实际的稳定性和精度要求。解决这一困难的途径之一是实现 RC 乘积的自动调节以消除误差。美国哥伦比亚大学 Y. Tsividis 教授及其合作者^[1,2]首先提出了全集成连续时间 MOSFET-C 滤波器(全电容-滤波器), 即利用 MOS 管的非饱和区特性构成压控可调电阻, 从而开创了全集成高精度单片连续时间滤波器实现的新途径。连续时间 MOSFET-C 滤波器具有面积小、功耗低、噪声小、设计简单、适用于高频应用等优点, 因而受到广泛地重视, 并得到了迅速发展。已有成功的范例说明 MOSFET-C 技术具有很大的潜力^[1-8]。

1. MOSFET-C 滤波器系统

MOSFET-C 滤波器及其辅助电路构成一系统。辅助电路包括衰减器、放大器和自动调谐电路, 用以扩展动态范围、实现阻值调节和保证滤波器精度。滤波器结构包括: 线性化的 MOSFET 跨导结构、基本二次积木块和滤波器。线性化的 MOS 跨导结构必须保证一定的动态范围、线性度和可调性; 而二次结构和滤波器则须具有较低的灵敏度和较强的抗干扰能力, 能消除寄生效应, 具有补偿功能和满足线性跨导对它的拓扑要求等。

2. 可调线性 MOS 电阻的实现

由上述可知, 在全集成连续时间 MOSFET-C 滤波器中, 是用 MOS 管的非饱和区特性构成压控电阻, 但是 MOS 管本身是非线性的, 必须采用相应的结构设计以消除 MOS 管的非线性。目前, 已经提出了一些在不同程度上消除非线性的 MOS 电阻结构, 从组合管个数分, 有: 单管型、对管型和四管型; 从构成积分器类型分, 有平衡结构和非平衡结构; 从是否接地又可分为, 接地型、平衡型和浮地型, 如图 2 所示。

(1) 接地型 MOS 跨导的伏安特性为 $I_o = g_m V_i$, 它在电路中只能用作接地或虚地电阻。因此只有运放正端接地的电路才可使用这种跨导实现集成电阻, 如 Thomas-Two 二次结构等。

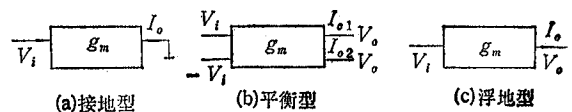


图 2 线性化的 MOS 跨导分类

(2) 平衡型 MOS 跨导的特性为 $I_o = (I_{o1} - I_{o2})/2 = g_m V_i$, 它要求输入端对电压严格对称, 其最大的优点是抗电源干扰能力强。在此结构中, 对管的热噪声较小, 动态范围大; 四管结构则较好地消除了寄生电容的影响。平衡结构实现的电路同接地跨导一样, 同时还要求平衡运放。当然, 平衡跨导结构比一般接地跨导结构的线性度要好。

(3) 浮地型跨导从理论上可以替代所有连接方式的电阻, 其伏安特性为

$I_o = g_m(V_1 - V_2)$ 与电阻完全相同,而对电路拓扑无任何限制。

总之,已有的线性化跨导实现有以下特点:

- (1) 信号加入栅压,消除二次非线性;
- (2) 利用对称电压,消除奇次或偶次非线性;
- (3) 利用漏极等电位,取对管电流差,可得跨导 $I_o - V_i$;
- (4) 利用不同控制电压取对管电流差,可实现完全线性化。

在 MOSFET-C 滤波器中, MOS 线性电阻结构占器件总数的一半,它的线性度直接影响滤波器的性能,文献[9,10]对其非线性动力学及其分析方法做了详细的研究,为开发和应用 MOSFET-C 滤波器提供了新的理论基础。

3. MOSFET-C 滤波器的综合

MOSFET-C 滤波器结构可分为平衡型和非平衡型两种:

(1) 平衡结构 它具有较强的抗电源干扰能力,并能较好地抑制奇次谐波畸变;但它功耗稍大,而且需专配平衡放大器,对滤波器原型结构有较大的限制,目前只能实现用跳蛙方法得到的滤波器。其设计步骤如下:

(a) 原型滤波器设计,要求所有电阻与放大器虚地输入端、输出端或电源输入端相连;

(b) 全平衡变换,它由原型电路及其镜像组成;

(c) 用 MOS 线性跨导代替线性电阻,采用相同 V_C 和 V_B ,阻值由长/宽比 (L/W) 决定,并作最坏情况和非理想效应分析,进行相应的有源补偿或无源补偿;

(2) 非平衡结构 它可实现较多类型的电路,但其抗干扰能力较差,且对失配较为敏感。Ismail 和 Mohan 提出的节点模拟属于这一类^[8]。

目前, MOSFET-C 技术除用作滤波器外,在众多的非滤波和非线性信号处理中,如振荡器、放大器、增益电路、时控全编程模拟信号处理器、频率选择电路、采样电流电路、人工神经网络与神经计算机等方面都获得了广泛的应用^[2-4,11,12,24]。然而, MOSFET-C 技术还在发展中,如新的结构设计、高频应用、分布 MOSFET-C 技术、非线性效应和补偿、非线性 ANN 和调节系统等还有待于进一步研究和发展。

三、全集成连续时间跨导-电容滤波器

全集成连续时间跨导-电容 (T-C) 滤波器(或称跨导运放-电容 (OTA-C) 滤波器)由美国的 R. Schaumann、E. Sanchez-Sinencio 和 R. Geiger 等人提出^[13,14]。与全集成连续时间 MOSFET-C 滤波器不同,它是用 MOS 跨导或跨导运放 (OTA) 而不是传统的集成运算放大器作为有源增益器件,它具有如下特点:(1)工作频率高;(2)为流控或压控系统,调节方便;(3)电路设计简单;(4)可与现有 MOS VLSI 技术兼容。

1. T-C 滤波器的基本积木块

(1) 有源跨导器 OTA 除具有一个与常规运放相似的差分输入极外,还有一个以偏置电流形式的附加控制输入端,从而使 OTA 的使用具有很大的灵活性。理想的 OTA 输入电阻和输出电阻为 ∞ 。其传输特性为 $I_o = g_m(V_1 - V_2)$,其中 g_m 为跨导参数且

$g_m = h \cdot I_B$, 即 g_m 可通过控制电流 I_B 调节控制。R. Schaumann 等人^[13]提出了一个四管跨导结构。由于电路结构简单、速度快且具有良好的线性范围和可调性,因而受到人们的重视。从理论上讲,CMOS OTA 可用 Schaumann 的四管跨导元件构成。事实上,T-C 滤波器和 OTA-C 滤波器的 T-C 实现与 OTA-C 实现可以互相替代,如文献[15, 16]用基本双积分器回路原理设计的带通滤波器即是如此。这为全集成连续时间滤波器提供了一种新的设计方法。

(2) T-C 系统的基本积木块 构成高阶 T-C 系统的基本积木块有加法器、电容放大器、阻抗变换器、积分器等^[14]。

2 T-C 滤波器的二次节

到目前为止,已经提出了许多 T-C 滤波器二次节^[14-17]。在全集成 T-C 滤波器中,频率参数由 g_m/C 决定,因此它是可调的。这也是 T-C 滤波器可单片集成化的基础。如果选择所有跨导尽可能相同和仅使用接地电容^[15],则 T-C 滤波器的设计过程类似于 VLSI 中的门阵列设计而变得十分简单。因此 T-C 技术具有很大的潜力且有可能实现模拟门阵列,而使模拟 VLSI 产生一次新的飞跃。同时由于有源跨导和 OTA 是输出电流控制器件,因此它采用与传统的电压模式技术完全不同的电流模式信号处理方式和 VLSI 设计,有可能改变目前由电压模式 VLSI 和信号处理技术主宰一切的局面。

3. 高阶 T-C 滤波器的设计

高阶 T-C 滤波器的实现方法与一般有源 RC 滤波器相同,包括(1)级联法;(2)无源 LC 模拟和(3)多环反馈法。级联法实现电路结构简单,级与级之间影响小,每个二次节可单独调谐,缺点是灵敏度高。文献[1]中给出了用级联法实现的一个 4M 八阶带通滤波器;文献[17]给出了用信号流图(SG)法模拟 LC 梯形网络实现的高阶 T-C 滤波器。它除了可调和便于单片集成等优点外,最大的特点是灵敏度低,有利于减小调谐误差。实际上,对于 LC 梯形网络,可用 T-C 阻抗变换器对 L 直接模拟,由此得到的滤波器与跳蛙实现结果相同^[18];文献[19]则给出了 OTA-C 滤波器的跟随领导人(FLF)设计法。总之到目前为止,关于 T-C 滤波器的设计主要还是一些有源 RC 滤波器设计方法的移植。当然这对问世不久的 T-C 技术是很自然的。但更重要的是 T-C 技术代表了一种有很大潜力的电流模式 VLSI 技术和信号处理方法。它在非滤波领域特别是人工神经网络的 VLSI 实现中的应用研究异常活跃^[11,12,20,24]。

四、全集成连续时间滤波器的自动调谐

由于全集成连续时间滤波器的频率参数由 RC 或 g_m/C 决定,为了获得准确的滤波性能,必须实现非常准确的 MOS 跨导和电容。因此滤波器必须通过调节控制系统才能达到要求。在全集成连续时间滤波器中,所有元件都集成于同一芯片上,由于温度变化等因素都会使元件产生很大的容差。因此在通常意义下的调节无法满足实际要求,而必须实现片上自适应调节。自调节系统也必须作为滤波器的一部分而设计于芯片上,这也是可全集成化的关键所在。

文献[1,17]分别对全集成连续时间 MOSFET-C 滤波器和全集成连续时间 T-C 滤

波器的自动调谐问题作了详细的讨论,指出了研究这一问题的重要性和迫切性。全集成连续时间滤波器一般采用主/从控制系统结构。主滤波器用以控制,而从滤波器则是完全实际的信号处理滤波器。两者之间的元件参数成比例设计,调节通过对主/从滤波器施加校正信号完成。主/从滤波器系统的性能完全匹配且可相互跟踪,以实现单片集成化。

五、问题和挑战

SC 电路和数字电路在处理连续时间信号时由采样数据引起的一系列问题是全集成连续时间信号处理器发展的主要动力。由于它们不需要开关,因而不受奈奎斯特定理的限制,适于高频应用;没有开关噪声,无平滑噪声引入基带,也不需要抗混叠或平滑滤波器。全集成连续时间信号处理技术并不局限于此,它在非滤波领域和非线性信号处理等领域,如集成放大器、集成振荡器、编程系统、集成传感器、人工智能(AI)和 ANN 集成电路、采样电流电路和滤波、电流模式 VLSI 等领域更受人们的关注^[5-8,11-17,20-23,24]。全集成连续时间信号处理技术开辟了 VLSI 信号的新途径。但是它还问世不久,特别是它们实际上都是非线性器件的放大区特性实现线性处理。在信号幅度较大时,情况并非如此简单,而是会产生严重的非线性失真效应^[9]。这是它至今还停留在实验室水平上的主要原因。它的真正商用还有赖于取得新的突破。有关前沿课题有:

- (1) 全集成连续时间信号处理理论体系的建立;
- (2) 自动化设计和系统实现;
- (3) 在非滤波、非线性信号处理和 ANN 中应用;
- (4) 电流模式信号处理体系的建立及其 VLSI 设计;
- (5) 基于 T-C 技术的模拟门阵列的研究;
- (6) 非线性动力学和补偿理论的研究。

科学革命在走过非线性—线性历程之后,才真正跨上了非线性科学革命的历程;计算机也正在经历模拟—数字—模拟…模/数混合的道路;毫不例外,VLSI 技术也处在模拟—数字—模拟(与数字相混合)路口;全集成连续时间信号处理技术和电流模式 VLSI 将扮演什么样的角色?值得人们去深思和关注。

在完成本文过程中,得到西安交通大学邱关源先生的悉心指导和亲切关怀;美国哥伦比亚大学 Y. Tsividis 教授和 Texas A & M 大学 E. Sanchez-Sinencio 教授提供了宝贵的资料和有益的讨论,在此一并致谢。

参 考 文 献

- [1] M. Banu, Y. Tsividis, *IEEE J. of SC*, **SC-18**(1983)5, 646—651.
- [2] Y. Tsividis, M. Banu, J. Kohoury, *IEEE J. of SC*, **SC-21**(1986)1, 15—30.
- [3] Y. Tsividis, *IEEE J. of SC*, **SC-22**(1987)3, 317—321.
- [4] J. Kohoury, Y. Tsividis, *IEEE Trans. on CAS*, **CAS-34**(1987)8, 862—875.
- [5] D. Vallancourt, Y. Tsividis, *IEEE Trans. on CAS*, **CAS-35**(1988)8, 947—954.
- [6] J. Kohoury, Y. Tsividis, *IEEE Trans. on CAS*, **CAS-37**(1990)4, 464—472.
- [7] C. Acar, M. Ghausi, *Int. J. CTA*, **15**(1987)2, 105—121.

- [8] M. Ismail et al., *IEEE J. of SC*, **SC-23**(1988)1, 183—194.
- [9] 焦李成, 西安交通大学博士论文, 西安, 1990年2月.
- [10] 焦李成, 邱关源, 西安交通大学学报, 1990年, 第4期, 第107—116页.
- [11] B. Linares-Barranco et al., *IEEE Trans. on CAS*, **CAS-36**(1989)5, 756—761.
- [12] A. Rodnquez-Vazquze et al., *IEEE Trans. on CAS*, **CAS-37**(1990)2, 217—223.
- [13] C. Park, R. Schaumann, *IEEE Trans. on CAS*, **CAS-33**(1986)10, 1132—1138.
- [14] R. L. Geiger, E. Sanchez-Sinencio, *IEEE CAD Mag.*, **1**(1985)2, 20—32.
- [15] C. Park, *IEEE J. of SC*, **SC-23**(1988)5, 987—996.
- [16] E. Sanchez-Sinencio et al., *IEEE Trans. on CAS*, **CAS-35**(1988)8, 936—946.
- [17] M. Tan, R. Schaumann, *IEEE Trans. on CAS*, **CAS-36**(1989)2, 299—307.
- [18] R. Nawrocki, *Int. J. Electron.* **62**(1987)5, 667—672.
- [19] R. Nawrocki, *Int. J. Circuits Theory & Applications*, **16**(1988)1, 93—96.
- [20] R. Read, R. L. Geiger, *IEEE Trans. on CAS*, **CAS-36**(1989)3, 367—371.
- [21] M. Tan, R. Schaumann, *IEEE Trans. on CAS*, **CAS-35**(1988)4, 478—490.
- [22] R. Schaumann, *IEE Proc. -G*, **136**(1989)2, 184—190.
- [23] E. Sanchez-Sinencio, *IEEE J. of SC*, **SC-24**(1989)6, 1576—1586.
- [24] 焦李成著, 神维网络系统理论, 西安电子科技大学出版社 1990年.

ADVANCES IN FULLY INTEGRATED CONTINUOUS-TIME FILTERS

Jiao Licheng

(Xidian University, Xi'an)

Abstract The fully integrated continuous-time filter is one of the most important advances in analog VLSI recently. The state of art of fully integrated continuous-time filter is reviewed and its most important advances are discussed. The frontiers and open problems of fully integrated continuous-time filter researches are reviewed too.

Key words Fully Integrated; Continuous-time filter; VLSI