

## 应用于激光雷达信号处理系统的放大电路接口设计

刘汝卿 蒋 衍 姜成昊 李 锋 朱精果\*

(中国科学院微电子研究所 北京 100094)

**摘 要:** 应用于激光雷达(LiDAR)测量系统的单芯片全集成信号处理电路系统的设计与实现, 对于有效提高激光雷达整机测量精度、数据率, 缩短测量时间, 减小测量设备体积和功耗具有重要的意义。考虑到目前对于信号处理电路系统的研究中较少考虑芯片在实际使用环境中的接口问题, 基于光电探测器、裸芯片、封装、传输线及测试板等诸多接口影响因素, 运用协同仿真分析的方法, 在电路系统的实际工作频段内, 建立了一种精确的、能反映激光雷达信号处理电路系统放大电路芯片真实应用环境的接口一体化仿真模型, 并通过S参数仿真对其进行验证。同时基于CMOS工艺, 将设计得到的放大电路系统进行流片, 在芯片输入端承载不同光电探测器寄生负载的情况下, 对芯片性能进行测试, 仿真结果与测试结果吻合较好, 验证了该接口模型建立的可行性。

**关键词:** 激光雷达; 放大电路系统; 接口建模; 协同仿真

中图分类号: TN958.98; TN43

文献标识码: A

文章编号: 1009-5896(2020)07-1636-07

DOI: 10.11999/JEIT190427

## Amplifying Circuit Interface Model for LiDAR Signal Processing Systems

LIU Ruqing JIANG Yan JIANG Chenghao LI Feng ZHU Jingguo

(Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100094, China)

**Abstract:** The monolithic signal processing circuit system for Light Detection And Ranging (LiDAR) measurement has significant practical values in terms of improving LiDAR measurement accuracy and data rate, shortening measurement time, and reducing equipment size and power consumption. As the environment interface problem is less considered, the appropriate input interface model must be established to break through the technology difficulty to associate circuit system with photodetectors, die chip, package, transmission line, test board and so on in the operating frequency range. By the combination of theoretical analysis and model simulation, the real working environment of circuit system for LiDAR signal processing can be simulated reasonably. Furthermore, based on CMOS technology, the signal processing circuit chip is tested with different photodetector parasitic capacitances. The well agreements between simulation and the testing results validate the feasibility of the input interface model.

**Key words:** Light Detection And Ranging(LiDAR); Amplifying circuit system; Interface model; Collaborative simulation

### 1 引言

当前集成电路产业发展迅速, 小型化轻量化的集成电子电路系统芯片的研究已经成为国内外的焦点课题, 应用领域也较为广泛, 包括生物医疗、汽车防撞、通信<sup>[1-4]</sup>等, 特别是近两年来, 芯片已成为物联网、大数据、云计算等新一代信息产业的基石<sup>[5]</sup>, 其中发展光电子集成芯片技术是芯片集成里程碑式变革<sup>[6]</sup>。在激光雷达光电子集成系统中, 其信号处理系统中的集成电路系统通过将常规测距系

统中分立元器件进行整合, 实现了跨阻放大器、比较器以及接口电路等分立芯片的集成化, 降低了分立元器件在PCB上互连所引入的互联噪声, 同时有效降低了系统的复杂度, 提高了系统的可靠性<sup>[7]</sup>。尽管如此, 针对于激光雷达(LiDAR)测量具体应用的接收端集成放大电路系统芯片的研究是一个较为复杂的问题, 目前整体上还处于试验阶段, 有很多问题尚待解决。

首先, 就激光雷达信号处理电路系统本身而言, 其与分立的输入端的光电探测器关系紧密, 在电路系统芯片的设计过程中, 必须同时考虑两者之间各种因素的相互影响, 才能使光电探测器与信号

处理电路系统相匹配, 提高信号实际耦合效率, 最大限度地提高接收系统信噪比。近年来国外已经研制出多种模式APD阵列和读出电路, 国内相对起步较晚, 与国外存在一定的差距<sup>[8]</sup>; 其次, 虽然集成电路设计及制造工艺发展迅速, 但至今仍缺少一种简单有效的手段, 可以将光电探测器的关键性能参数、信号传输线特性以及芯片封装寄生效应等因素与集成化的电路系统进行联合仿真设计, 从而造成了目前电路系统芯片设计周期长、流片成本高的现状。

基于以上这些问题, 本文提出建立电路系统接口一体化仿真模型, 将光电探测器电路特性、信号传输线及芯片封装寄生效应的影响纳入集成电路系统的模拟仿真范围之内, 提高电路系统设计的有效性。且基于0.18  $\mu\text{m}$  CMOS 工艺, 对电路系统内部的放大电路部分进行设计、流片。为了使模型能够适用于大多数激光雷达测量的工况, 在无光电探测器、光电探测器具有较大寄生效应这两种极端情况和光电探测器寄生电容为5 pF这一典型情况下, 分别对模型进行仿真及测试验证, 结果吻合较好, 验证了该模型建立的可行性。

## 2 系统概要

激光雷达测量接收系统的工作机制一般为: 首先由激光雷达发射系统发送一个信号, 与目标作用产生的回波信号被激光雷达接收系统收集。通常由光电探测器负责搜集反射回来的极其微弱的激光信号, 并将其转化为电信号, 然后通过放大电路系统进行放大、限制带宽、分离, 再经过时刻鉴别电路确定回波信号的接收时刻, 从而得到准确的物理信息。本课题组设计含有光电探测器和单芯片全集成信号处理电路系统(主要包括放大电路系统和时刻鉴别电路系统)的激光雷达测量接收系统框图如图1所示。

在实际应用中, 由于存在大气衰减、表面漫反射等因素, 经过目标反射回来的回波信号通常非常

微弱, 并且受背景噪声以及接收系统噪声的影响, 信号很容易被噪声淹没, 这对光电探测器的探测灵敏度和探测器后端的微弱信号放大电路的整体噪声及无失真传输特性提出了很高的要求。因此分析接收系统中放大电路的电学特性一直是信号处理领域的研究重点。在放大电路系统设计过程中, 除了考虑常规增益、带宽、噪声等指标外, 还必须考虑光电探测器及输入端口其它效应的影响问题<sup>[9,10]</sup>。同时在实际应用中放大电路芯片的封装、测试PCB信号传输或者干扰等特性对芯片测试的影响等问题都是必须要考虑的问题。

本文重点关注激光雷达测量中放大电路系统应用的特殊工作环境, 分析其输入端负载(光电探测器), PCB板上的实际工作环境(以传输线为主)以及芯片封装寄生效应等因素的影响, 得出了一个接近实际工况的放大电路系统负载仿真模型示意图, 如图2所示。

## 3 建模仿真

电路系统的建模过程, 实际上是将实际的物理形式转化为电气性能的表达形式。一般来说, 电气性能均可以反映在寄生电容、电阻和电感3个方面。因此, 接下来将考虑这3种参数的影响, 对图2中的模型进行分析和建模。

### 3.1 探测器建模

光电探测器是激光雷达测量系统中重要的光电转换器件, 其位于放大电路系统的前端, 作用是将接收到的微弱光脉冲信号转换成电流脉冲信号。它通常为光电二极管, 从电路的角度分析可等效为电阻电容等电子器件。根据文献<sup>[11,12]</sup>显示, 光电探测器的等效电路如图3所示。

图3中,  $I_s$ 为光电探测器的输出电流, 电流强度约为 $\mu\text{A}$ 数量级。  $C_s$ 为光电探测器的寄生负载电容, 是影响后面芯片带宽的重要因素。光电探测器的寄生负载电容从0.1 pF至几十pF不等, 根据其封装和连接形式的不同而不同。  $L, C, R_1, R_2$ 分别为光电探测器的连线电感, 连线电容和连线电阻。

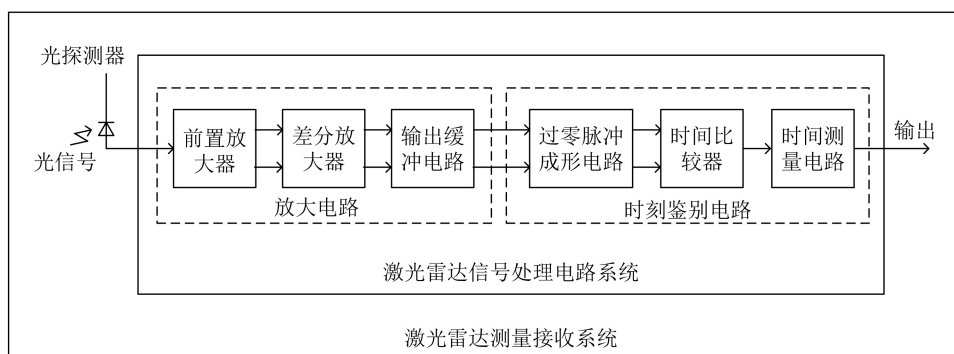


图1 激光雷达测量接收系统框图

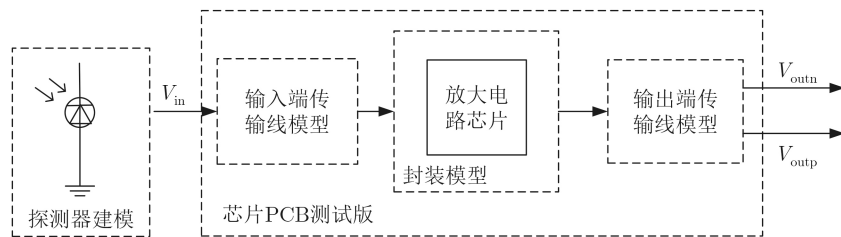


图2 放大电路芯片仿真模型框图

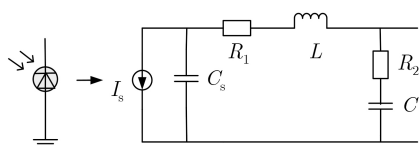


图3 传统光电探测器等效电路模型

在实际的芯片设计过程中，需要考虑光电探测器与芯片测试PCB板间的接口匹配以及连接线寄生的影响，因此，在进行电路系统输入端负载建模的过程中，对传统的光电探测器等效电路进行了一定的改进，如图4所示。

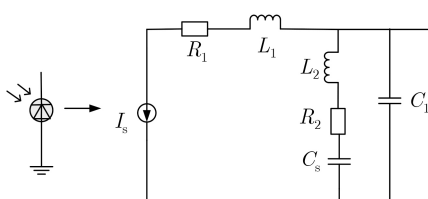


图4 改进光电探测器等效电路模型

图4中， $R_1, L_1, L_2, R_2$ 为探测器的连线电阻、电感， $C_1$ 为探测器与PCB连接寄生电容。 $I_s$ 约为 $10 \mu A$ ， $L_1$ 为 $2.5 \text{ nH}$ ， $R_1$ 为 $100 \text{ m}\Omega$ ， $L_2$ 为 $4.4 \text{ nH}$ ， $R_2$ 为 $300 \text{ m}\Omega$ ， $C_1$ 为 $1.41 \text{ pF}$ 。

为了有效模拟真实应用环境，并验证所建立的等效模型合理性，本次设计选取无探测器寄生效应和光电探测器寄生电容 $C_s$ 分别为 $5 \text{ pF}$ 和 $10 \text{ pF}$ 这三种情况进行分析，以得到不同输入端探测器寄生负载对芯片性能的影响情况。

### 3.2 传输线建模

传输线通常被定义为一个适合在两个或多个终端间有效传输电能或电信号的传输系统<sup>[13]</sup>。在本设计中，传输线是连接光电探测器与芯片封装引脚的桥梁。

相对于传统的传输线1阶线性分布电路，传输线的集总模型更加简单明了，它将传输线各个寄生器件看成是由单一的电阻，电容和电感组成，如图5所示。当然，该传输线集总模型在使用时也存在一定的限制条件<sup>[14]</sup>：

(1) 若要以集总模型建立传输线电路模型，必

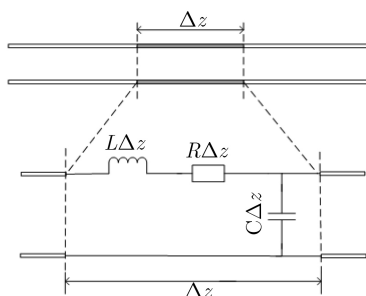


图5 传输线集总模型

须先知道传输信号所占频宽的最大频率 $F_{\text{max}}$ ，波长 $\lambda_{\text{min}} = \text{波速} / F_{\text{max}}$ 。

(2)  $\Delta z \approx 0$ ，在工程的眼光下，可近似成 $\Delta z < \lambda_{\text{min}} / 20$ 。当传输线超过 $\lambda_{\text{min}} / 20$ 就必须做适当的切割，分别建立独立的集总参数模型。

综合以上两点，可以看出，对传输线模型进行分析，必须限定在一定的频率范围以内。在本设计中，芯片要求的工作频率范围为 $100 \text{ MHz} \sim 1 \text{ GHz}$ ，而所测实物(具体如图11所示)中封装芯片输出端在PCB走线距离大约为 $2.6 \sim 2.8 \text{ cm}$ ，可得 $\lambda_{\text{min}}$ 为 $0.3 \text{ m}$ ，可以看出传输线长度超过了 $\lambda_{\text{min}} / 20$ ，必须做适当的切割处理，建立独立的集总参数模型。另外，由于在芯片的输入端在PCB上的走线上距离要短些，约为 $\lambda_{\text{min}} / 20$ 左右，因此芯片输入和输出端传输线模型分别如图6所示。

在实际应用中，为了避免信号直流电平的影响

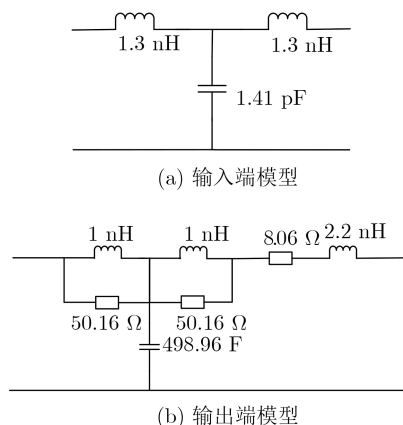


图6 传输线等效电路仿真模型

响，在信号输入端采用电流隔直的交流耦合输入方式，且在输入输出端分别加入了适当的阻抗匹配器件，综合考虑以上这些因素的影响，得出传输线等效电路模型如图7所示。

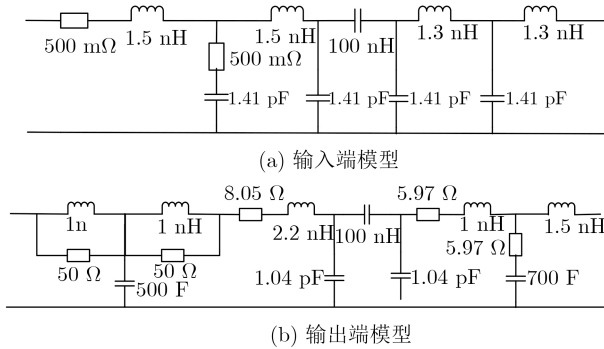


图7 传输线整体等效电路仿真模型

### 3.3 封装建模

近年来，由于QFN封装具有良好的电热性能、体积小且质量轻，被广泛应用，无论是其引脚间距、长度，还是封装体的面积，都要远小于传统的QFP和SOP形式，高频寄生效应相对较小<sup>[15,16]</sup>。设计采用的QFN封装如图8所示，其中， $L$ 为管脚长度，约为0.35~0.6 mm； $b$ 为管脚宽度，约为0.15~0.25 mm。

通常情况下，芯片封装键合线之间的互连结构等效电路模型可以用图9示的端口网络来表示。根据文献<sup>[17]</sup>，自由空间中长度为 $l$ 、直径为 $d$ 的圆形键合线，其电感 $L$ 和串联电阻 $R$ 可分别用式(1)和式(2)表示

$$L = (\mu_0 l / 2\pi) \times [\ln(4l/d) + \mu_r \tanh(4d_s/d) / 4 - 1] \quad (1)$$

$$R = \begin{cases} (4\rho l / \pi d^2) \cdot \cosh[0.041(d/d_s)^2], & d/d_s \leq 3.394 \\ (4\rho l / \pi d^2)(0.25d/d_s + 0.2654), & d/d_s > 3.394 \end{cases} \quad (2)$$

式中， $\mu_0 = 4\pi \times 10^{-7}$  H/m为空气介质的导磁率；

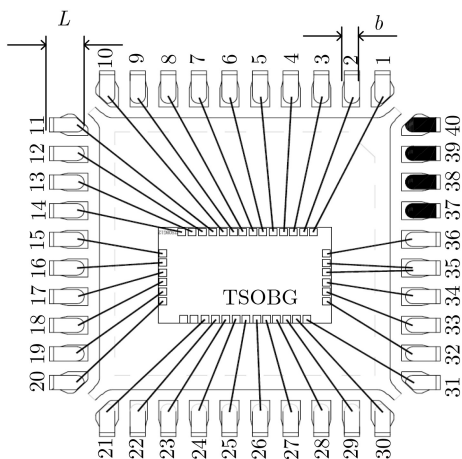


图8 片封装管脚图

$\mu_r$ 和 $\rho$ 分别为键合线材料的相对导磁率和电阻率； $d_s$ 为键合线的趋肤深度。由于趋肤深度 $d_s \propto 1/\sqrt{f}$  ( $f$ 为频率)，且由于在芯片工作频段100 MHz~1 GHz范围内，通常 $d_s/d \ll 1$ ，因此，式(1)和式(2)可简化为

$$L = (\mu_0 l / 2\pi) \times \ln(4l/d) \quad (3)$$

$$R = (4\rho l / \pi d^2) \quad (4)$$

设计采用的封装管脚长度为0.35~0.6 mm，键合线采用金线，直径为25  $\mu$ m，长度约为1.4 mm~1.7 mm，根据式(3)和式(4)，可得其寄生电阻和寄生电容分别为8.66  $\Omega$ 和1.6 nH。

在实际应用中，芯片封装管脚与PCB版在焊接过程中存在一定的寄生，综合考虑这些因素的影响，实际采用的键合线等效电路模型仿真参数如图10所示，其中寄生电感值为2.2 nH，寄生电阻值为8.06  $\Omega$ ，寄生电容值为1.5 pF。

### 4 仿真及测试验证

为了更好的验证本系统设计的合理性，本文对放大电路系统负载仿真模型分别进行仿真验证和实际板卡测试验证，并将二者结果进行对比。

首先将以上所分析的各个单元模块电路及所设计的芯片结合在一起，在Cadence软件环境下做系统的整体仿真，输入单端信号 $V_{in}$ 为5  $\mu$ A，脉宽5 ns的脉冲信号，该值是根据激光雷达实际应用中的典型值设置的。由于市面上各大厂家的探测器的寄生电容值差别较大，为了使建立的模型能够适用于大多数激光雷达测量的工况，在无光电探测器寄生效应和较大寄生效应这两种极端情况以及光电探测器寄生电容为5 pF这一典型情况下<sup>[18,19]</sup>，分别对模型进行S参数仿真。其次对流片封装后的放大电路芯片测试板进行实验室工况测试，测试设备采用矢量网络分析仪E5071C，直流电源，万用表等仪器，在100 MHz~1 GHz频率范围内，测试条件同样是无光电探测器寄生效应和较大寄生效应这两种极端

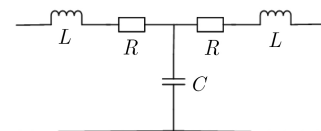


图9 键合线等效电路模型

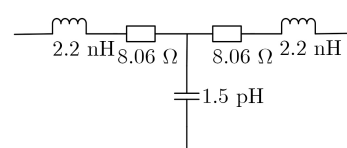


图10 键合线等效电路仿真模型

情况以及光电探测器寄生电容为5 pF这一典型条件，为配合测试仪器，测试输出负载主要考虑1 MΩ的电阻负载。

图11给出了所测试结构的实物照片，采用对芯片及其外围应用环境进行S参数测试。

图12、图13和图14分别给出了在无探测器寄生负载、探测器寄生负载为5 pF及负载为10 pF的3种情况下，本文建立的模型的仿真结果和实测的 $S_{11}$ 和 $S_{21}$ 参数曲线对比图。

由图12、13和图14可以看出，当输入信号频率在100 MHz~1 GHz范围内时， $S_{11}$ 曲线和 $S_{21}$ 曲线在有无负载情况下，模型仿真结构与芯片实测结果

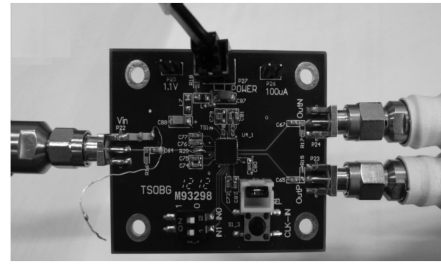


图 11 芯片测试PCB实物照片

一致性较好，符合芯片工作的频率范围。而当频率大于1 GHz时，某些频点存在较大误差，其原因是在高频时仿真模型内的电阻电感及电容的寄生效应

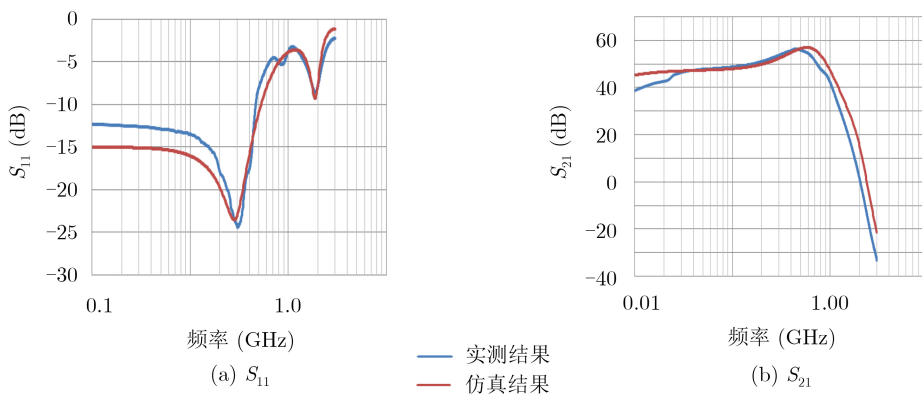


图 12 无负载情况下模型S参数仿真结果和芯片实测结果对比图

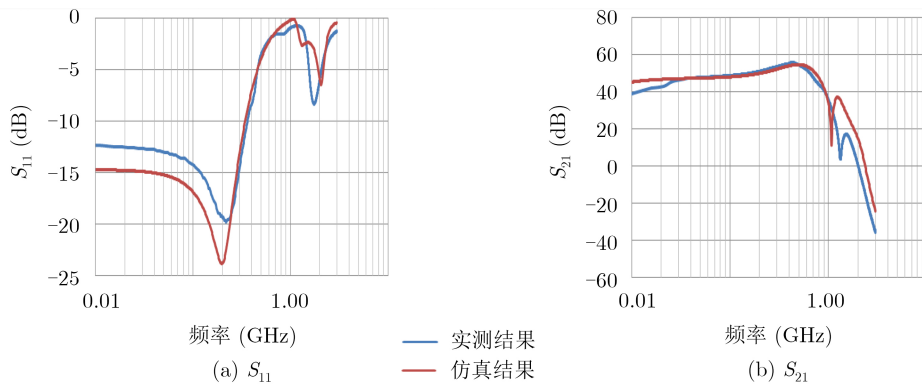


图 13 负载电容5 pF情况下模型S参数仿真结果和芯片实测结果对比图

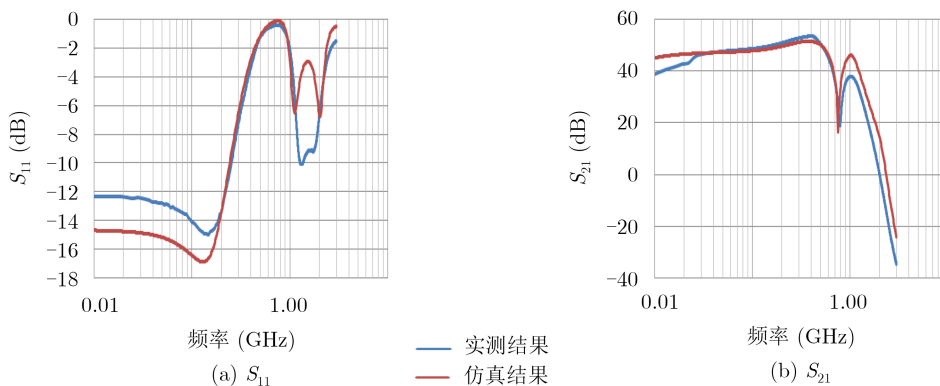


图 14 负载电容10 pF情况下模型S参数仿真结果和芯片实测结果对比图

更加明显, 且其计算公式可能发生较大的变化, 导致某些频点发生畸变。

图15是无探测器负载, 有5 pF和10 pF负载情况下,  $S_{11}$ 参数的Smith曲线测试与仿真结果对比图。

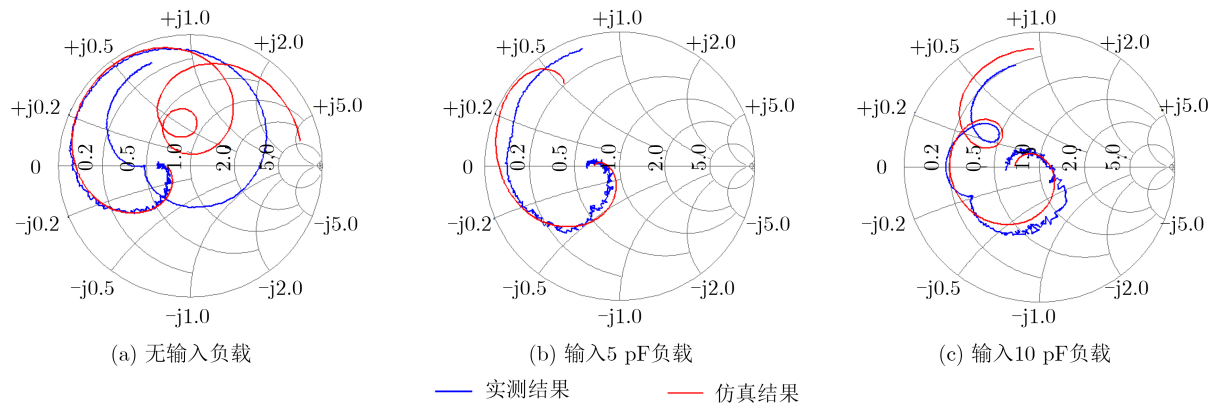


图 15 模型仿真结果和芯片实测结果 $S_{11}$ 参数 Smith对比图

由图15可以看出, 当输入信号频率在100 MHz~1 GHz范围内时,  $S_{11}$  Smith曲线在有无负载情况下, 模型仿真结构与芯片实测结果符合较好。而当频率大于1 GHz时, 在5 pF、10 pF负载时偏差较大, 这是因为, PCB板在输入端焊接电容负载时, 引入了电感, 或者焊接时的导线引发天线效应, 使其与仿真结果存在较大偏差。

## 5 结束语

随着单芯片全集成电子电路系统的发展, 芯片封装, 信号传输线以及外界应用环境等带来的寄生效应的影响已越来越受到芯片研究者的重视。本文基于集成电路仿真软件, 考虑光电探测器、裸芯片、封装、传输线及测试板等诸多因素的相互影响, 建立了应用于激光雷达测量中放大电路系统的接口模型, 并在不同负载情况下进行仿真验证, 仿真结果与实际芯片PCB板测试结果进行对比, 得到较好的一致性曲线。该模型的建立对于避免将电路系统应用于激光雷达整机系统的重复实验环节, 提高电路系统设计的有效性, 降低研究成本具有重要的意义。

## 参考文献

- [1] XUE Zhaofeng, LI Zhiqun, WANG Zhigong, *et al.* A low noise, 1.25 Gb/s front-end amplifier for optical receivers[J]. *Chinese Journal of Semiconductors*, 2006, 27(8): 1373-1377.
- [2] WANG Yangjie, KHAN M Z, and RAUT R. A fully differential CMOS limiting amplifier with active inductor for optical receiver[C]. 2005 Canadian Conference on Electrical and Computer Engineering, Saskatoon, Canada, 2005: 1751-1754.
- [3] LIU Jinbin, GU Ming, CHEN Hongda, *et al.* A CMOS front-end circuit for SONET OC-96 receiver[C]. 2006

International Conference on Communications, Circuits and Systems, Guilin, China, 2006: 1961-1965.

- [4] HUANG Hueiyan, CHIEN Junchau, and LU Lianghung. A 10-Gb/s inductorless CMOS limiting amplifier with third-order interleaving active feedback[J]. *IEEE Journal of Solid-State Circuits*, 2007, 42(5): 1111-1120. doi: 10.1109/JSSC.2007.894819.
- [5] 博耀威, 孟宪佳. 光电子集成芯片技术发展现状与趋势[J]. 科技中国, 2017(8): 1-3. doi: 10.3969/j.issn.1673-5129.2017.08.002.
- BO Yaowei and MENG Xianjia. Development status and trend of optoelectronic integrated chip technology[J]. *China SciTechnology Business*, 2017(8): 1-3. doi: 10.3969/j.issn.1673-5129.2017.08.002.
- [6] 广东省政府发展研究中心创新产业研究处. 广东集成电路(芯片)产业发展研究报告[J]. 广东经济, 2018(11): 6-27. Innovation Industry Research Office of Guangdong Provincial Government Development Research Center. Research report on the development of integrated circuit (chip) industry in Guangdong[J]. *Guangdong Economy*, 2018(11): 6-27.
- [7] 丁春南, 叶茂, 夏显召, 等. 面向LiDAR应用的APD单片前端读出电路设计[J]. 红外与激光工程, 2019, 48(S1): S106004. DING Chunnan, YE Mao, XIA Xianzhao, *et al.* Monolithic front-end readout circuit for LiDAR using APD detector[J]. *Infrared and Laser Engineering*, 2019, 48(S1): S106004.
- [8] 陈肖, 周东. APD阵列激光成像雷达处理电路的研究进展[J]. 激光与红外, 2015, 45(9): 1018-1022. doi: 10.3969/j.issn.1001-5078.2015.09.002.
- CHEN Xiao and ZHOU Dong. Development of processing circuit of laser imaging radar based on APD array[J]. *Laser & Infrared*, 2015, 45(9): 1018-1022. doi: 10.3969/j.issn.1001-5078.2015.09.002.
- [9] 高科, 孙晶华. 光电探测器前置放大电路研究[J]. 微型机与应

- 用, 2011, 30(18): 86–88. doi: [10.3969/j.issn.1674-7720.2011.18.031](https://doi.org/10.3969/j.issn.1674-7720.2011.18.031).
- GAO Ke and SUN Jinghua. Research in the front end circuit of photo-electric detector[J]. *Microcomputer & Its Applications*, 2011, 30(18): 86–88. doi: [10.3969/j.issn.1674-7720.2011.18.031](https://doi.org/10.3969/j.issn.1674-7720.2011.18.031).
- [10] ZHI yangxiang. Research on laser ranging technology based on flight time[D]. [Master dissertation] Shaanxi Normal Universit.
- [11] 郑锐. 15 Gb/s CMOS单片集成并行传输光接收前端放大器设计[D]. [硕士论文], 东南大学, 2006.
- ZHENG Rui. 15 Gb/s CMOS monolithic parallel front-end amplifier for optical receiver design[D]. [Master dissertation], Southeast University, 2006.
- [12] 李久, 何进, 童志强, 等. 10Gb/s光接收机跨阻前置放大器芯片设计研究[J]. 半导体光电, 2017, 38(4): 562–565.
- LI Jiu, HE Jin, TONG Zhiqiang, *et al.* Study on design of the transimpedance preamplifier chip for 10 Gb/s optical receiver[J]. *Semiconductor Optoelectronics*, 2017, 38(4): 562–565.
- [13] TIAN guangkun, Fan rudong, *et al.* High speed circuit PCB design and EMC Technology Analysis[M]. Beijing: Electronic Industry Press: 65–67
- [14] 陈佳楠. 共面波导及微带线弯曲结构的时域仿真与研究[D]. [硕士论文], 南京邮电大学, 2015.
- CHEN Jianan. Time domain simulation and study of bending coplanar waveguide and microstrip[D]. [Master dissertation], Nanjing University of Posts and Telecommunications, 2015.
- [15] 鲜飞. QFN封装元件组装工艺技术研究[J]. 电子元件与材料, 2005, 24(11): 52–55. doi: [10.3969/j.issn.1001-2028.2005.11.018](https://doi.org/10.3969/j.issn.1001-2028.2005.11.018).
- XIAN Fei. Research on QFN soldering and assembly[J]. *Electronic Components & Materials*, 2005, 24(11): 52–55. doi: [10.3969/j.issn.1001-2028.2005.11.018](https://doi.org/10.3969/j.issn.1001-2028.2005.11.018).
- [16] 史建卫. QFN封装元件组装及质量控制工艺[J]. 电子工业专用设备, 2015(2): 21–30. doi: [10.3969/j.issn.1004-4507.2015.02.007](https://doi.org/10.3969/j.issn.1004-4507.2015.02.007).
- SHI Jianwei. QFN packing device assembly and quality control process[J]. *Equipment for Electronic Products Manufacturing*, 2015(2): 21–30. doi: [10.3969/j.issn.1004-4507.2015.02.007](https://doi.org/10.3969/j.issn.1004-4507.2015.02.007).
- [17] 曾耿华, 唐高弟. 微波多芯片组件中键合线的参数提取和优化[J]. 信息与电子工程, 2007, 5(1): 40–43. doi: [10.3969/j.issn.1672-2892.2007.01.009](https://doi.org/10.3969/j.issn.1672-2892.2007.01.009).
- ZENG Genghua and TANG Gaodi. Parameters extraction and optimization of bondwire in MMCM[J]. *Information and Electronic Engineering*, 2007, 5(1): 40–43. doi: [10.3969/j.issn.1672-2892.2007.01.009](https://doi.org/10.3969/j.issn.1672-2892.2007.01.009).
- [18] Thorlabs products[EB/OL]. [https://www.thorlabschina.cn/navigation.cfm?guide\\_id=36](https://www.thorlabschina.cn/navigation.cfm?guide_id=36), 2019.
- [19] First Sensor products[EB/OL]. <https://www.first-sensor.com/cn/products/optical-sensors/detectors/avalanche-photodiodes-apd/>, 2019.
- 刘汝卿: 女, 1987年生, 工程师, 研究方向为激光雷达信号处理, FPGA.
- 蒋 衍: 男, 1985年生, 工程师, 研究方向为激光雷达信号处理.
- 姜成昊: 男, 1987年生, 工程师, 研究方向为激光雷达.
- 李 锋: 男, 1976年生, 副研究员, 研究方向为光电探测.
- 朱精果: 男, 1977年生, 研究员, 研究方向为激光雷达、智能感知与光电对抗.

责任编辑: 阮 望