

宽中频CMOS下变频器单片

杨格亮* 李斌

(中国电子科技集团公司第五十四研究所 石家庄 050081)

摘要: 该文介绍了一种工作于毫米波频段的宽中频(IF)下变频器。该下变频器基于无源双平衡的设计架构,片上集成了射频(RF)和本振(LO)巴伦。为了优化无源下变频器的增益、带宽和隔离度性能,电路设计中引入了栅极感性化技术。测试结果表明,该下变频器的中频带宽覆盖0.5~12 GHz。在频率为30 GHz、幅度为4 dBm的LO信号驱动下,电路的变频增益为-8.5~-5.5 dB。当固定IF为0.5 GHz、LO幅度为4 dBm时,变频增益随25~45 GHz的RF信号在-7.9~-5.9 dB范围内变化,波动幅度为2 dB。LO-IF, LO-RF, RF-IF的隔离度测试结果分别优于42, 50, 43 dB。该下变频器芯片采用TSMC 90 nm CMOS工艺设计,芯片面积为0.4 mm²。

关键词: CMOS集成电路; 毫米波; 变频器; 宽中频

中图分类号: TN773

文献标识码: A

文章编号: 1009-5896(2021)06-1603-06

DOI: 10.11999/JEIT200957

Wide-IF-bandwidth CMOS Down-conversion Mixer MMIC

YANG Geliang LI Bin

(The 54th Research Institute of China Electronics Technology Group Corporation, Shijiazhuang 050081, China)

Abstract: A wide-Intermediate-Frequency (IF) down-conversion mixer operating in millimeter-wave band is proposed. The mixer is designed based on a passive double-balanced structure integrating Radio-Frequency (RF) and Local-Oscillator (LO) baluns. To optimize the performances in terms of the Conversion Gain (CG), bandwidth and isolations of the mixer, the gate-inductive technique is employed. The measured results show that the mixer features a wide IF bandwidth from 0.5 to 12 GHz. A measured CG of -8.5~-5.5 dB is achieved within such a wide IF band at a LO power (P_{LO}) of 4 dBm and a LO frequency (f_{LO}) of 30 GHz. The proposed mixer also achieves a CG with a ripple of 2 dB from -7.9 to -5.9 dB in a wide RF band (f_{RF}) from 25 to 45 GHz at a P_{LO} of 4 dBm and a fixed IF frequency (f_{IF}) of 0.5 GHz. The measured LO-to-IF, LO-to-RF and RF-to-IF isolations are better than 42, 50 and 43 dB, respectively. The chip is fabricated in TSMC 90 nm CMOS process with an area of 0.4 mm².

Key words: CMOS integrated circuit; Millimetre-wave; Mixer; Wide IF

1 引言

无线接收机前端本质上是要完成把频率较高的射频信号变换成频率较低的中频信号的功能,变频器是完成该功能的重要器件^[1-3]。由于线性时不变系统不会在输出中产生输入信号中没有的频谱分量^[4],所以下变频器必须要么包含非线性的要么包含时变的元件以完成频率变换。目前来看,下变频器的核心主要由非线性元件组成,变频的原理是将两个信号在时域中相乘。由于下变频器是以LO频率为参考完成RF到IF变换的器件,因此RF与IF的带宽是

两个不同的概念。大多数的宽带下变频指的是改变LO频率以适应频带较宽的RF信号但IF带宽相对较窄^[5,6]。与宽IF上变频器相对应^[7],实际上,宽中频下变频器在诸如卫星通信、天文探测^[8-11]等二次变频接收系统应用中扮演着重要角色。当有源混频的方案被采用时^[8],需要考虑LO诱导的跨导调制和沟道调制效应受到晶体管漏极偏置和输出负载阻抗的影响,因为这关系到混频器IF带宽的扩展。在文献^[9]中,阻性双平衡结构被用作混频核心,RF信号在8.7~17.4 GHz范围内变化时,该混频器的中频带宽被证实高达8.7 GHz。该混频器的升级版具有17.4~26.1 GHz的RF带宽^[10]。由于集成了LO倍频器,LO到IF的隔离度得到了改善。但是,大量被用于匹配和杂散抑制的片上无源器件增加了设计的复杂度和成本。一个基于GaAs pHEMT工艺设

收稿日期: 2020-11-09; 改回日期: 2021-03-25; 网络出版: 2021-04-13

*通信作者: 杨格亮 gelsyang@qq.com

基金项目: 河北省省级科技计划(18960202D)

Foundation Item: S&T Program of Hebei (18960202D)

计具有27~33 dBm 输入3阶交调点(Input 3rd-order Intercept Point, IIP3)的高线性下变频器被证实可以用多栅晶体管(Multiple-Gated TRansistor, MGTR)^[11]实现。文中所提出的线性化技术结合了阻性混频器的最优漏极偏置条件和MGTR。但是该电路的高IIP3是在LO功率大于15 dBm的条件下测得的,对于难以产生较大功率的CMOS工艺来说,该线性化技术不能被证明在低LO功率设计条件下是有效的。为了验证基于CMOS工艺的设计在低LO功率条件下可以同时获得宽带RF、低变频损耗、高隔离度的性能和较小的芯片尺寸,一种工作于毫米波频段的宽中频无源双平衡下变频器被提出。

2 电路设计

2.1 电路总体结构

宽中频无源双平衡下变频器设计原理如图1所示。从图中可以看出,阻性双平衡结构组成了下变频器的核心,电路采用LO栅极驱动、RF源极输入的混频模式。对于紧凑型的双平衡无源混频器来说^[12],考虑到晶圆测试的需要,一对片上无源巴伦被设计用来实现RF和LO端口的单端-差分转换。为了实现RF端口匹配,RF巴伦的平衡端分别串联了电感 L_{rf1} , L_{rf2} 以抵消输入路径呈现的容性。因为RF信号从晶体管源极输入时电路可以等效为共栅结构,故此处可以利用共栅电路的栅极感性化技术拓展RF和IF带宽、提升(降低)电路的变频增益(损耗)。由平衡对管漏极输出的差分IF信号经有源巴伦转换成单端信号后输出。该变频器的芯片照片如图2所示。

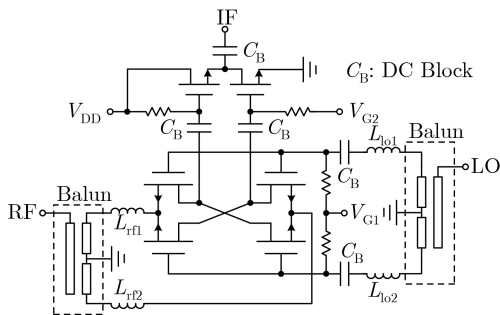


图1 宽中频无源双平衡下变频器设计架构

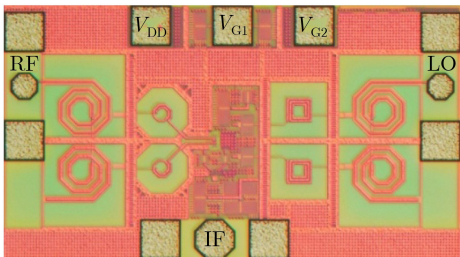


图2 宽中频无源双平衡下变频器芯片照片

2.2 片上巴伦设计

片上无源巴伦的实现可采用变压器^[13]、Marchand^[14]等结构,其中Marchand结构以其优异的宽带和高频性能成为设计图1所示电路的选择。为了在25~45 GHz的毫米波频带内完成高平衡度的单端-差分转换,双非对称Marchand结构^[15]被用于RF和LO巴伦设计,如图2所示。由于巴伦两个平衡端对应的耦合线在耦合方式和耦合线尺寸方面都存在不对称性,因此设计自由度得到了提升。衡量巴伦平衡度的参数为

$$S_{21} = -\frac{x_1 y_1}{z_1^2} e^{-j\theta_1 u_1} [e^{-j\theta_1 u_1} - T e^{-2j\theta_2 u_2} e^{-2j\theta_0}] \quad (1)$$

$$S_{31} = -\frac{x_1 y_1}{z_1^2} e^{-j\theta_1 u_1} [1 - T e^{-3j\theta_2 u_2}] e^{-j(\theta_0 + \varphi)} \quad (2)$$

式(1)和式(2)中,

$$T = x_2^2 / (y_2^2 + z_2^2), x_i = \sqrt{1 - K^2},$$

$$y_i = jK \sin \theta_i, z_i = \sqrt{1 - K^2} \cos \theta_i + j \sin \theta_i$$

其中, K 为耦合因子, θ_i 是耦合线电长度, u_i 是非对称耦合线的传播模因子, $i=1, 2$; θ_0 和 φ 是自由度调节参数。由于TSMC 90 nm 1P9M CMOS工艺提供9层金属使设计自由度进一步扩大,当设计满足 $\theta_0 + \varphi = \theta_1 u_2$ 且 $2\theta_2 u_2 + 2\theta_0 = 3\theta_2 u_2 + \theta_0 + \varphi$ 时,可以推出 $S_{21} = -S_{31}$,巴伦实现了平衡。设计过程中结合电磁场仿真对巴伦的性能进行优化,最终巴伦的不平衡端用M9实现,平衡端用M6实现,如图3所示。电磁仿真时考虑到了信号焊盘的影响,为了使焊盘对地的寄生电容不过多恶化巴伦的性能,RF和LO信号焊盘下无金属地连接且优化到测试能够支持的最小尺寸(50 $\mu\text{m} \times 50 \mu\text{m}$)。图3所示巴伦的电磁仿真结果如图4和图5所示。

图4为插入损耗和输入匹配仿真曲线,可以看出在25~60 GHz频率范围内,巴伦的插入损耗小于5 dB,输入回波损耗大于16 dB。图5为不平衡度仿真曲线,可以看出在25~55 GHz频率范围内,巴伦的幅度不平衡度小于0.8 dB,相位不平衡度小于2.5°。图4和图5的仿真展示出了巴伦良好的带内性能,完全能够满足宽带下变频器的设计。

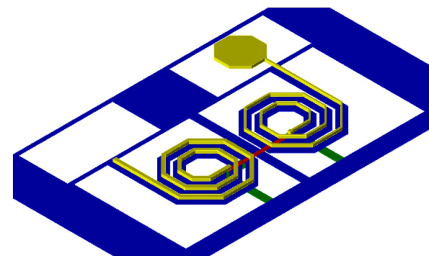


图3 片上巴伦的3-D结构

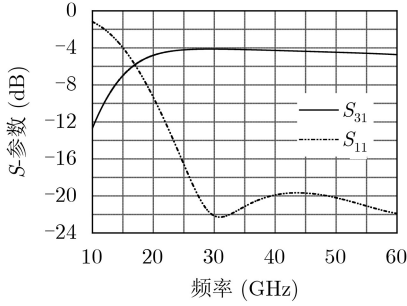


图4 巴伦的损耗和输入匹配仿真

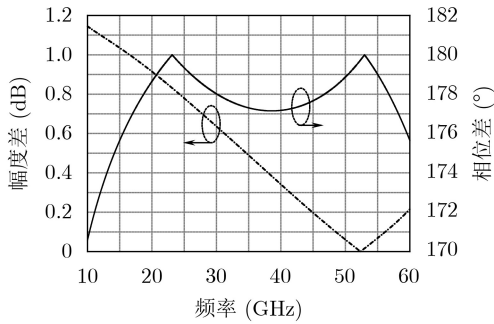


图5 巴伦的不平衡度仿真

2.3 栅极感性化

栅极感性化技术最早被提出用于提升宽带低噪声放大器的增益平坦度和降低噪声^[16]，实际上，这种技术也可以用于混频器设计以改善其增益、带宽和隔离度性能。以下内容将结合图6所示的栅极感性化电路等效模型进行分析。由图6可以看出，该电路的本质是一个从源极输入的共栅结构。先推导出当 $L_{rf}=L_{lo}=0$ 时的基本共栅NMOS晶体管的ABCD矩阵：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \frac{sC_{gd}}{g_m} & \frac{1}{g_m} \\ sC_{gd} \left(A + \frac{C_{gd}}{C_{gs}} \right) & 1 + BsC_{gs} \end{bmatrix} \quad (3)$$

其中， A, B, C, D 分别为矩阵因子， s 为复数因子， C_{gd} 为栅漏电容， C_{gs} 为栅源电容， g_m 为NMOS晶体管的跨导。

进一步考虑 $L_{rf}, L_{lo} \neq 0$ 时的情况。根据图6所示的连接关系，可以推出电路的反向电压增益 A' 为

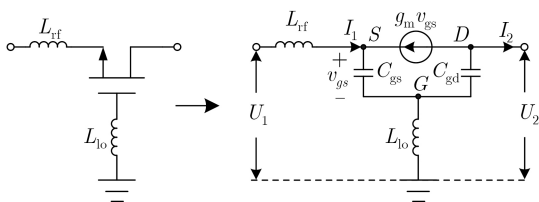


图6 栅极感性化电路及其等效模型

$$A' = \frac{U_1}{U_2} \Big|_{I_2=0} = \frac{A + (AC_{gs} + C_{gd})L_{lo}}{1 + (AC_{gs} + C_{gd})s^2L_{lo}} + \frac{C}{1 + (AC_{gs} + C_{gd})s^2L_{lo}}sL_{rf} \quad (4)$$

将式(3)中的 A, C 代入式(4)可得图6所示电路的前向电压增益为

$$G(j\omega) = \frac{1}{A'} = \frac{1}{A} \times \frac{1 - \omega^2L_{lo}C_{gd} - j\omega^3L_{lo}C_{gd}^3}{1 - \omega^2C_{gs}(L_{lo} + L_{rf}) + j\omega g_m C_{gd}(L_{lo} + L_{rf})} \quad (5)$$

其中， ω 为角频率。由式(5)可得电压增益的幅度为

$$G(\omega) = |G(j\omega)| = \left| \frac{1}{A} \right| \times \frac{\sqrt{(1 - \omega^2L_{lo}C_{gd})^2 + (\omega^3L_{lo}C_{gd}^3)^2}}{\sqrt{[1 - \omega^2C_{gs}(L_{lo} + L_{rf})]^2 + [\omega g_m C_{gd}(L_{lo} + L_{rf})]^2}} \quad (6)$$

式(6)中 $1/|A|$ 为 $L_{rf}=L_{lo}=0$ 时共栅NMOS晶体管的前向电压增益的幅度。很明显，乘号右边的分式的数值随频率增加是增加的，这对 $1/|A|$ 随频率增加数值减小的趋势产生抵消的作用，这意味着相同增益下带宽被拓展了。因此，在增加了栅极峰化电感 L_{lo} 后，中频带宽被拓展。另外由式(6)还可以推出，最大增益 $G_{max} > 1/|A|$ 。因此，栅极峰化电感 L_{lo} 的引入提升了最大增益。最后，因为射频信号从源极注入，本振信号从栅极注入， L_{rf} 和 L_{lo} 是串联在射频和本振的信号通路上，具有低通特性，阻碍射频和本振信号向中频端口的泄露，所以 L_{rf} 和 L_{lo} 的存在会提升射频-中频和本振-中频的隔离度。

3 测试结果

芯片通过在晶圆方法进行测试，测试仪器包括直流电压源、矢量网络分析仪(Agilent N5245A)、信号源和频谱仪。直流电压源为电路提供直流偏置，矢量网络分析仪用来测混频器的 S 参数、NF和变频损耗，信号源和频谱仪则用来测IIP3。测试过程中有源巴伦的偏置为： $V_{DD}=2.5 \text{ V}$ ， $V_{G2}=0.7 \text{ V}$ 。测试为分步骤进行，对变频器来说首先需要确定变频核心的最优栅极偏置电压，即 V_{G1} 的最优值，该电压值可以通过测试变频增益随 V_{G1} 的变化得到，测试结果绘制的曲线如图7所示。可以看出以固定 $f_{IF}=8 \text{ GHz}$ 为代表，当 V_{G1} 在 $0.35 \sim 0.55 \text{ V}$ 变化时，变频器的变频增益较好，其中当 $V_{G1}=0.45 \text{ V}$ 时变频增益最大约为 -7.5 dB 。其次需要确定能使变频器工作在良好状态的最优本振驱动功率，测试结果绘制的曲线如图8所示。可以看出以固定 $f_{IF}=$

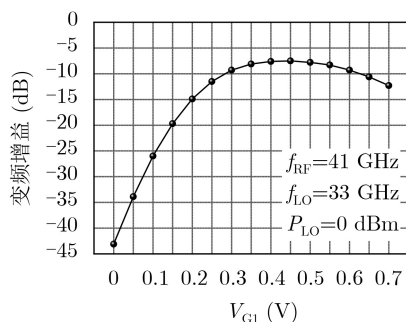


图7 变频增益随栅极偏置电压变化曲线

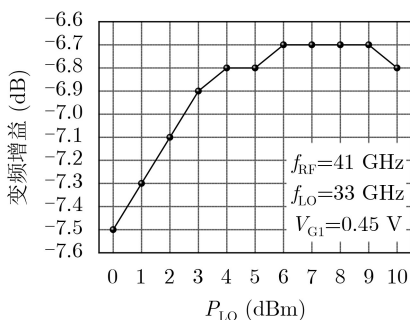


图8 变频增益随本振功率变化曲线

8 GHz为代表，当 P_{LO} 在6~9 dBm变化时，变频器的变频增益较好，但考虑到低本振驱动功率的需求，且 $P_{LO}=4$ dBm和 $P_{LO}=6$ dBm时变频增益仅相差0.1 dB，因此后续测试均在 $V_{G1}=0.45$ V和 $P_{LO}=4$ dBm条件下进行。

变频增益的频率响应有两种结果，一种是固定IF扫RF，如图9所示，在25~45 GHz的RF频带内变频器的增益变化区间为-7.9~-5.9 dB；另一种是固定LO扫IF，如图10所示，在0.5~12 GHz的IF频带内变频器的增益变化区间为-8.5~-5.5 dB。此外，图9和图10中也加入了仿真结果，通过测试与仿真的对比可以看出仿真与测试整体趋势相近，由于模型偏差和连接线寄生的存在，高频处有些许偏差，但在目标频带内没有使芯片性能产生很大恶化。图10中测试结果在10 GHz出现了一个峰值，其原因是栅极电感与栅寄生电阻、栅源、栅漏寄生电容组成的LRC网络产生谐振，从式(6)可以看出栅极电感的存在会使增益在高频处产生峰化，进而使中频带宽得到拓展。

单边带噪声系数(NF)的测试与仿真结果如图11所示，两者的趋势较为吻合，在31~45 GHz的RF频带内，测试 $NF \leq 20$ dB，最小NF为12.4 dB。各端口隔离度的测试结果如图12所示，LO-IF, LO-RF, RF-IF的隔离度分别优于42, 50, 43 dB。

下变频器在接收机中处于低噪声放大器之后，因此线性度是衡量其综合性能的重要指标之一，通常通过测试3阶交调点来评估。图13给出了固定

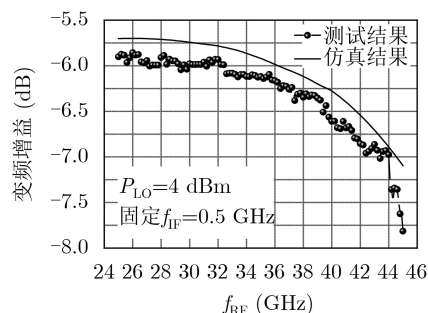


图9 变频增益随RF变化曲线

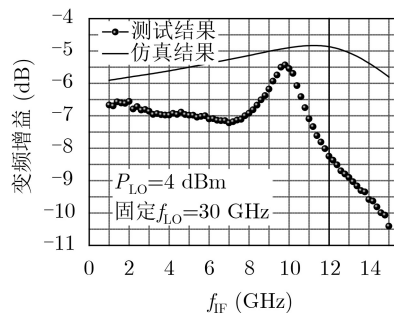


图10 变频增益随IF变化曲线

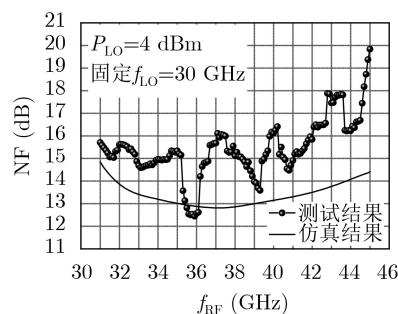


图11 单边带噪声系数随RF变化曲线

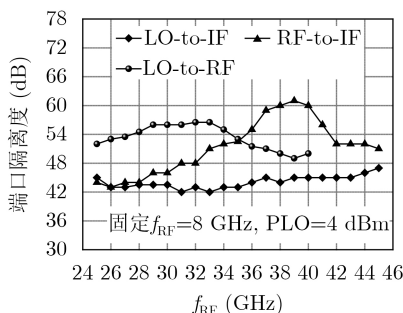


图12 端口隔离度随RF变化曲线

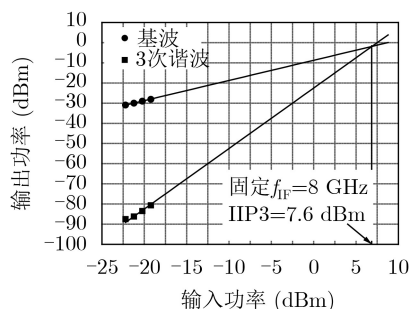


图13 输入3阶交调点测试结果

IF=8 GHz, 测试双音信号频率差为50 MHz状态下, 下变频器的输入3阶交调点(IIP3)外推结果, 为7.6 dBm。

表1总结了宽中频CMOS下变频器单片的关键性能指标, 同时近年来一些有代表性的研究成果也

被纳入进行比较。通过比较可以看出被提出的下变频器在较低的 P_{LO} 驱动下获得了较宽的中频带宽和更好的隔离性能却占用了较小的芯片面积。由于这里的下变频器以无源结构作为混频核心, 所以电路的变频增益是负值但能够控制在-9 dB以内。

表1 宽带下变频器单片性能总结

参考	工艺	RF带宽(GHz)	IF带宽(GHz)	P_{LO} (dBm)	增益(dB)	隔离度(dB)	IIP3(dBm)	芯片面积(mm ²)
文献[8]	65 nm CMOS	77~110	2~19	5	10	N/A	-15	0.86
文献[9]	0.13 μ m CMOS	8.7~17.4	DC~8.7	5	14.5	>20	-5.5	1.3
文献[10]	0.18 μ m CMOS	17.4~26.1	DC~8.7	5	-1	>40	6	1.82
本文	90 nm CMOS	25~45	0.5~12	4	-5.5~-8.5	>42	7.6	0.4

4 结束语

一种工作于毫米波频段的宽中频下变频器单片被提出, 该变频器基于无源双平衡架构被设计并在TSMC 90 nm CMOS工艺平台进行了流片和测试验证。测试结果显示, 得益于栅极感性化技术的引入, 该下变频器具有20 GHz的RF带宽和11.5 GHz的IF带宽, 能够在较低的LO功率下正常工作, 并表现出良好的隔离度和线性性能。

参考文献

- [1] WANG Keping, WANG Zhigong, LEI Xuemei, *et al.* A low-loss image-reject mixer using source follower isolation method for DRM/DAB tuner applications[J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2011, 58(11): 729-733. doi: [10.1109/TCSII.2011.2168014](https://doi.org/10.1109/TCSII.2011.2168014).
- [2] WANG Keping, QIU Lei, KOO J, *et al.* Design of 1.8-mW PLL-free 2.4-GHz receiver utilizing temperature-compensated FBAR resonator[J]. *IEEE Journal of Solid-State Circuits*, 2018, 53(6): 1628-1639. doi: [10.1109/JSSC.2018.2801829](https://doi.org/10.1109/JSSC.2018.2801829).
- [3] WANG Keping, OTIS B, and WANG Zhigong. A 580- μ W 2.4-GHz ZigBee receiver front end with transformer coupling technique[J]. *IEEE Microwave and Wireless Components Letters*, 2018, 28(2): 174-176. doi: [10.1109/LMWC.2017.2787064](https://doi.org/10.1109/LMWC.2017.2787064).
- [4] 吴大正. 信号与线性系统分析[M]. 3版. 北京: 高等教育出版社, 2000: 28-33.
- [5] LIN C M, LIN H K, LAI Y A, *et al.* A 10-40 GHz broadband subharmonic monolithic mixer in 0.18 μ m CMOS technology[J]. *IEEE Microwave and Wireless Components Letters*, 2009, 19(2): 95-97. doi: [10.1109/LMWC.2008.2011330](https://doi.org/10.1109/LMWC.2008.2011330).
- [6] ISSAKOV V, THIEDE A, VERWEYEN L, *et al.* 0.5-25 GHz inductorless single-ended resistive mixer in 0.13 μ m CMOS[J]. *Electronics Letters*, 2009, 45(2): 108-110. doi: [10.1049/el20092599](https://doi.org/10.1049/el20092599).
- [7] LEE J G, PARK G H, BYEON C W, *et al.* 60 GHz Up-conversion mixer with wide IF bandwidth using transformer-based negative feedback in 65-nm CMOS[C]. 2019 IEEE Asia-Pacific Microwave Conference, Singapore, 2019: 732-734. doi: [10.1109/APMC46564.2019.9038419](https://doi.org/10.1109/APMC46564.2019.9038419).
- [8] HUANG C Y, WU K L, HU R, *et al.* Analysis of wide-IF-band 65 nm-CMOS mixer for 77-110 GHz radio-astronomical receiver design[J]. *IET Circuits, Devices & Systems*, 2019, 13(3): 406-413. doi: [10.1049/iet-cds.2018.5269](https://doi.org/10.1049/iet-cds.2018.5269).
- [9] CHIANG P Y, SU C W, LUO S Y, *et al.* Wide-IF-band CMOS mixer design[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2010, 58(4): 831-840. doi: [10.1109/TMTT.2010.2041575](https://doi.org/10.1109/TMTT.2010.2041575).
- [10] TSAI H T, TSENG P L, CHANG Chewei, *et al.* Design of wide-IF-Band CMOS mixer with LO multiplier[C]. 2013 Asia-Pacific Microwave Conference Proceedings, Seoul, 2013: 176-178. doi: [10.1109/APMC.2013.6695085](https://doi.org/10.1109/APMC.2013.6695085).
- [11] NGUYEN T T, RIDDLE A, FUJII K, *et al.* Development of wideband and high IIP3 millimeter-wave mixers[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2017, 65(8): 3071-3078. doi: [10.1109/TMTT.2017.2669042](https://doi.org/10.1109/TMTT.2017.2669042).
- [12] ZHANG Tiedi, LIU Xiansuo, WANG Yuehang, *et al.* Mixing it up: A double-balanced mixer with wide RF and IF bandwidth[J]. *IEEE Microwave Magazine*, 2018, 19(1): 106-111. doi: [10.1109/MMM.2017.2759659](https://doi.org/10.1109/MMM.2017.2759659).
- [13] YANG Geliang, CHEN Rui, and WANG Keping. A CMOS Balun with common ground and artificial dielectric compensation achieving 79.5% fractional bandwidth and 2° phase imbalance[C]. 2020 IEEE/MTT-S International Microwave Symposium, Los Angeles, USA, 2020: 1319-1322. doi: [10.1109/IMS30576.2020.9223981](https://doi.org/10.1109/IMS30576.2020.9223981).
- [14] YANG Geliang, TANG Kai, and WANG Zhigong. 3.6-8.1 GHz CMOS balun with 1.8 $^\circ$ in-band phase difference by using capacitive balance compensation technique[J].

- Microwave and Optical Technology Letters*, 2020, 62(4): 1548–1551. doi: [10.1002/mop.32228](https://doi.org/10.1002/mop.32228).
- [15] YANG Geliang, WANG Zhigong, LI Zhiqun, *et al.* Balance-compensated asymmetric marchand baluns on silicon for MMICs[J]. *IEEE Microwave and Wireless Components Letters*, 2014, 24(6): 391–393. doi: [10.1109/LMWC.2014.2313719](https://doi.org/10.1109/LMWC.2014.2313719).
- [16] YU Y H, YANG Y S, and CHEN Y J E. A compact wideband CMOS low noise amplifier with gain flatness enhancement[J]. *IEEE Journal of Solid-State Circuits*, 2010, 45(3): 502–509. doi: [10.1109/JSSC.2010.2040111](https://doi.org/10.1109/JSSC.2010.2040111).
- 杨格亮: 男, 1982年生, 博士、高级工程师, 研究方向为微波毫米波单片集成电路设计.
- 李 斌: 男, 1972年生, 研究员级高级工程师, 研究方向为通信与信息处理.
- 责任编辑: 陈 倩