

基于记忆多项式的时间交织模数转换器自适应非线性失配校正方法

刘素娟* 张仲侯

(北京工业大学微电子学院 北京 100124)

摘 要: 为了提高时间交织模数转换器(TIADC)的有效分辨率, 需要对其通道之间的线性/非线性失配误差进行估计和补偿。该文针对 M 通道TIADC的带有记忆效应的非线性失配误差提出了一种自适应盲校正算法。通过子通道重构结构(SCR)重构非线性误差信号, 并通过滤波降采样最小均方(FDLMS)算法估计非线性失配误差系数。实验仿真结果表明, 该方法可以有效校正带有记忆效应的非线性失配误差, 并且可以大大降低实现难度和硬件资源消耗。

关键词: 时间交织模数转换器; 非线性失配误差; 子通道重构结构; 自适应盲校正

中图分类号: TN911.72

文献标识码: A

文章编号: 1009-5896(2021)12-3718-09

DOI: 10.11999/JEIT200885

Adaptive Nonlinear Mismatch Calibration Technique for TIADC Based on Memory Polynomial Model

LIU Sujuan ZHANG Zhonghou

(College of Microelectronics, Beijing University of Technology, Beijing 100124, China)

Abstract: To improve the effective resolution of the Time-Interleaved Analog-to-Digital Converter (TIADC), it is necessary to estimate and compensate the linear/non-linear mismatch error between its channels. An adaptive blind correction algorithm is proposed for the non-linear mismatch error of M -channel TIADC with memory effect. The nonlinear error signal is reconstructed through the Sub-Channel Reconstruction (SCR) structure, and the nonlinear mismatch error coefficient is estimated through the Filtered-Down-sampled Least Mean Square (FDLMS) algorithm. Experimental simulation results show that this method can effectively correct the non-linear mismatch error with memory effect, and can greatly reduce the difficulty of implementation and the consumption of hardware resources.

Key words: Time-Interleaved Analog-to-Digital Converter (TIADC); Nonlinear mismatch error; Sub-Channel Reconstruction (SCR); Adaptive blind calibration

1 引言

模拟数字转换器(Analog-to-Digital Converter, ADC)在现代电子系统中扮演着至关重要的角色, 在各个领域都获得了广泛的应用^[1-3], 高速、高分辨率是当今ADC的发展方向。然而, 对于ADC来说, 采样率和分辨率是一对相互制约的指标, 由于制造工艺的限制, 单个ADC很难同时满足高采样率 and 高分辨率的要求。文献[4]在1980年提出通过时间交

织(time-interleaved)的方式对信号进行采样, 即时间交织模数转换器(Time-Interleaved Analog-to-Digital Converter, TIADC)。从而可以在现有制造工艺的条件下, 成倍地提高采样率。

由于器件制造工艺的非理想性, 不可避免地会在通道之间引入失配误差, 这些误差会降低TIADC的有效分辨率等动态性能^[5,6]。在过去的几十年间, 大量的学者对TIADC通道之间如增益失配误差、采样时刻失配误差、频率响应失配误差等线性失配误差的估计和校正方法进行了深入的研究^[7-10]。近些年来, 学者逐渐开始对TIADC中的非线性失配误差(nonlinear mismatch error)产生兴趣, 非线性误差是由于模拟前端电路的非理想性、子ADC中的积分非线性以及微分非线性引入^[11], TIADC通道之间非线性的差异又会引起非线性失配误差。

很多学者对TIADC非线性失配误差进行分析

收稿日期: 2020-10-16; 改回日期: 2021-06-07; 网络出版: 2021-07-15

*通信作者: 刘素娟 liusujuan@bjut.edu.cn

基金项目: 国家自然科学基金(62074010), 北京市教委科技项目(KM201810005022)

Foundation Items: The National Natural Science Foundation of China (62074010), The Scientific Research Project of Beijing Educational Committee (KM201810005022)

并进行估计和校正^[12-18]。文献[12,13]提出了一种通道随机化的校正策略,但是引入了额外的子ADC,增加了硬件资源消耗。文献[14,15]提出了一种基于Volterra级数的TIADC行为级模型,对TIADC的动态非线性失配误差进行建模并提出了一种适用于硬件实现的补偿结构。文献[16,17]提出了TIADC静态非线性失配误差的自适应校正算法,文献[16,17]均利用多项式模型对TIADC静态非线性失配误差进行建模,分别采用了带宽有效利用(Band Width Efficiency, BWE)和哈达玛调制的方法进行校正,并采取了滤波最小二乘的方法进行非线性失配误差的估计。文献[18]采用了简化的Volterra级数对双通道TIADC静态非线性失配误差进行建模并利用自相关函数和最小均方(Least Mean Square, LMS)迭代算法进行了失配误差的估计。

目前只有少量的文章对TIADC带有记忆效应的非线性失配误差的估计和校正方法进行研究。文献[19]提出了联合盲校正算法对双通道TIADC的带有记忆效应的非线性失配误差进行校正,使用归一化最小均方(normalized-LMS)算法对非线性失配误差进行估计和补偿,但是该方法只适用于两通道非线性失配误差的校正,难以扩展到多通道的情况;文献[20]提出了多相非线性均衡器(polyphase NonLinear Equalizer, pNLEQ),可以同时线性失配误差和高阶非线性失配误差进行校正,但是因为校正过程涉及复杂的复数运算,会消耗大量的硬件资源,所以不便在实际的硬件结构中实现。

本文针对 M 通道的TIADC带有记忆效应的非线性失配误差提出了一种基于子通道重构结构的盲校正方法。相比于BWE和哈达玛变换的方法:首先,不仅能对静态非线性失配误差进行校正,还能对带有记忆效应的非线性失配误差进行校正;其次,不需要产生正弦调制序列,有更少的硬件资源消耗;最后,LMS算法模块以及误差重构中乘法器模块的工作频率仅为TIADC总采样频率的 $1/M$,降低了系统功耗。

2 系统建模

理想的TIADC结构如图1所示,本文假设只存在带有记忆效应的非线性失配误差,偏置失配、增益失配以及时间失配误差均已对其进行补偿。

2.1 带有记忆效应的非线性失配误差的子ADC的离散模型

本文考虑一个带限的模拟输入信号 $x_a(t)$,其最高频率为 $f_{\max}$ 。 $x_a(t)$ 的模拟频谱(傅里叶变换)表示为 $X_a(j\Omega)$,其中 $\Omega=2\pi f$ 表示模拟角频率(rad/s), f 表示模拟频率(Hz)。

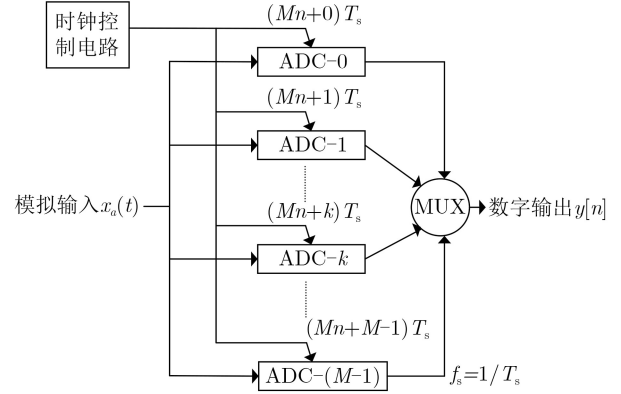


图1 TIADC结构示意图

采样周期为 T_s 理想ADC的离散时间输出信号表示为

$$x_d[n] = x_a(t)|_{t=nT_s}, n = 0, 1, \dots, \infty \quad (1)$$

$x_d[n]$ 的数字频谱离散时间傅里叶变换(Discrete-Time Fourier Transform, DTFT)表示为 $X_d(e^{j\omega})$,其中 ω 表示采样率为 f_s 下的数字角频率(弧度/采样周期, rad/sample), 关系为

$$\omega = \Omega T_s = 2\pi f / f_s \quad (2)$$

因此,模拟频谱和数字频谱之间的关系可表示为^[21]

$$X_d(e^{j\omega}) = \frac{1}{T_s} \sum_{k=-\infty}^{+\infty} X_a\left(j\left(\frac{\omega}{T_s} - \frac{2\pi k}{T_s}\right)\right) \quad (3)$$

图2是带有记忆效应的非线性失配误差的子ADC的离散模型,模拟输入信号 $x_a(t)$ 首先经过采样得到了离散信号 $x_d[n]$,然后经过 P 阶的离散时间Volterra级数(Discrete Time Volterra Series, DTVS)后得到了输出信号 $x_v[n]$,因为本文仅考虑非线性失配误差,所以 $2 \leq p \leq P$, DTVS的表达式为

$$\begin{aligned} x_v[n] &= V[x_d[n]] = x_d[n] + \sum_{p=2}^P N_p[x_d[n]] \\ &= x_d[n] + \sum_{p=2}^P \sum_{q=0}^{Q-1} c_{pq} x_d^p[n-q] \end{aligned} \quad (4)$$

其中, Q 表示该ADC的记忆长度, $x_v[n]$ 的离散时间傅里叶变换 $X_v(e^{j\omega})$ 表达式为

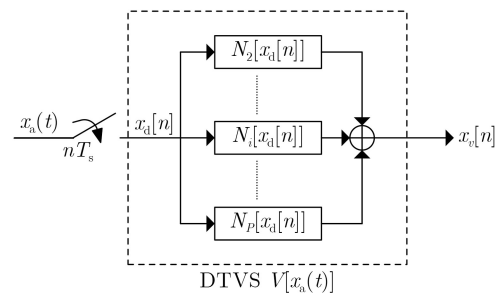


图2 带有记忆效应的非线性失配误差的子ADC的离散模型

$$X_v(e^{j\omega}) = X_d(e^{j\omega}) + \sum_{p=2}^P \sum_{q=0}^{Q-1} c_{pq} X_d^{*p}(e^{j\omega}) e^{-j\omega q} \quad (5)$$

其中, $X_d^{*p}(e^{j\omega})$ 表示 $X_d(e^{j\omega})$ 的 p 重卷积。

2.2 带有记忆效应的非线性失配误差的TIADC的离散模型

对于一个 M 通道的 TIADC, 每个子 ADC 都具有不同的非线性误差, 整个系统的离散等效模型如图3所示。为了方便后续表示, 2.1 节中的模拟输入信号 $x_a(t)$ 以及第 m 通道采样后的值分别用 $x(t)$ 以及 $x_m[nM]$ 表示。此外, 不同于 2.1 节的单通道 ADC, 本节以及之后的内容, TIADC 的采样率和采样周期为 f_s 以及 T_s , 而每个子 ADC 的采样周期为 TIADC 的 M 倍, 即 MT_s 。

由 2.1 节中的理论可知, 第 m 个子 ADC 的降采样序列 $x_m[v]$ 可以表示为

$$x_m[v] = x[vM + m] \quad (6)$$

其傅里叶变换表示为

$$X_{mv}(e^{j\omega}) = \frac{1}{M} \sum_{k=0}^{M-1} X(e^{-j(\omega-2\pi k)/M}) e^{j(\omega-2\pi k)m/M} \quad (7)$$

联立式(4)–式(7)可知, 第 m 个子 ADC 带有记忆效应的非线性误差的采样输出 $v_m[v]$ 以及其离散时间傅里叶变换(DTFT) $V_{mv}(e^{j\omega})$ 为

$$v_m[v] = x_m[v] + \sum_{p=2}^P \sum_{q=0}^{Q-1} c_{m,p,q} x_m^p[v - q] \quad (8)$$

$c_{m,p,q}$ 表示第 m 个子 ADC 的 p 阶非线性项记忆长度为 q 时的误差系数。

$$V_{mv}(e^{j\omega}) = \frac{1}{M} \sum_{k=0}^{M-1} c_{m,p,q} X_m^{*p}(e^{-j(\omega-2\pi k)/M}) \cdot e^{j(\omega-2\pi k)m/M} e^{-j\omega q} \quad (9)$$

$y_m[v]$ 经过升采样并相加之后得到了 TIADC 的输出 $y[n]$, 其表达式为

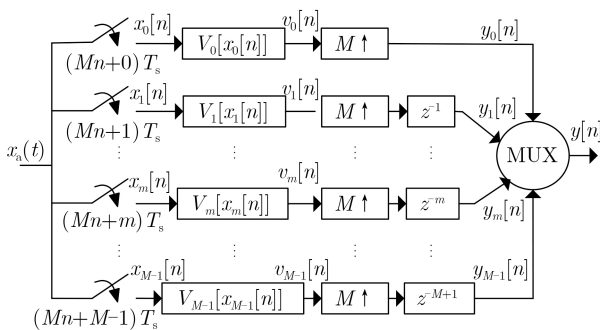


图3 带有记忆效应的非线性失配误差的TIADC的离散模型

$$y[n] = \sum_{m=0}^{M-1} y_m[n] \quad (10)$$

$y_m[n]$ 为第 m 个子 ADC 升采样之后得到的输出

$$y_m[n] = \begin{cases} v_m[n/M], & n \text{ 是 } M \text{ 的整数倍} \\ 0, & \text{其他} \end{cases} \quad (11)$$

其 DTFT 为

$$Y_m(e^{j\omega}) = \frac{1}{M} \sum_{k=0}^{M-1} \left(X_m(e^{j\omega}) + \sum_{p=2}^P \sum_{q=0}^{Q-1} c_{m,p,q} X_m^{*p}(e^{-j(\omega-2\pi k)/M}) \right) e^{-j\frac{2\pi k}{M}m} e^{-j\omega q} \quad (12)$$

TIADC 输出 $y[n]$ 的 DTFT 为

$$Y(e^{j\omega}) = \sum_{m=0}^{M-1} Y_m(e^{j\omega}) \quad (13)$$

对 TIADC 的输出进行改写

$$y[n] = x[n] + e[n] \quad (14)$$

$e[n]$ 表示非线性误差信号, 其表达式为

$$e[n] = \sum_{m=0}^{M-1} e_m[n] \quad (15)$$

其中

$$e_m[n] = \frac{1}{M} \sum_{p=2}^P \sum_{k=0}^{M-1} \sum_{q=0}^{Q-1} c_{m,p,q} x^p[n - q] e^{-j\frac{2\pi k}{M}m} \quad (16)$$

定义以下系数矩阵 $\mathbf{c}_m$ 、非线性输入信号向量 $\mathbf{X}$,

$$\mathbf{c}_m = \begin{bmatrix} c_{m,2,0} & c_{m,2,1} & \cdots & c_{m,2,Q-1} \\ c_{m,3,0} & c_{m,3,1} & \cdots & c_{m,3,Q-1} \\ \vdots & \vdots & \ddots & \vdots \\ c_{m,P,0} & c_{m,P,1} & \cdots & c_{m,P,Q-1} \end{bmatrix}^T \quad (17)$$

$$\mathbf{X} = [x^2[n], x^3[n], \dots, x^P[n]]^T \quad (18)$$

则 $e_m[n]$ 可以表示为

$$e_m[n] = \mathbf{W} \Delta^T \mathbf{c}_m \mathbf{X} \quad (19)$$

其中

$$\mathbf{W} = \frac{1}{M} \sum_{k=0}^{M-1} e^{-j\frac{2\pi k}{M}m} \quad (20)$$

$$\Delta = [\delta[n], \delta[n-1], \dots, \delta[n-Q+1]]^T \quad (21)$$

代表单位脉冲序列向量。

3 校正方法

基于图3中的 TIADC 等效模型, 本节提出了一种针对 M 通道中带有记忆效应的非线性失配误差的自适应盲校正方法。校正方法的基本原理是利用估计的非线性误差系数和子通道重构结构(Sub-Channel

Reconstruction, SCR)重构误差信号, 然后从TIADC的输出中减去误差信号, 采用了滤波降采样最小二乘(Filtered-Down-sampled Least Mean Square, FDLMS)算法在输入无关频带(Input Free Band, IFB)中得到误差信号以此来估计非线性误差系数。

3.1 校正结构

误差信号 $e[n]$ 可以由输入信号 $x[n]$ 进行完美重构, 但是实际情况中, 输入信号是未知的, 可以用 $y[n]$ 来近似 $x[n]$ 进行重构^[17]。重构信号可以表示为

$$\hat{e}[n] = \frac{1}{M} \sum_{k=0}^{M-1} \hat{e}_m[n] \quad (22)$$

$$\hat{e}_m[n] = W \Delta^T \hat{c}_m Y \quad (23)$$

其中

$$Y = [y^2[n], y^3[n], \dots, y^P[n]]^T \quad (24)$$

$\hat{c}_m$ 表示误差估计矩阵。

图4展示了 M 通道TIADC的校正结构, TIADC的输出 $y[n]$ 经过 M 倍降采样率的降采样模块, 数据的频率降到了TIADC总采样率的 $1/M$, 也就是每个子ADC的采样率 f_s/M 。后续模块的工作频率也均为 f_s/M 。降采样模块子通道输出 $y_m[v]$ 通过子通道误差重构(Sub-Channel Reconstruction, SCR)模块后, 再经过升采样模块以及一个单位的延迟得到了重构后的误差信号 $\hat{e}[n]$ 。利用 $y_m[v]$ 进行乘方操作依次得到2阶项 $y_m^2[v]$ 到最高阶 P 阶项 $y_m^P[v]$, 然后分别乘以对应的系数 $c_{m,2,0} \sim c_{m,P,0}$, 再累加得到了一个基本误差重构单元(Basic Error Reconstruction Unit, BERU), 利用 $y_m[v]$ 得到 $Q-1$ 个延时分量

$y_m[v-1] \sim y_m[v-Q+1]$, 这 $Q-1$ 个延时分量再经过 $Q-1$ 个基本误差重构单元, 最后将 Q 个基本误差重构单元的输出合并得到重构后的信号 $y_{RS_m}[v]$, 其公式为

$$y_{RS_m}[v] = \sum_{p=2}^P \sum_{q=0}^{Q-1} \hat{c}_{m,p,q} y_m^p[v-q] \quad (25)$$

TIADC校正前的输出经过 M 单位的延迟再减去 $\hat{e}[n]$, 得到校正后的输出 $y_c[n-M]$, 即

$$y_c[n-M] = x[n-M] + \sum_{k=0}^{M-1} W \Delta^T ((c_m - \hat{c}_m) X - \hat{c}_m (Y - X)) \quad (26)$$

$\hat{c}_m(Y-X)$ 表示误差残差信号, 在误差重构模块中, 误差信号的幅度数量级由 $O(c_{m,p,q})$ 被抑制到 $O((c_{m,p,q})^2)$, 信号误差的能量数量级则是由 $O((c_{m,p,q})^2)$ 被抑制到 $O((c_{m,p,q})^4)$, 因此当误差估计矩阵 $\hat{c}_m$ 收敛时, 误差残差信号 $\hat{c}_m(Y-X)$ 可以忽略。

3.2 估计结构和整体框架

为了估计系数矩阵 c_m 的值, 考虑一个带限输入信号, 带宽范围为 $[0, \beta\pi]$, 其中 $0 < \beta < 1$ 。若TIADC内不存在任何误差, 那么在TIADC的输出频谱仅在 $[0, \beta\pi]$ 内有信号能量, 当非线性误差存在时, 在 $[\beta\pi, \pi]$ 频带范围内将会产生误差能量, 但是没有输入信号的能量, 这个部分称为输入无关频带(Input Free Band, IFB)或者失配频带(Mismatch Band)。图5给出了含有2阶非线性误差的四通道TIADC的IFB示意图, 其中 $X(j\Omega)$ 和 $E(j\Omega)$ 分别表示 $x[n]$ 和 $e[n]$ 的连续时间傅里叶变换。因此在 $[\beta\pi, \pi]$ 范围内的这部分能量可以通过一个高通滤波器滤出并结合

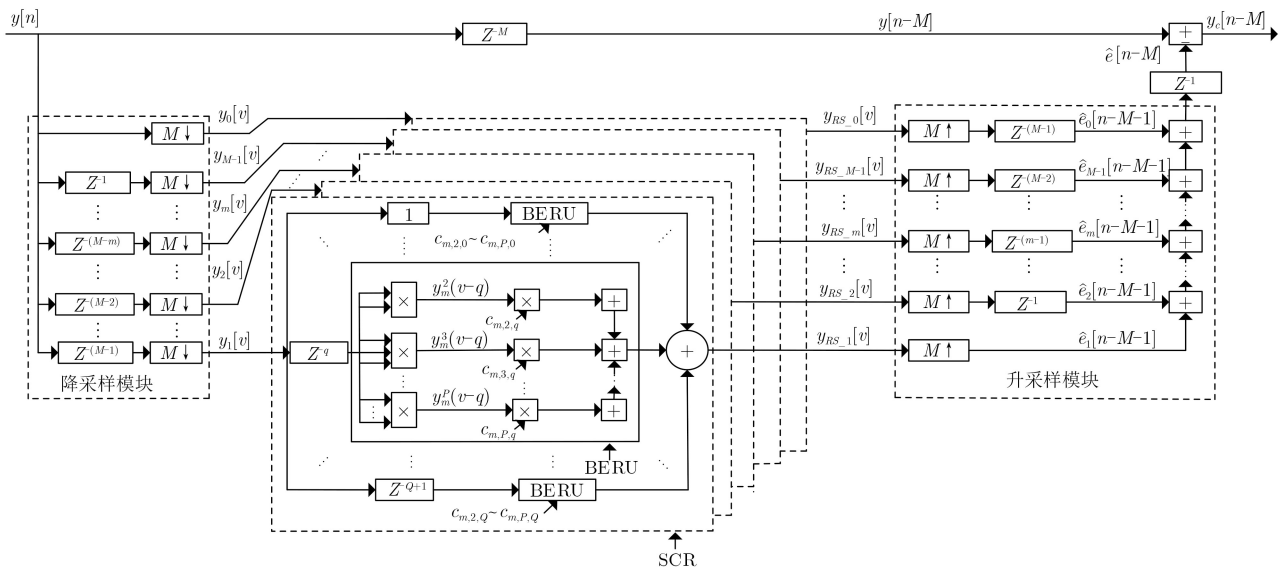


图4 M 通道TIADC带有记忆效应的非线性误差校正原理结构图

FDLMS算法对误差系数矩阵 $\mathbf{c}_m$ 进行估计。误差信号 $e[n]$ 经过高通滤波器 $f[n]$ 滤波后的误差滤波信号 $\varepsilon[n]$ 表示为

$$\varepsilon[n] = y_c[n] * f[n] = (x[n] + e[n] - \hat{e}[n]) * f[n] \quad (27)$$

其中, $*$ 表示卷积运算。高通滤波器会将 $x[n]$ 的部分衰减, 因此

$$\begin{aligned} \varepsilon[n] &= (e[n] - \hat{e}[n]) * f[n] \\ &= \sum_{m=0}^{M-1} W \Delta^T ((\mathbf{c}_m - \hat{\mathbf{c}}_m) \mathbf{X}_f - \hat{\mathbf{c}}_m (\mathbf{Y}_f - \mathbf{X}_f)) \end{aligned} \quad (28)$$

其中

$$\mathbf{X}_f = [x^2[n], x^3[n], \dots, x^P[n]] * f[n]^T \quad (29)$$

$$\mathbf{Y}_f = [y^2[n], y^3[n], \dots, y^P[n]] * f[n]^T \quad (30)$$

表示信号向量 $\mathbf{X}$ 和 $\mathbf{Y}$ 经过高通滤波器之后的部分。[图6](#)为基于FDLMS迭代算法的 M 通道TIADC的非线性误差自适应盲校正的结构示意图, D 代表高通滤波器 $f[n]$ 的延迟, $\varepsilon[n]$ 经过另外一个降采样模块得到 $\varepsilon_m[v], m=0, 1, 2, \dots, M-1$ 。LMS为最小均方算法模块, 估计误差系数矩阵 $\hat{\mathbf{c}}_m$ 中元素 $\hat{c}_m(q, p-2) = \hat{c}_{m,p,q}$ 基于FDLMS迭代算法的迭代公式为

$$\hat{c}_{m,p,q}[v] = \hat{c}_{m,p,q}[v-1] + \mu y_m^p[v-T-q] \varepsilon_m[v] \quad (31)$$

其中, μ 为迭代步长, $T = -(M+D)/M$ 。迭代式(31)通过不断迭代减小 $\varepsilon[n]$ 的值, 当式(31)收敛时, $\varepsilon[n]$ 的值被减到最小, 从而估计出系数 $\hat{c}_{m,p,q}$ 的值,

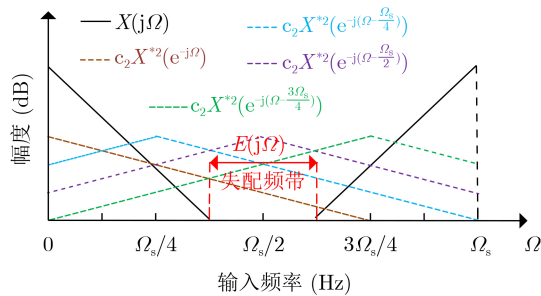


图5 含有2阶非线性误差的四通道TIADC输入无关频带示意图^[7]

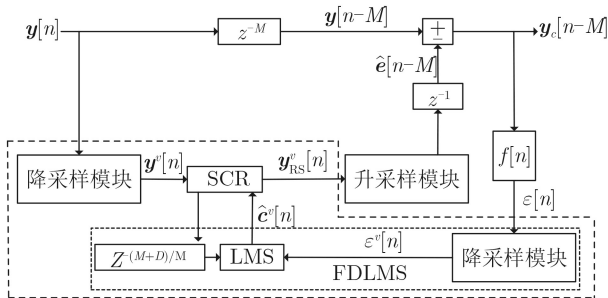


图6 基于FDLMS算法的 M 通道自适应盲校正算法结构示意图

进而得到估计的系数矩阵 $\hat{\mathbf{c}}_m$ 。[图6](#)中采用了向量表达方式使得图示更简洁, 其中

$$\hat{\mathbf{c}}^v[v] = [\hat{c}_0[v], \hat{c}_{M-1}[v], \dots, \hat{c}_m[v], \dots, \hat{c}_2[v], \hat{c}_1[v]] \quad (32)$$

$$\mathbf{y}^v[v] = [y_0[v], y_1[v], \dots, y_m[v], \dots, y_{M-2}[v], y_{M-1}[v]] \quad (33)$$

$$\mathbf{e}^v[v] = [\varepsilon_0[v], \varepsilon_1[v], \dots, \varepsilon_m[v], \dots, \varepsilon_{M-2}[v], \varepsilon_{M-1}[v]] \quad (34)$$

4 仿真结与实验

本节展示了所提出校正结构的仿真结果。利用MATLAB Simulink建立了四通道、16 bit的TIADC模型, 高通滤波器利用FADTOOL工具进行设计, 阶数为40阶, 通带左侧归一化频率设置为 0.8π 。迭代步长 μ 设置为0.001, 估计系数矩阵 $\hat{\mathbf{c}}_m$ ($m=0, 1, \dots, M-1$)初始设为零矩阵, 非线性最高阶设置为3, 记忆长度为2, 系数矩阵 $\mathbf{c}$ 设置为

$$\mathbf{c} = [\mathbf{c}_0, \mathbf{c}_3, \mathbf{c}_2, \mathbf{c}_1] \quad (35)$$

$$\mathbf{c}_0 = \begin{bmatrix} 0.001 & -0.005 \\ 0.002 & -0.003 \end{bmatrix}, \mathbf{c}_3 = \begin{bmatrix} -0.003 & -0.001 \\ -0.005 & 0.004 \end{bmatrix} \quad (36)$$

$$\mathbf{c}_2 = \begin{bmatrix} 0.004 & 0.003 \\ -0.001 & -0.002 \end{bmatrix}, \mathbf{c}_1 = \begin{bmatrix} 0.001 & 0.002 \\ 0.004 & -0.001 \end{bmatrix} \quad (37)$$

4.1 多频点实验

本实验选取了如下输入信号

$$x(t) = \sum_{i=1}^{20} \sin(2\pi i \times 10^7 t) \quad (38)$$

由DC到 0.79π (归一化频率)均匀分布的正弦信号。[图7](#)比较了校正前后的频谱。从结果可以看出, 本文所提出的校正方法有效地提高了TIADC系统的无杂散动态范围(Spurious Free Dynamic Range, SFDR)。校正之前由于非线性失配误差, TIADC的SFDR只有51.1083 dB, 校正之后, TIADC的SFDR增加到了92.3539 dB。[图8](#)给出了每个通道分支对应的误差收敛曲线, 其中黑色虚线表示真实值。

4.2 白噪声实验

本实验选取了一个低通信号, 仍然使用4.1节中的四通道TIADC。一个均值为0, 方差为1的高斯白噪声信号经过一个截止频率为 0.78π 的低通滤波器得到所需的低通信号。为了量化在通带中的校正效果, 本文计算了误差向量幅度(Error Vector Magnitude, EVM), 其公式为^[16]

$$\text{EVM}_{\text{dB}} = 20 \lg \left[\frac{\frac{1}{Q} \sum_{q=1}^Q |X(q) - Y(q)|^2}{\frac{1}{Q} \sum_{q=1}^Q |X(q)|^2} \right]^{\frac{1}{2}} \quad (39)$$

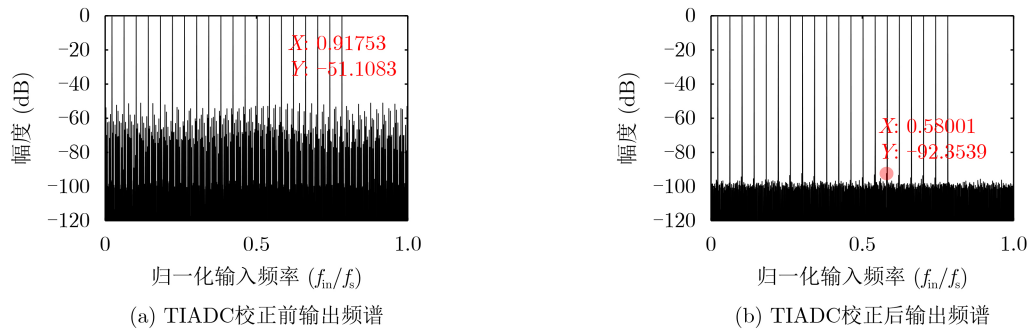


图7 多频点输入信号校正效果示意图

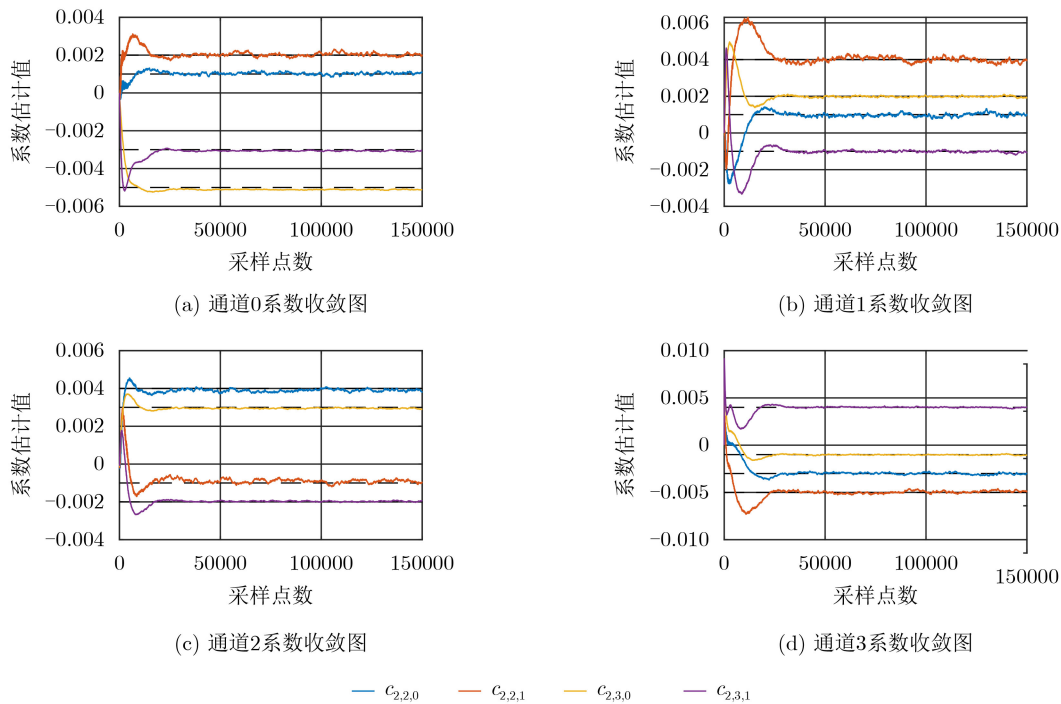


图8 多频点输入信号情况下误差收敛曲线

其中, $X(q)$ 表示期望信号的频谱, 而 $Y(q)$ 则表示校正信号的频谱。 Q 是FFT的总点数(图9中采用了点数为 3.2×10^4 的FFT)。图9是校正前后的频谱对比, 可以看到, TIADC系统在输入无关带中的最大失真由 -49.74 dB降低到了 -89.85 dB, 图10给出了4个子通道所对应的误差收敛曲线, 黑色虚线代表系数的真实值。TIADC校正前后的 EVM_{dB} 分别为 -47.77 dB和 -88.11 dB。

4.3 计算复杂度

本节分析了所提出方法的计算复杂度。本方法对比其他论文主要的优势在于对硬件资源消耗更少, 避免了正弦调制信号。此外, 本文的带有记忆效应的校正结构也适用于静态非线性失配误差校正, 当记忆长度为1的时候, 所提出的结构即等效于静态非线性模型。从图6可以看到, 一个BERU里面的乘法器数目为 $2(P-1)$, 因此每一个降采样后

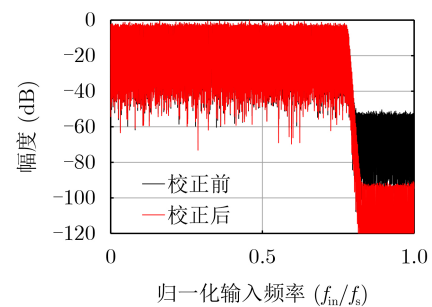


图9 低通白噪声输入信号校正效果示意图

的SCR模块包含乘法器数目为 $2(P-1)Q$, 总的乘法器数目为 $2M(P-1)Q$, 但是这些乘法器工作频率均为 F_s/M , 因此就等效于在 F_s 的工作频率下使用了 $2(P-1)Q$ 个乘法器^[16], 加上高通滤波器的乘法器数目 $N_f/2+1$, 本文校正算法每个采样周期使用的乘法器数目为 $2(P-1)Q+N_f/2+1$ 。表1给出了本文和

其他方法的对比。对比文献[16]和文献[17],在只考虑静态非线性情况下,本文采用方法的乘法器较少,且不需要调制器,避免了生成正弦序列的复杂电路。

图11展示了3种方法所消耗的乘法器数量以及乘法器数目的比率。高通滤波器的阶数为44,因此系数对称的有限冲激响应(Finite Impulse Response, FIR)滤波器乘法器数目为22,可以看到,随着通

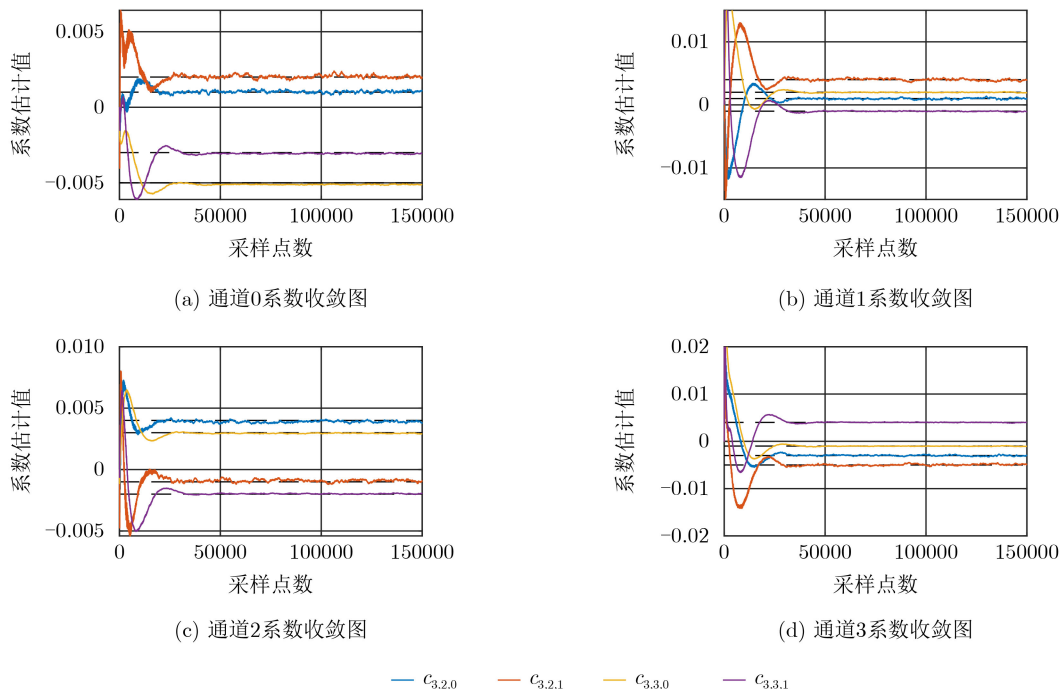


图 10 低通白噪声输入信号情况下误差收敛曲线

表 1 计算复杂度的对比

	本文	文献[16]	文献[17]
误差类型	带有记忆效应	静态	静态
通道数 M	$M=1, 2, \dots$	$M=1, 2, \dots$	$M=1, 2, 4, 8, \dots$
乘法器/每次采样	$2(P-1)Q+N_f/2+1$	$(2M+1)(P-1)+N_f/2+1$	$(M+1)(P-1)+N_f/2+1$
调制器/每次采样	0	$(2M+1)(P-1)$	$(M+1)(P-1)$

M : TIADC通道数; P : 非线性误差最高阶; Q : 记忆长度; N_f : 高通FIR滤波器阶数

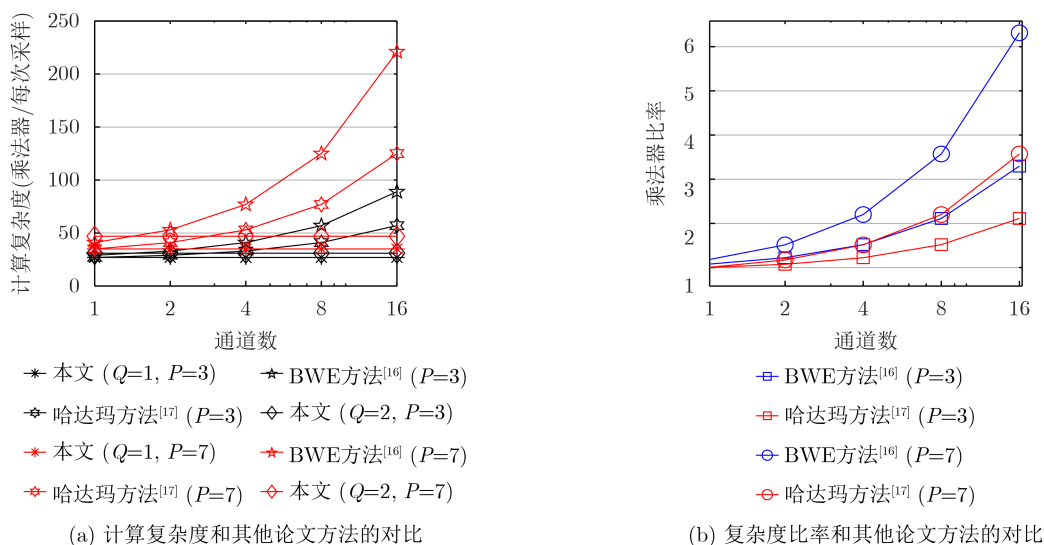


图 11 计算复杂度对比

道数目 M 以及非线性最高阶数 P 的增加, BWE方法^[6]以及哈达玛矩阵调制方法^[17]的计算复杂度不断增加, 而本文的方法仅随着非线性误差最高阶 P 以及记忆长度 Q 增长, 和通道数目 M 无关。在 $M=16$, $P=7$, $Q=2$ 时3种方法消耗乘法器数目分别(BWE、哈达玛、本文)为227, 125和47, 消耗乘法器比率分别为6.31和3.57。本文所提结构硬件消耗远小于另外两种方法。其中比率公式为

$$\text{比率} = \frac{\text{其他方法(BWE或者哈达玛)消耗乘法器数目}}{\text{本文相同最高非线性阶数情况消耗乘法器数目}} \quad (40)$$

5 结束语

本文介绍了一种自适应盲校正方法来校正 M 通道TIADC中带有记忆效应的非线性失配误差。通过子通道重构结构(SCR)重构非线性引起的误差信号, 并通过FDLMS算法估计了各通道的非线性失配误差系数。本文所提出的方法首先不仅能校正静态非线性失配误差, 也能校正带有记忆效应的非线性失配误差, 其次避免了调制器的使用, 与基于正弦序列和哈达玛变换的方法相比, 硬件资源和功耗大量减少。

参 考 文 献

- [1] 邓红辉, 闫辉, 肖瑞, 等. 一种全数字前馈式时间交织模数转换器时间误差后台校准算法[J]. 电子与信息学报, 2020, 42(2): 410–417. doi: [10.11999/JEIT190052](#).
DENG Honghui, YAN Hui, XIAO Rui, *et al.* Fully digital feedforward background calibration of time skew for sub-sampling time-interleaved analog-to-digital converter[J]. *Journal of Electronics & Information Technology*, 2020, 42(2): 410–417. doi: [10.11999/JEIT190052](#).
- [2] 徐祥俊, 邹月娟. 基于频域稀疏性的时间交替模数转换器时间相位失配盲测量算法[J]. 电子与信息学报, 2012, 34(9): 2241–2246. doi: [10.3724/SP.J.1146.2012.00029](#).
XU Xiangjun and ZOU Yuexian. A blind timing skews estimation algorithm of time-interleaved analog-to-digital converters based on spectra sparsity[J]. *Journal of Electronics & Information Technology*, 2012, 34(9): 2241–2246. doi: [10.3724/SP.J.1146.2012.00029](#).
- [3] LIU Sujuan, LYU Ning, CUI Jiashuai, *et al.* Improved blind timing skew estimation based on spectrum sparsity and ApFFT in time-interleaved ADC[J]. *IEEE Transactions on Instrumentation and Measurement*, 2019, 68(1): 76–83. doi: [10.1109/TIM.2018.2834080](#).
- [4] BLACK W C and HODGES D A. Time interleaved converter arrays[J]. *IEEE Journal of Solid-State Circuits*, 1980, 15(6): 1022–1029. doi: [10.1109/JSSC.1980.1051512](#).
- [5] VOGEL C. The impact of combined channel mismatch effects in time-interleaved ADCs[J]. *IEEE Transactions on Instrumentation and Measurement*, 2005, 54(1): 415–427. doi: [10.1109/TIM.2004.834046](#).
- [6] JAMAL S M, FU Daihong, SINGH M P, *et al.* Calibration of sample-time error in a two-channel time-interleaved analog-to-digital converter[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2004, 51(1): 130–139. doi: [10.1109/TCSI.2003.821302](#).
- [7] LIU Sujuan, LÜ Ning, MA Haixiao, *et al.* Adaptive semiblind background calibration of timing mismatches in a two-channel time-interleaved analog-to-digital converter[J]. *Analog Integrated Circuits and Signal Processing*, 2017, 90(1): 1–7. doi: [10.1007/s10470-016-0839-5](#).
- [8] LIU Sujuan, MA Haixiao, LÜ Ning, *et al.* Adaptive blind timing mismatch calibration with low power consumption in M -channel time-interleaved ADC[J]. *Circuits, Systems, and Signal Processing*, 2018, 37(11): 4861–4879. doi: [10.1007/s00034-018-0788-6](#).
- [9] HUANG S and LEVY B C. Blind calibration of timing offsets for four-channel time-interleaved ADCs[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2007, 54(4): 863–876. doi: [10.1109/TCSI.2006.888770](#).
- [10] SEO M, RODWELL M J W, and MADHOW U. Comprehensive digital correction of mismatch errors for a 400-msamples/s 80-dB SFDR time-interleaved analog-to-digital converter[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2005, 53(3): 1072–1082. doi: [10.1109/TMTT.2005.843487](#).
- [11] SIMOES J B, LANDECK J, and CORREIA C M B A. Nonlinearity of a data-acquisition system with interleaving/multiplexing[J]. *IEEE Transactions on Instrumentation and Measurement*, 1997, 46(6): 1274–1279. doi: [10.1109/19.668271](#).
- [12] VOGEL C and KUBIN G. Analysis and compensation of nonlinearity mismatches in time-interleaved ADC arrays[C]. 2004 IEEE International Symposium on Circuits and Systems, Vancouver, Canada, 2004.
- [13] VOGEL C, PAMMER V, and KUBIN G. A novel channel randomization method for time-interleaved ADCs[C]. 2005 IEEE Instrumentation and Measurement Technology Conference Proceedings, Ottawa, Canada, 2005: 150–155.
- [14] WEI Wentao, YE Peng, YANG Kuojun, *et al.* Compensation of dynamic nonlinear mismatches in time-interleaved analog-to-digital converter[J]. *IEICE Electronics Express*, 2019, 16(7): 1–6. doi: [10.1587/elex.16.20190020](#).
- [15] WEI Wentao, YE Peng, SONG Jinpeng, *et al.* A behavioral dynamic nonlinear model for time-interleaved ADC based on volterra series[J]. *IEEE Access*, 2019, 7: 41860–41873.

- doi: [10.1109/ACCESS.2019.2905365](https://doi.org/10.1109/ACCESS.2019.2905365).
- [16] WANG Yinan, JOHANSSON H, XU Hui, *et al.* Bandwidth-efficient calibration method for nonlinear errors in M -channel time-interleaved ADCs[J]. *Analog Integrated Circuits and Signal Processing*, 2016, 86(2): 275–288. doi: [10.1007/s10470-015-0677-x](https://doi.org/10.1007/s10470-015-0677-x).
- [17] LIU Husheng, WANG Yinan, LI Nan, *et al.* A calibration method for nonlinear mismatches in M -channel time-interleaved analog-to-digital converters based on hadamard sequences[J]. *Applied Sciences*, 2016, 6(11): 362. doi: [10.3390/app6110362](https://doi.org/10.3390/app6110362).
- [18] LIU Xiangyu, XU Hui, JOHANSSON H, *et al.* Correlation-based calibration for nonlinearity mismatches in dual-channel TIADCs[J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2020, 67(3): 585–589. doi: [10.1109/TCSII.2019.2916430](https://doi.org/10.1109/TCSII.2019.2916430).
- [19] WANG Yinan, JOHANSSON H, XU Hui, *et al.* Joint blind calibration for mixed mismatches in two-channel time-interleaved ADCs[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2015, 62(6): 1508–1517. doi: [10.1109/TCSI.2015.2418835](https://doi.org/10.1109/TCSI.2015.2418835).
- [20] GOODMAN J, MILLER B, HERMAN M, *et al.* Polyphase nonlinear equalization of time-interleaved analog-to-digital converters[J]. *IEEE Journal of Selected Topics in Signal Processing*, 2009, 3(3): 362–373. doi: [10.1109/JSTSP.2009.2020243](https://doi.org/10.1109/JSTSP.2009.2020243).
- [21] OPPENHEIM A V, SCHAFER R W, and BUCK J R. Discrete-Time Signal Processing[M]. 2nd ed. Upper Saddle River: Prentice Hall, 1999: 345–387.

刘素娟：女，1978年生，副教授，研究方向为模数混合集成电路设计。

张仲侯：男，1995年生，硕士生，研究方向为模数混合集成电路设计。

责任编辑：马秀强