

过取样 $\Sigma\Delta$ 转换技术*

蔡跃明 沈永朝 吴伯俊

(东南大学无线电工程系 南京 210018)

摘要 过取样 $\Sigma\Delta$ 转换技术已广泛用于音频范围高频率 A/D、D/A 转换,并为效率高的信号处理方式提供了令人感兴趣的好处。本文将评述这一技术的发展和基本方法,指出其应用前景和发展方向。

关键词 过取样,噪声整形, $\Sigma\Delta$ 调制器, A/D、D/A 转换器 集成电路

1 引 言

数字音响和通信系统的性能通常都受到 A/D、D/A 转换器(接口电路)性能的制约,因此要想充分发挥数字化技术的优点,就必然要求利用现有 VLSI 工艺研制高性能的 A/D、D/A 转换器或在一块芯片上集成数字系统和 A/D、D/A 转换器。

A/D、D/A 转换器的最主要性能指标是速度(带宽)和分辨率,许多应用场合对此都有很高的要求。然而一方面是集成电路实现时,速度和分辨率是一对较难调和的矛盾;另一方面是现有 VLSI 的主流工艺 CMOS 具有易于制作高密度、高速数字电路、难以制作高精度模拟电路的特点。所以当要求在 CMOS 工艺上实现音频范围内高分辨率($\sim 20\text{kHz}$, $\sim 16\text{bit}$)的 A/D、D/A 转换器时,传统 A/D、D/A 转换结构因要求制作精度高、匹配程度好的模拟元件而陷入困境;相反,基于过取样 $\Sigma\Delta$ 转换技术的 A/D、D/A 转换结构,以数字电路为主,模拟电路简单,且精度和匹配要求低,使 A/D、D/A 转换器获得新生。结果利用过取样 $\Sigma\Delta$ 转换技术,就能够在无需外加工艺(如激光修正、微调工艺等)的情况下获得高性能价格比的 A/D、D/A 转换器,由此引起了学术界和工业界的高度重视^[1-7]。现在这一技术已成为廉价获取音频范围内高分辨率 A/D、D/A 转换器的主要技术^[1-4],广泛用于音响产品(如 CD 唱机、DAT、DCC 等)和电信产品(如 ISDN 回波抵消器、调制解调器等)^[5-7],并在非常规信号处理器中得到成功应用^[8,9]。本文将介绍这一技术的基本原理及其特点,简述这一技术的发展背景,并讨论其应用前景和发展方向。

1994-06-03 收到,1995-03-28 定稿

* 国家自然科学基金资助课题

蔡跃明 男,1961 年生,博士生,现从事过取样 $\Sigma\Delta$ 转换技术的研究。

沈永朝 男,1934 年生,教授,现主要从事 VLSI 和 CAD 技术、DSP 技术和过取样 $\Sigma\Delta$ 转换技术的研究。

2 过取样 $\Sigma\Delta$ 转换技术基础

2.1 传统 A/D、D/A 转换器

传统 D/A 转换器的主要电路有电阻或电容加权网络、开关网络和基准电源; A/D 转换器的主要电路有控制器、取样保持器、量化器、D/A 转换器和基准电源。尽管传统 A/D、D/A 转换器的结构千差万别,但集成电路实现时,其性能主要取决于电路中元件的匹配精度^[10]。以音响信号为例,为获得 20kHz、16bit 的 A/D 转换器,则要求转换器电路具有将模拟量分成 65536 个梯级,在 25 μ s 内完成一个取样值转换的能力。这对于数字 CMOS 工艺来说,实现比较困难。

2.2 过取样 $\Sigma\Delta$ 转换技术的历史^[1-4]

Δ 调制器是由 De Loriane 等人于 1946 年提出的,其目的在于减少信源编码长度。随后于 1954 年 Culter 首次引入了噪声整形的概念,提出了噪声整形器,1962 年 Inose 等人为改进 Δ 调制器的过载电压幅度随信号频率下降的特性提出了 $\Sigma\Delta$ 调制器,较好地阐明了噪声整形和过取样的概念。尽管 Culter 提出的结构与 Inose 等人提出的结构形式不同(见图 1),但它们都具有对输入信号呈低通、对量化噪声呈高通的噪声整形特性,两种结构等效。

Goodman 最早明确引入数字滤波概念从 Δ 调制器输出信号中通过滤波实现 A/D 转换,后来 Candy 等人陆续发表了用 $\Sigma\Delta$ 调制器和数字滤波器实现 A/D、D/A 转换的报道,但受 70 年代集成电路工艺技术的限制,难以经济地实现这类转换结构要求高精度滤波所需的数千门电路,故无法与传统 A/D、D/A 转换器竞争。进入 80 年代以来, VLSI 技术迅速发展,制备高性能的数字滤波器不再困难,且成本不断降低;同时数字化音频产品的广阔市场带来了高分辨率 A/D、D/A 转换器要求的剧增。所以 80 年代尤其是后期以来,先是出现了用过取样方法来减少系统 A/D、D/A 转换器中所需的模拟滤波器的精度要求,而后出现了一股持续研究过取样 $\Sigma\Delta$ 转换技术的热潮,并很快就发展形成了一种在常规数字 CMOS 工艺上实现中速高分辨率 A/D、D/A 转换器的新技术。源于学者和产商的背景不同,文献和产品介绍称呼各异,主要有 $\Sigma\Delta$ (或 $\Delta\Sigma$) A/D、D/A 转换器,过取样 A/D、D/A 转换器,过取样噪声整形 A/D、D/A 转换器,比特流 A/D、D/A 转换器和 1bit A/D、D/A 转换器等。实际上,这是一种结合过取样、噪声整形和数字滤波,能用电路速度有效换取分辨率的技术,只不过 $\Sigma\Delta$ 调制器应用和影响面较广,第一种称呼较多出现而已。

2.3 过取样 $\Sigma\Delta$ A/D、D/A 转换原理

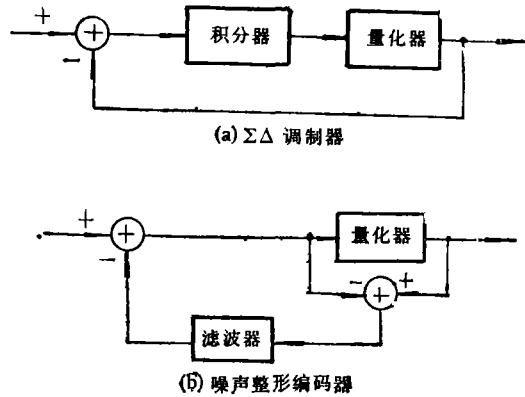


图 1 两种不同形式的噪声整形器组成框图

2.3.1 过取样带来的好处 对信号过取样可带来众多好处,以 A/D 转换为例有:

(1) 有利于抗混叠 对于 20kHz、16bit 的音频信号,为防止取样频率为奈奎斯特取样频率的取样信号频谱混叠,前置模拟低通滤波器(LPF)要求具有十分陡峭的截止特性。与此相应,模拟 LPF 的阶数高达 9—11 阶^[2],集成电路实现困难。采用过取样后(如图 2 所示),取样信号各频谱交叠很少,过渡带平缓,前置模拟 LPF 要求大大降低,简单 RC 滤波器就能胜任。

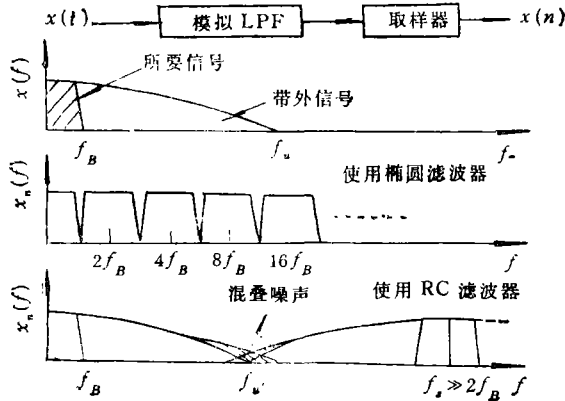


图 2 LPF 要求随取样频率增加而降低的频谱解释

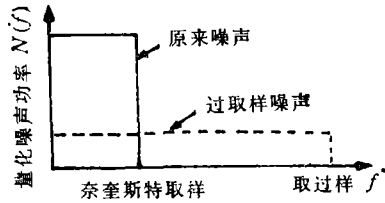


图 3 过取样减少量化噪声示意图

(2) 有助于分辨率的提高 对于加性白噪声,过取样后,信号频带内(0— f_B)的量化噪声因分布拓宽而减少(如图 3 所示)。这种情况下,传统均匀量化的 A/D 转换器的信噪比为^[11]

$$\text{SNR}_{\max} = 6.02N + 1.78 + 10\log_{10}P, \quad (1)$$

式中 N 为量化器的比特数, $P = f_s/(2f_B)$ 为过取样比。可见量化器每增加 1bit, 信噪比改善 6dB; 过取样比每增加 2 倍, 信噪比改善 6dB, 相当于增加 1bit 的分辨率。说明速度可换取分辨率。

(3) 有助于简化保持电路 一般取样频率远大于输入信号频率, 这样可以认为在两次取样间隔中输入信号保持不变, 所以 A/D 转换常用的保持电路可省去。

2.3.2 噪声整形的好处 单靠过取样来减少信号频带内的量化噪声效果不明显。例如,若要从 1bit 量化器获得 98dB 的信噪比,则过取样比高达 10^9 , 对应 20kHz 带宽输入信号所需的电路工作频率达 $\sim 10^{10}$ kHz, 工艺制作困难。为了把取样频率降至现实可行的程度,人们开发了噪声整形技术,它的思想是对量化器产生的量化噪声进行低频衰减、高频放大,图 4 给出了原理图。从中可见,量化噪声大部分被驱赶到信号频带之外。因此结合过取样、噪声整形和低频滤波,就可以显著减少信号频带内的量化噪声,起到传统 A/D 转换中增加量化器比特数的作用。换言之,采用过取样和噪声

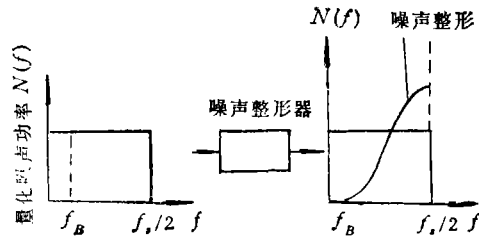


图 4 量化噪声整形原理图

整形后,量化器的结构可大为简化,使用粗糙量化即可(典型的为 1bit)。

同样对 D/A 转换,过取样和噪声整形也会带来与上述类似的好处。

2.3.3 过取样 $\Sigma\Delta$ A/D、D/A 转换原理 (1) 基本的 $\Sigma\Delta$ 调制器 在量化噪声为

加性白噪声的近似下^[2], 对应图 1

$\Sigma\Delta$ 调制器的统计模型如图 5 所示。

图中 E 为量化噪声,由图易得

$$y(z) = z^{-1}x(z) + (1 - z^{-1})E(z). \quad (2)$$

可见 $\Sigma\Delta$ 调制器对量化噪声是以一阶差分因子传递,相当于低频

端衰减,高频端放大,起着整形的效果;对信号是以时延 z^{-1} 因子传递。

(2) 基本的数字滤波器 梳状滤波器是一种最简单的抽取器或内插器^[12]。它的优点是无需系数存贮和乘法,结构规则,能有效实现大范围的抽取或内插;缺点是滤波性能较差,一般适用于 12bit 左右分辨率的 A/D、D/A 转换或作为级联数字滤波器的第一级。

(3) 过取样 $\Sigma\Delta$ A/D、D/A 转换原理 $\Sigma\Delta$ A/D、D/A 转换器的组成框图如图 6(a) 和 6(c) 所示。与传统转 A/D、D/A 换器相比,结构的主要不同是所需的模拟滤波器十

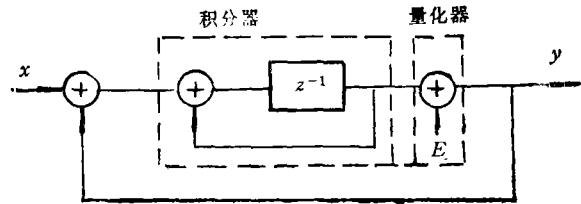
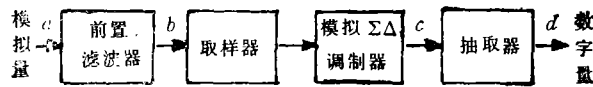
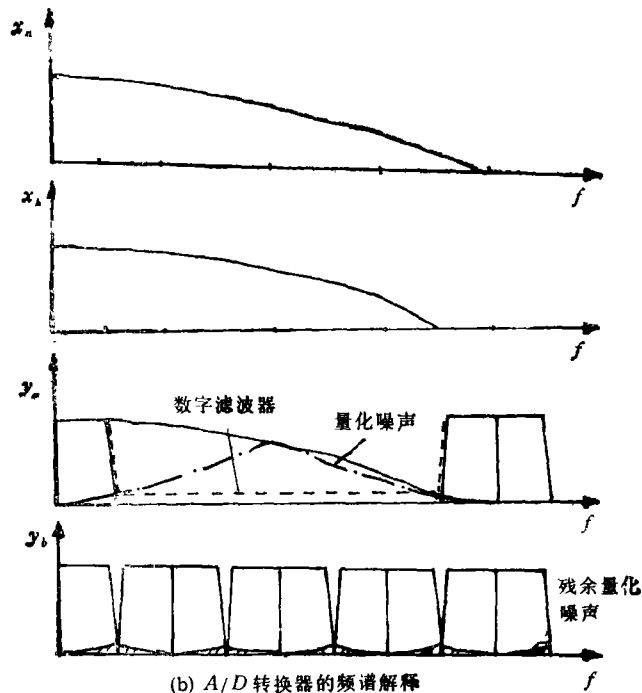


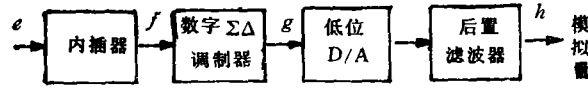
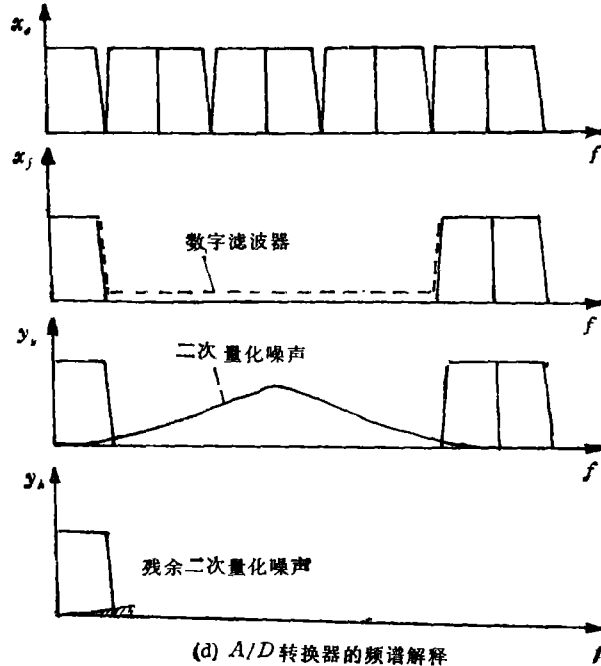
图 5 $\Sigma\Delta$ 调制器的 z 域表示



(a) 过取样 $\Sigma\Delta$ 型 A/D 的基本框图



(b) A/D 转换器的频谱解释

(c) 过取样 $\Sigma\Delta$ 型 A/D 的基本框图

(d) A/D 转换器的频谱解释

图 6 $\Sigma\Delta$ A/D、D/A 转换器的一般构成及原理
注: 图 6(c)、(d)说明中的 A/D 应为 D/A

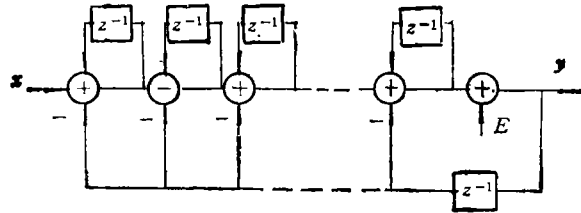
分简单,量化器的分辨率低(往往为 1bit),数字电路庞大;原理的不同是着眼于量化噪声分布,而不是一味追求提高元件的精度(如对 A/D 转换,传统方法是通过提高元件精度来增加量化器的比特数)。直观理解这一转换原理比较困难,但从频域角度就一目了然。图 6(b)和 6(d)分别给出了 A/D、D/A 转换过程的频谱图。显见这类转换器工作时,各个步骤的目标皆是确保引入信号频带内的量化噪声和混叠噪声降至一合理水平。为了达到这一目标,过取样 $\Sigma\Delta$ 转换技术采用了过取样、噪声整形和数字滤波技术,从而能从仅含低比特量化器的 $\Sigma\Delta$ A/D、D/A 转换结构中有效地用电路速度换取分辨率。

$\Sigma\Delta$ A/D、D/A 转换器的性能主要取决于 $\Sigma\Delta$ 调制器和数字滤波器的性能,但后者的理论、设计和制作比较成熟,故大部分研究工作都集中于 $\Sigma\Delta$ 调制器。

3 $\Sigma\Delta$ 调制器的性能分析

3.1 基本噪声整形理论

3.1.1 $\Sigma\Delta$ 调制器的理想 SNR 获取 n 阶噪声整形的基本调制器结构如图 7 所示。在量化噪声为加性白噪声的条件下,其输入输出关系为

图7 n 阶 $\Sigma\Delta$ 调制器

$$y(z) = z^{-1}x(z) + (1 - z^{-1})^n E(z). \quad (3)$$

可见信号传递函数为 z^{-1} , 量化噪声传递函数为 $(1 - z^{-1})^n$. 由此可推出信号频带 f_B 内, 由 $\Sigma\Delta$ 调制器输出可获得的最大信噪比大致如下:

$$\text{SNR} = 20 \left(n + \frac{1}{2} \right) \log_{10} P - 20 \log_{10} \left[\frac{\pi^n}{\sqrt{2n+1}} \right] + 20 \log_{10} (2^\theta - 1), \quad (4)$$

其中 θ 为量化器的比特数目.

(4)式中的前两项为过取样和噪声整形的贡献; 后一项为增加量化器比特数的贡献. 显然增加整形阶数 n 和过取样比都可改善信噪比(增加分辨率); 与(1)式相比, 噪声整形大大提高了用取样频率换取分辨率的效果.

3.1.2 影响理想 SNR 的主要因素 (4) 式仅适用于理想情况. 实际的 SNR 提高受到诸多因素制约. 首先, 过取样比的增加受到运算放大器恢复时间的限制; 其次, 运算放大器和开关等元件的电路噪声会进入信号频带内; 再者, 阶数的提高受到稳定性的限制. 尽管如此, 获取接近理想值的 SNR 仍是众多研究者追求的目标.

(1) 提高过取样比 取样频率过高时, 信号频带内会引入较多的其它非量化噪声(如热噪声), 考虑各种因素, 音响信号的典型过取样比为 48—512.

(2) 提高阶数 增加阶数可明显提高信噪比, 但由于反馈环中存在一高度非线性元件——量化器, 故图 7 系统的阶数 n 大于 2 时, 使用 1bit 量化器则工作不稳定^[13-15]. 因此早期使用的调制器基本上都是一阶或二阶调制器.

为获得具有高阶噪声整形性能且稳定的调制器, 在图 7 的基础上, 人们发展了各种较为复杂的高阶调制器, 如采用置稳技术的量化器为 1bit 的高阶调制器^[14,16], 量化器为多比特的高阶调制器^[17], 以及由稳定的低阶调制器(典型为一阶、二阶)级联而成的高阶调制器^[18]. 不同结构对同一参数的要求不尽相同, 例如, 用开关电容实现时, 电容失配对一阶 $\Sigma\Delta$ 调制器是不敏感的, 而对级联结构却是其性能提高的一大限制.

3.2 几种典型的调制器

3.2.1 1bit 低阶 $\Sigma\Delta$ 调制器 这种调制器的结构最简单、稳健; 缺点是带宽窄和存在比较严重的可闻噪声 (tone)^[19]. 研究表明, 可闻噪声所处位置与输入信号性质、调制器阶数有关, 引用高频脉动 (dithor) 可平滑量化噪声谱, 减少可闻噪声.

3.2.2 1bit 高阶 $\Sigma\Delta$ 调制器 采用外加置稳电路, 可使得图 7 系统稳定工作. 但由于反馈环中存在高度非线性元件, 使得难以找到一种有效、通用的置稳方法. 目前, 一方面的工作是着眼于消除量化器输入过载, 如加置全局(局部)反馈和前馈网络^[19-21], 限制

各积分器增益^[22,23],通过模拟选择合适的参数来获得稳定调制器;另一方面工作是试图建立能比较有效指导设计的稳定性分析理论,如对量化器进行不同的线性化处理^[24,25],引用分形理论^[26]、用常数输入的极限环^[14]进行研究等等。总的说来,至今仍缺乏一有效的理论。

3.2.3 多比特高阶 $\Sigma\Delta$ 调制器 图 7 中的量化器采用多比特,则系统可稳定工作^[17]。相应地,转换系统要求使用多比特 D/A 转换器。

与前面两种结构相比,这类调制器的转换性能主要受到内部 D/A 转换器非线性误差的制约。减少这一误差的方法可采用自校正、随机平均、动态无匹配和电容平均等^[27];也可采用新结构^[28],但是否有效取决于集成电路制作成本。

3.2.4 级联高阶 $\Sigma\Delta$ 调制器 (又称 MASH 结构) 图 8 给出了三个 1bit 一阶调制器级联而成的三阶调制器。由图可见,这一调制器的特点是上一级量化器产生的量化噪声负值是下一级调制器的输入,输入输出关系为

$$\begin{aligned} y(z) &= x(z) + (1 - z^{-1})E_1 + (1 - z^{-1})[-E_1 + (1 - z^{-1})E_2] \\ &\quad + (1 - z^{-1})^2[-E_2 + (1 - z^{-1})E_3] \\ &= x(z) + (1 - z^{-1})^3 E_3(z). \end{aligned} \quad (5)$$

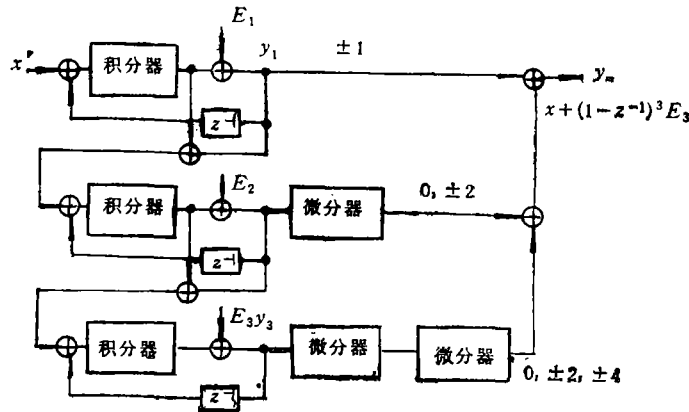


图 8 三级 MASH 原理图

(5)式说明,第一级和第二级的量化噪声分别由 y_2, y_3 抵消了。这类调制器的优点是在不存在稳定性问题的情况下获得高阶整形特性;缺点是元件匹配要求高。

改进级联方式可以降低元件匹配要求^[18],获得阶数较高的调制器^[29]。

3.3 几点讨论

在现有工艺水平下,增加噪声整形阶数是实现音响信号更高分辨率 (>20bit) 或宽带 (~MHz) 高分辨率 A/D、D/A 转换器的关键。由于 1bit 高阶调制器是高阶系统的基础,输出信号易于处理,所以完善和发展稳定性分析理论对于改变现有工作大量依赖计算机模拟有重要意义。

从结构看,1bit 高阶调制器的阶数越高,电路将越复杂;多比特高阶调制器也如此。而级联结构在这方面的问题较少,信号处理符合流水线方式,能够综合前述两者结构优点。文献[30]报道了基于此结构实现的 1MHz、12bit A/D 转换器,是所见报道中带宽

较宽的, 预计级联结构很可能被用来实现视频信号高分辨率 A/D、D/A 转换器。

4 数字滤波器的组成

$\Sigma\Delta$ A/D、D/A 转换器所用的数字滤波器分为抽取器和内插器两大类, 其主要作用是滤除所关心信号频带外的量化噪声和可能引入的混叠噪声, 改变信号的取样频率。为了能有效地内插或抽取, 具体应用时往往采用多个数字滤波器级联来实现。

对于现有的 $\Sigma\Delta$ A/D、D/A 转换器, 数字滤波器占用面积太大($\sim 90\%$)。为了获得高性能价格比的数字滤波器, 人们研制了许多专门用于 $\Sigma\Delta$ A/D、D/A 转换的滤波器^[12,31,32]。以 A/D 为例, 较为典型的有 4 种结构, 如表 1 所示^[12]。由表 1 可见, 从计算量、系数存贮和频率响应三个方面考虑, 最后一种结构最为有效。此外值得一提的是文献[33]从 $\Sigma\Delta$ 调制器输出信号的统计特性出发, 提出了一种优于数字低通滤波、适宜 VLSI 实现的译码算法, 文献[34]证明了 A/D 所用的低通滤波重构方法不是最优的。

表 1 四种不同类型抽取器的性能参数

	每单位输入乘法数	每单位输入加法数	系数存贮 (bit)	通带纹波 (dB)	过渡带
疏形滤波器 + FIR 补偿滤波器	0.31	8.30	240	<0.027	大
多速率 IIR 滤波器	0.4	7.33	1572	<0.03	中
双半带滤波器	0.97	7.94	48	<0.0002	小
疏形滤波器 + 双半带滤波器	0.56	8.55	288	<0.027	小

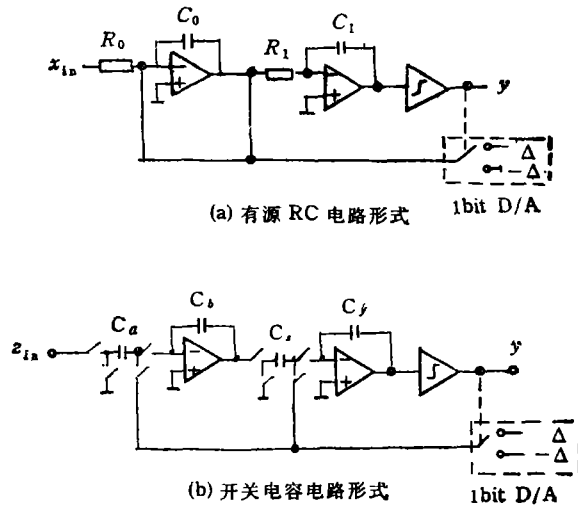
5 $\Sigma\Delta$ A/D、D/A 转换器的设计和实现

5.1 $\Sigma\Delta$ A/D、D/A 转换器的设计

$\Sigma\Delta$ A/D、D/A 转换器的主要电路有 $\Sigma\Delta$ 调制器、数字滤波器、模拟滤波器和 D/A 转换器。由于数字电路已实现了从逻辑级到物理级的全部自动化设计(如 Mentor、Cadence 软件), 所以设计的大部分工作集中于模拟电路设计。下面以 $\Sigma\Delta$ A/D 为例进行说明。

5.1.1 模拟 $\Sigma\Delta$ 调制器的电路形式 以 RC 积分器和开关电容 (SC) 积分器构成的二阶 $\Sigma\Delta$ 调制器如图 9 所示。两者相比, SC 电路功耗低、温度稳定性好, 易于 VLSI 集成。所以调制器电路大都采用 SC 电路形式。但是, SC 电路也有不足, 主要是运算放大器 and 开关的热噪声严重限制了取样频率的提高。通常取样频率控制在运算放大器单位增益带宽的 $1/5$ ^[37]。克服这一不足可以结合 RC 积分器(用作前级)和 SC 积分器优点构成混合型调制器^[37], 另一种有前途的方法是使用开关电流 (SI) 电路^[38]。

5.1.2 模拟 $\Sigma\Delta$ 调制器的性能模拟和设计 确定系统和电路结构后, 必须分析系

图9 $\Sigma\Delta$ 调制器的电路实现形式

统级参数(如取样频率、分辨率和线性度等)和电路级参数(如运算放大器带宽和摆率、比较器和开关的速度、电容大小等)之间的关系以及非理想因素的影响。但是非线性元件的存在和过取样使得通用分析工具(如 SPICE)难以精确分析,且模拟时间开销太大。为此往往需要研制专门软件进行分析。

表2 几种有代表性的过取样 $\Sigma\Delta$ A/D、D/A 转换器性能参数

(a) A/D 转换器

文献和发表时间	$\Sigma\Delta$ 调制器					A/D 转换器		CMOS 工艺特征尺寸 (μm)
	类型	电路形式	芯片面积 (mm^2)	功耗 (mW)	工作电压 (V)	分辨率 (bit)	带宽 (kHz)	
文献 [35], 1991	1bit 二阶	开关电容	0.39	13.8	5	16	23	1
文献 [112], 1991	1bit 五阶	开关电容	16		10	18	20	3
文献 [43], 1988	4bit 三阶	有源 RC	33		9	16	24	2.4
文献 [30], 1991	多比特级联	开关电容	0.65	41	5	12	1000	1

(b) D/A 转换器

文献和发表时间	$\Sigma\Delta$ 调制器		D/A 转换器				CMOS 工艺特征尺寸 (μm)	
	类型	电路形式	分辨率 (bit)	带宽 (kHz)	芯片面积 (mm^2)	功耗 (mW)		工作电压 (V)
文献 [44], 1987	1bit 二阶	开关电容	16	20	44	250	5	2
文献 [45], 1993	1bit 四阶	有源 RC	20	24	15	33	2.7	0.8
文献 [46], 1991	5bit 三阶	开关电容	20	20	7.5	100	5	1.6
文献 [47], 1989	三阶级联	开关电容	16	20	29.6	160	5	1.5

目前比较典型的模拟方法有差分方程模拟、查表法模拟和性能模拟 (behavioral simulation)。三种方法各有优缺点, 差分方程模拟的优点是速度快, 缺点是难以模拟很多的电路非线性因素; 查表法模拟是通用软件与差分方程模拟的折衷, 当电路参数改变时效果不佳; 性能模拟分为差分方程级和电路级两部分来模拟, 计算量稍大, 但效果最好。根据最后一种方法开发出的较好软件有 Pavia 大学的 TOSCA 软件^[40], Stanford 大学的 MIDAS 软件^[41]。

通过系统级和电路级模拟后, 下一步的工作就是根据给定的单元库进行版图设计。

5.1.3 数字滤波器的设计 对于给定调制器, 数字滤波器的类型选择取决于输入信号带宽、转换精度和占用的芯片面积等方面的要求。由于过取样 $\Sigma\Delta$ 转换技术所用的数字滤波器性能要求很高, 电路规模往往达到 VLSI, 故设计依赖于 CAD 软件。

5.2 $\Sigma\Delta$ A/D、D/A 转换器的实现

在数字硅 CMOS 工艺上, 能够容易地实现采用过取样 $\Sigma\Delta$ 转换技术设计的 A/D、D/A 转换器。表 2 列出了几种比较典型的 A/D、D/A 转换器性能指标和所用工艺。显见这一技术用常规工艺获得了高性能。

6 过取样 $\Sigma\Delta$ 转换技术的新发展

将过取样 $\Sigma\Delta$ 转换技术应用于信号处理领域能够有效地实现一些电子系统或子系统的单片集成。与传统集成方法相比, 它的优点是完成同一功能所需的电路量减少, 所占芯片面积降低, 功耗下降。

6.1 比特流信号处理

1 比特流信号之间的乘法简化为加法^[48], 与模拟信号相乘也简单^[48]。因此利用这些性质, 将信号转换为 $\Sigma\Delta$ 比特流信号进行处理可以带来比单纯用 DSP 技术 (需使用高性能的 A/D、D/A 转换器) 更加有效和经济的解决方案。现已研制出性能较好的模拟 FIR 和 IIR 滤波器、结构简单的锁相环、压扩器和模拟振荡器等等。

6.2 带通 $\Sigma\Delta$ 调制器

数字无线电系统中要求将带通模拟信号转换成数字信号, 以便于用数字方式实现中频滤波和解调。但是, 传统 A/D 转换技术难以制备出低成本、适中分辨率的 A/D 转换器, 而前述的 $\Sigma\Delta$ A/D 转换器属低通 A/D 转换器, 取样频率有限。为了解决这些困难, 人们发展了带通 $\Sigma\Delta$ 调制器^[49,50]。现已研制出中心频率为 10.7MHz、带宽为 200kHz、信噪比为 55dB、功耗为 60mW 的带通 $\Sigma\Delta$ 调制器。

带通 $\Sigma\Delta$ 调制器的特点与低通情形有所不同, 主要是低频噪声对带通调制器影响不大, 但电源噪声干扰、取样电路的影响将很大^[50]。低通调制器的理论分析、设计等方法在带通调制器中能起多大作用有待探讨。

7 小 结

尽管 80 年代生产性 CMOS 工艺技术的特征线宽达 0.7—0.8 μm , 现在, 0.5 μm 工

艺也已成熟, 90 年代末可望达 $0.1\text{--}0.2\mu\text{m}$ 。但数字集成电路工艺水平远远超前于模拟集成电路工艺水平的局面仍将在相当一段时期内存在。过取样 $\Sigma\Delta$ 转换技术由于自身的特点将会得到进一步发展, 成为集成电路设计中一种必不可少的手段。对于我国来说, 这种技术的研究、开发和推广应用具有不言而喻的巨大经济效益。

参 考 文 献

- [1] Temes G C, Condy J C. A tutorial discussion of oversampling methods for A/D and D/A conversion, Proc. IEEE ISCAS'90, 1990, 910—913.
- [2] Dijkmans E C, Naus P J A. Sigma-delta binary weighted AD/DA conversion, what is the most promising? ESSCIR'89, 1989, 35—36.
- [3] Hauser H. J. Audio. Eng. Soc., 1991, 39(1):3—26.
- [4] Norsworthy S R. Optimal nonrecursive noise shaping filters for oversampling data converters, Proc. IEEE ISCAS'93, 1993, 1353—1360.
- [5] 刘宪坤主编. 数字音响技术. 北京: 人民邮电出版社, 1993.
- [6] Takahashi Y, *et al.* IEEE J. of SC, 1989, SC-24(6): 1598—1604.
- [7] Yamamoto K, *et al.* A front-end processor for modems, IEEE J. of SC, 1989, SC-24(6):1634—1638.
- [8] Maloberti F. Non conventional signal processing by the use of sigma delta technique: a tutorial introduction. Proc. IEEE ISCAS'92, 1992, 2645—2648.
- [9] Kerth D A, *et al.* IEEE J. of SC, 1992, SC-27(2):1689—1696.
- [10] 童勤义编著. 微电子系统设计导论. 南京: 东南大学出版社, 1990, 第七章.
- [11] Darling T F, Hawksford M O J. J. Audio. Eng. Soc., 1990, 38(2):924—942.
- [12] Cheung P R K, See E S K. A comparison of decimation filter architectures for sigma-delta A/D converters, Proc. IEEE ISCAS'91, 1991, 1637—1640.
- [13] Gray R M. IEEE Trans. on IT, 1990, IT-36(6): 1220—1224.
- [14] Hein S, Zakhor A. IEEE Trans. on SP, 1993, SP-41(7): 2322—2348.
- [15] Stikvoort E F. IEEE Trans on CDM, 1988, CDM-36(10): 1157—1162.
- [16] Schreier R. IEEE Trans. on Circuit Syst.-II, 1993, CAS-40(8):461—466.
- [17] Kenney J G, Carley L R. Analog Integrated Circuits and Signal Processing, 1993, (3):259—272.
- [18] Ribner D B. IEEE Trans. on CAS, 1991, CAS-38(2):145—159.
- [19] Wu C, Gray R M. IEEE Trans. on IT, 1991, IT-37(3):550—513.
- [20] Adrams R W, *et al.* J. Audio. Eng. Soc., 1991, 39(7): 515—528.
- [21] Chao K C-H. *et al.* IEEE Trans. on CAS, 1990, CAS-37(3): 309—318.
- [22] Okamoto T, *et al.* IEEE J. of SC, 1993, SC-28(7): 730—734.
- [23] Moussavi S M, Leung B H. IEEE Trans. on Circuit Syst.-II, 1994, CAS-41(1): 19—25.
- [24] Ardalan S H, Paulos J J. IEEE Trans. on CAS, 1987, CAS-34(6):593—603.
- [25] Baird R T, Fiez T S. Stability analysis of high-order modulators for delta-sigma ADCS, Proc. IEEE ISCAS'93, 1993, 1361—1364.
- [26] Wang H M. IEEE Trans. on CAS, 1992, CAS-39(6): 402—405.
- [27] Leung B. Analog Integrated Circuits and Signal Processing, 1992, (2): 139—156.
- [28] Leslie T C, Singh B. IEE Proc. -G, 1992, 139(3): 356—362.
- [29] Burra C, Chao K S. A high-speed high-resolution oversampled A/D converter, Proc. IEEE ISCAS'93, 1993, 1282—1284.
- [30] Brandt B P, Wooley B A. IEEE J. of SC, 1991, SC-26(1): 1746—1756.
- [31] Brandt B P, Wooley B A. IEEE J. of SC, 1994, SC-29(6):679—686.
- [32] Hawksford M O J, Wingarter W. J. Audio Eng. Soc., 1991, 38(11):845—856.
- [33] Hein S, Zakhor A. IEEE Trans. on SP, 1993, SP-41(2):602—616.
- [34] Thao N T, Vetterlj M. IEEE Trans. on SP, 1994, SP-42(3):519—531.
- [35] Braudt B P, *et al.* IEEE J. of SC, 1991, SC-26(4):618—626.
- [36] Dias V F, *et al.* IEE Proc. -G, 1992, 139(6):680—684.
- [37] Temes G C, *et al.* SC circuits; the state of the art compared to SI techniques, Proc. IEEE ISCAS'93, 1993, 1231—1234.

- [38] Comino V, *et al*. IEEE J. of SC, 1991, SC-26(3): 176—183.
- [39] Gielen G G E, Da Franca J E. Computer-aided design tools for data converters-overview, Proc. IEEE ISCAS'92, 1992, 2140—2143.
- [40] Liberali V, *et al*. IEEE Trans. on CAD, 1993, CAD-12(9): 1376—1386.
- [41] Williams L A, Wooley B A. MIDAS—a functional simulator for mixed digital analog sampled data systems Proc. IEEE ISCAS' 92, 1992, 2148—2150.
- [42] Ferguson P, *et al*. An 18—620kHz dual $\Sigma\Delta$ A/D converter, Proc. IEEE ISCC'91, 1991, 68—69.
- [43] Matsumoto Y, *et al*. A 186 oversampling A/D converter for digital audio. Proc. IEEE ISSCC'88, 1988, 202—203.
- [44] Naus P J A, *et al*. IEEE J. of SC, 1987, SC-22(3):390—394.
- [45] Marugama Y, *et al*. IEEE Trans. on CE., 1993, CE-39(3): 274—276.
- [46] Schouwenarrs, *et al*. IEEE J. of SC, 1991, SC-26(12): 1775—1780.
- [47] Matsuya Y, *et al*. IEEE J. of SC, 1989, SC-24(4): 969—975.
- [48] 蔡跃明, 郭经红, 沈永朝. 东南大学学报, 1995, 25(3): 11—16.
- [49] Jantzi S A, *et al*. IEEE J. of SC, 1993, SC-28(3):282—291.
- [50] Ribner D B. IEEE Trans. on Circuit Syst. -II, 1994, CAS-41(6): 402—405.

OVERSAMPLING SIGMA-DELTA CONVERSION TECHNOLOGY

Cai Yueming

Shen Yongchao

Wu Boxiu

(Department of Radio Engineering, Southeast University, Nanjing 210018)

Abstract Oversampling sigma-delta conversion technology is widely used for high-resolution A/D and D/A conversion in the audio frequency band, and also gives interesting advantages in efficient signal processing. This paper reviews the development and basic methods of the technology. The prospects of application and the ways of development are also discussed.

Key words Oversampling, Noise shaping, $\Sigma\Delta$ modulators, A/D D/A converters, Integrated circuits