

低频低噪声集成运放 XD1531 的 设计和分析*

郝跃 姚立真 孙青 庄奕琪

(西北电讯工程学院半导体研究室,西安)

摘要 本文阐明了低频低噪声运放 XD1531 的设计原理。从电路和版图设计两方面论述了该电路整个设计过程。针对电路第一级的结构,采用低频低噪声方法进行设计。在版图方面主要考虑了降低低频噪声,尤其是降低表面 $1/f$ 噪声的措施。通过对 XD1531 噪声性能的分析以及与国内外同类产品的比较,说明了该集成电路具有低噪声特性。同时,说明本文提出的设计方法对于降低集成电路的低频噪声是有效的。

关键词 集成电路;低噪声;运算放大器

一、引言

随着对微弱信号进行处理和放大的要求日益提高,对器件噪声指标的要求也越来越高。XD1531 是一种低频 ($f \leq 400\text{kHz}$) 低噪声通用运算放大器。它具有较高的增益,较小的相移和较宽的带宽^[1],更主要的是具有较低的噪声。对于工作于低频段的器件,其噪声成份除了一般的白噪声(如热噪声,散粒噪声,激发复合噪声)以外,主要是与频率有关的 $1/f$ 噪声和猝发噪声。目前, $1/f$ 噪声的产生机理仍处于研究阶段,但总的认为半导体 Si-SiO₂ 界面的影响是主要的^[2]。其次是由于 SiO₂ 中的可动电荷,发射区边缘位错等因素的影响^[3]。这些因素使得双极晶体管由发射区沿表面注入到基区的载流子受到调制,从而引起载流子无规则的涨落。要从根本上降低噪声,主要是从制造集成电路工艺上采取措施,包括采取如含氯氧化,一次和二次钝化以及完美晶体工艺等。XD1531 在工艺方面采取了低频低噪声工艺^[4,5]。

但是,器件在使用时反映出来的噪声大小不仅与器件固有的噪声源有关,也与器件的工作状态和使用的源阻抗有关。本文正是提出如何从电路结构和器件结构方面进行设计,使器件的设计低噪声化。

一般地讲,对于一个级数为 n 的多级放大器,如果每一级的噪声电压为 E_i ,每一级的电压放大量为 $A_{Vi}(i = 1, 2, \dots, n)$,则整个电路的等效输入噪声的均方值电压可表为:

$$\overline{E_N^2} = \overline{E_1^2} + \overline{E_2^2} / A_{V1}^2 + \overline{E_3^2} / (A_{V1} * A_{V2})^2 + \dots + \overline{E_N^2} / (A_{V1} * A_{V2} \dots A_{VN-1})^2 \quad (1)$$

从(1)式可知,若第一级放大器具有一定的电压放大量,则:

* 1986年10月25日收到,1988年5月20日修改定稿。

$$\overline{E_{N1}^2} \approx \overline{E_1^2} \tag{2}$$

(2)式说明总的等效输入噪声电压基本上等于第一级放大器的噪声电压。因此,在设计低噪声运算放大器时,解决第一级放大器的低噪声设计是使整个电路在结构上低噪声化的关键。本文着重从第一级源阻抗的可调,建立高阻输入端和低阻输入端;以及从第一级双极晶体管发射极采用最佳低噪声形状和结构等方面进行分析讨论。最后将XD1531 噪声性能与国内外产品性能进行比较。

二、XD1531 电路结构的低噪声设计

对于一个电路,其输出的信噪比通常用噪声系数来表征。其噪声系数一般可表为:

$$NF = 10 \log (1 + (\overline{E_{N1}^2} + \overline{I_{N1}^2} R_s^2) / (4kT R_s \Delta f)) \tag{3}$$

其中 E_{N1} 为器件固有的输入等效噪声电压, I_{N1} 为固有噪声电流, R_s 为源阻抗, k 为玻尔兹曼常数, T 为绝对温度, Δf 为噪声带宽。(3)式说明使用放大器时其噪声系数不仅与器件的固有噪声有关,而且与使用条件有关。图1表示 XD1531 集成运放在不同频率下的噪声系数,其变量为源阻抗 R_s 。

从曲线上可以看出,在不同 R_s 的情况下, NF 是不同的。在频率较低情况下,这种特征更明显。一般希望电路能工作在最佳源阻抗状态,这样噪声系数可达到最小。对(3)式求导并令其为零。可得到最佳源阻抗 R_0 为:

$$R_0 = \left[\frac{E_{N1}^2}{I_{N1}^2} \right]^{1/2} \tag{4}$$

为了适应器件能在不同源阻抗情况下工作的要求以及能在一定的范围内对源阻抗进行调整, XD1531 在电路设计上采用了两种方法:(1) 在输入端采用第一级工作电流可

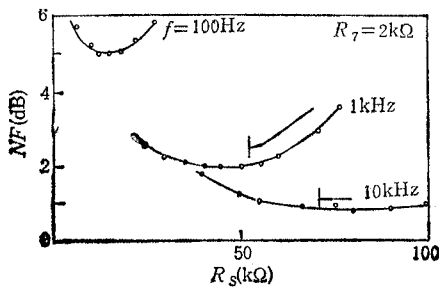


图1 XD1531 噪声系数曲线

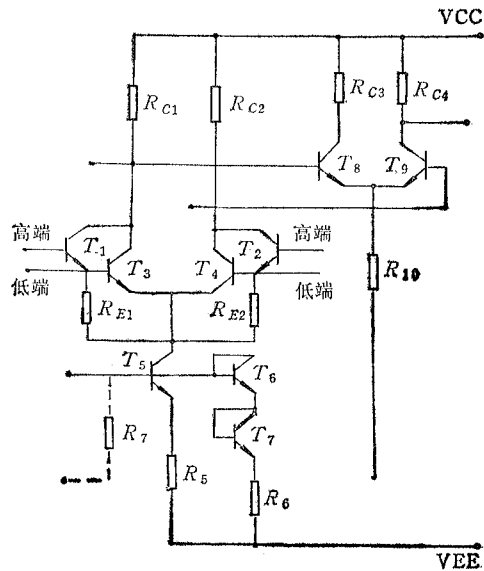


图2 XD1531 集成运放输入级

调, 这样可在一定范围内改变电路最佳源阻抗的大小; (2) 采用达林顿与非达林顿输入端, 可以适应较大范围内源阻抗匹配情况. 图 2 所示为 XD1531 集成运放的输入级.

通常对使用接地源的运放其等效输入噪声电压可表为^[6]:

$$\overline{E_{NI}^2} = \overline{E_{NS1}^2} + \overline{E_{NS2}^2} + \overline{E_{N1}^2} + \overline{E_{N2}^2} + \overline{I_{N1}^2} R_{S1}^2 + \overline{I_{N2}^2} R_{S2}^2 \quad (5)$$

其中下标 1 和 2 分别表示差分对的左边和右边. E_{NS} 为源电阻产生的热噪声. 令 (5) 式 $R_S \rightarrow 0$, 可以得到放大器的固有噪声电压为:

$$\overline{E_{NI}^2} = \overline{E_{N1}^2} + \overline{E_{N2}^2} \quad (6)$$

将 (5) 式除以 R_S^2 , 令 $R_S \rightarrow \infty$, 可以得到放大器的固有噪声电流为:

$$\overline{I_{NI}^2} = \overline{I_{N1}^2} + \overline{I_{N2}^2} \quad (7)$$

放大器的最佳源阻抗根据 (4) 式应为:

$$R_0 = \left[\frac{(\overline{E_{N1}^2} + \overline{E_{N2}^2})}{(\overline{I_{N1}^2} + \overline{I_{N2}^2})} \right]^{1/2} \quad (8)$$

对图 2 所示的输入线路, 可以得到输出的恒流源电流为:

$$I_{EE} = (5.3R_6 + 0.7R_7)/(R_7 + R_6)R_5 \quad (9)$$

由于电路中 R_7 是可调的, 因此改变 R_7 实际就是改变第一级的工作电流, 从而在一定范围内可以改变电路的最佳源阻抗. 但由于第一级工作电流与失调电压和电流、放大器增益等指标有一定联系, 因此电流的调整范围不能太大. XD1531 设定 R_7 的变化只能使第一级工作电流小于 $2mA$. 下面具体分析由两个输入端分别输入的噪声特性.

对于非达林顿端(称低端)输入, 其等效输入噪声电压和电流分别为:

$$\overline{E_{NI}^2} = \overline{E_{RE1}^2} + \overline{E_{RE2}^2} + (\overline{E_{RC1}^2} + \overline{E_{RC2}^2})/K_{ds}^2 + \overline{E_3^2} + \overline{E_4^2} \quad (10)$$

$$\overline{I_{NI}^2} = \overline{I_3^2} + \overline{I_4^2} \quad (11)$$

其中 E_{RE1} , E_{RE2} , E_{RC1} , E_{RC2} 分别为电阻 R_{E1} , R_{E2} , R_{C1} 和 R_{C2} 产生的热噪声, K_{ds} 为非达林顿端的差模放大系数. E_3 , E_4 , I_3 , I_4 分别为 T_3 和 T_4 产生的固有噪声电压和电流. 在 (10) 和 (11) 式的分析中, 近似地取共模放大系数为无穷大, 因此由恒流源部分产生的噪声将对整个线路不起作用. 又由于放大器第二级仍然用差分放大器, 使 XD1531 的共模抑制比很高, 所以上面的近似是合理的. 设 $R_{C1} = R_{C2} = R_C$, $R_{E1} = R_{E2} = R_E$, 认为放大器输入级差分对左边和右边对称, 则:

$$K_{ds} = - \frac{R_C \beta I_{EE}}{(2\beta V_T + r_{bb} I_{EE})} \quad (12)$$

r_{bb} 为基区串联电阻, $V_T = \frac{kT}{q}$, β 为共射极电流放大系数.

对于达林顿作为输入端, 其输入噪声电压和电流分别表为:

$$\overline{E_{NI}^2} = \overline{E_1^2} + \overline{E_2^2} + (\overline{E_{RC1}^2} + \overline{E_{RC2}^2})/K_{da}^2 + (\overline{E_3^2} + \overline{E_4^2} + \overline{E_{RE1}^2} + \overline{E_{RE2}^2}) \cdot K_{ds}^2/K_{da}^2 \quad (13)$$

$$\overline{I_{NI}^2} = \overline{I_1^2} + \overline{I_2^2} + (\overline{I_3^2} + \overline{I_4^2})/\beta^2 \quad (14)$$

其中 K_{da} 为达林顿端输入的差模放大系数:

$$K_{dd} = - \frac{RC\beta^2 I_{EE}}{r_{bb}(1+\beta)I_{EE} + 4\beta^2 \cdot V_T} \quad (15)$$

对于双极晶体管固有的噪声源, 采用 R. C. Jaeger 1970 年提出的模型^[7], 可以得到:

$$\begin{aligned} \overline{E^2}/\Delta f &= 4kTr_{bb} + 2qI_C r_c^2 + 2qI_B r_{bb}^2 + K_1 \cdot I_B^2 r_b^2 / f \\ &+ 2qI_C r_{bb}^2 \left(\frac{f}{f_T}\right)^2 \end{aligned} \quad (16)$$

$$\overline{I^2}/\Delta f = 2qI_B \left(1 + \frac{1}{\beta}\right) + \frac{K_1 \cdot I_B^2}{f} + 2qI_C \left(\frac{f}{f_T}\right)^2 \quad (17)$$

其中 $r_e = \frac{kT}{qI_C}$, $r = 1.2-1.7$, I_C 和 I_B 分别表示双极晶体管的集电极和基极电流, r_b 为对 $1/f$ 噪声有贡献的基极电阻。(16)式的第一项为 r_{bb} 产生的热噪声; 第二和三项分别为 I_C 和 I_B 产生的散粒噪声; 第四项为对低频电路影响最大的 $1/f$ 噪声; 而最后一项为高频时的分配噪声, 它只有当工作频率接近共发射极截止频率 f_T 时才有明显影响. 从上面整个分析过程说明了 XD1531 噪声性能与器件的工作状态有明显的依赖关系, 因此可以通过对 R_T 进行调整, 在一定范围内改变电路的噪声源阻抗, 使电路的最佳源阻抗与输入传感器的阻抗匹配. 这样可以满足不同传感器的要求, 同时能保证在极低频率下得到较低的噪声系数. 从(12)和(15)式可以看出, K_{ds} 和 K_{dd} 也随 I_{EE} 变化而变化. 但由于 R_T 变化引起 I_{EE} 变化的范围有限, 总的电路电压增益变化不会太大, 而源阻抗的变化

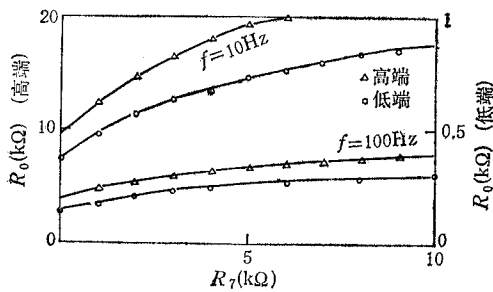


图3 最佳源阻抗 R_0 随 R_T 的变化

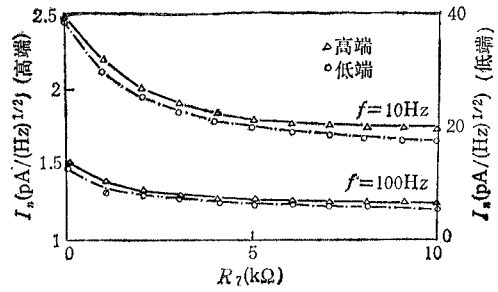


图4 XD1531 噪声电流 I_N 随 R_T 的变化

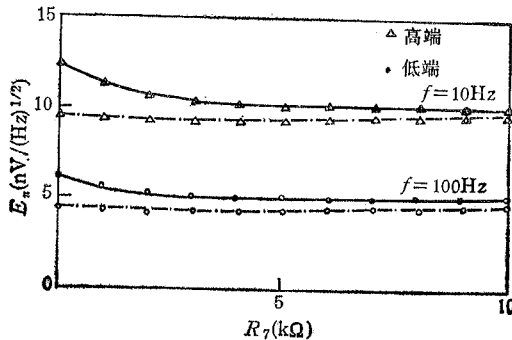


图5 XD1531 噪声电压 E_n 随 R_T 的变化

则会较大. 图 3 为不同频率下改变 R_7 时高端输入和低端输入最佳源阻抗 R_0 的变化.

可以看到, R_0 随着 R_7 的增大 (I_{EB} 减小) 而不断增大. 图 4 和图 5 分别示出了噪声电流和电压随 R_7 的改变而变化的情况.

从图中可以看到, 改变最佳源阻抗通常是以牺牲噪声指标为代价的, 但改变后得到的噪声系数仍比图 1 所示的、工作于非最佳源阻抗状态的要小. 这种特性在低频状态下尤其突出. 因此, 本文提出的、在工艺和版图条件确定的情况下, 使源阻抗可调, 并设置双端输入, 对减小电路工作时的噪声系数是有利的.

三、XD1531 版图设计及其性能比较

对于低频低噪声运放的设计, 除了考虑电路结构和工艺过程外, 另一个较重要的考虑是电路的版图设计. 对于 XD1531 主要是考虑 T_1 - T_4 管的版图结构, 其原则为:

(1) 应使放大器失调相对小, 管子的发射极面积相对大;

(2) 表面 $1/f$ 噪声主要是半导体表面的界面态对发射极沿表面注入到基区的载流子的调制引起的, 此外也与发射极边缘的位错有关. 因此发射极的周长越长, 受到表面调制的区域就越大. 一般情况下, 表面 $1/f$ 噪声谱密度 $S_{Ns}(f)$ 正比于发射极周长 L_E^α , 其中 α 为 2—4 之间的常数. 根据面积和周长的考虑, XD1531 选用圆发射区图形代替通常的矩形发射区图形. 在相同面积的情况下, 圆发射区周长与矩形周长之比约为 0.88; 而在相同周长的情况下, 圆发射区面积为矩形面积的 1.27 倍. 因此圆发射区有利于减少界面态调制的区域. 实验证明^[8]以上结论是正确的, 规律性相当明显. 图 6 为 $1/f$ 噪声谱密度与发射极周长 L_E 的关系曲线, $\alpha = 3.53$. 从曲线可以看出, 晶体管噪声谱密度随 L_E 的增大而明显增大.

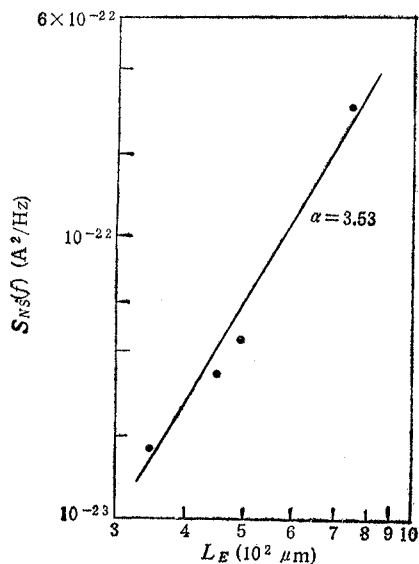


图 6 $1/f$ 噪声谱密度 $S_{Ns}(f)$ 与周长 L_E 的关系

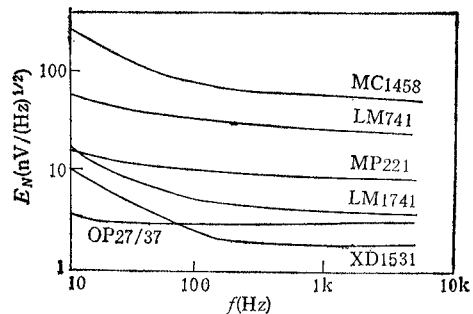


图 7 XD1531 与其它产品的噪声电压的比较

通过电路设计,版图设计和工艺实施, XD1531 的噪声大为减少, 如图 7 示出了已鉴定的 XD1531 低频低噪声运放与目前国内外产品的噪声电压的比较。

从比较结果可以看出, XD1531 运算放大器的噪声电压是较低的, 与此同时其它指标也达到了比较高的要求^[1]。

四、结 论

通过对 XD1531 设计分析和实验比较, 确定了在低噪声运放输入级采用源阻抗可调和建立高低输入端的方法, 这对降低电路工作时的噪声系数是有益的, 此方法可广泛用于低噪声运放的设计, 通过分析和实验, 还确定了低频低噪声运放的输入级采用圆发射极图形, 对降低表面噪声是有利的, 文章最后通过 XD1531 的性能比较, 说明本文提出的设计方法对降低噪声是有效的, 可用于低频低噪声的电路设计。

本文工作得到西电 507 室, 107 室很多同志的协作, 特表谢意。

参 考 文 献

- [1] 姚立真, 郝跃, XD1531 低频低噪声运算放大器工作报告, 西北电讯工程学院内部资料, 1985 年 11 月。
- [2] S. T. Hsu, *Solid State Electronics*, **13** (1970) 6, 843—855.
- [3] M. Nishida, *IEEE Trans. on ED*, **ED-20** (1973) 3, 221—226.
- [4] 郝跃等, 几种氟化钽膜对集成运算放大器的影响, 第五届全国半导体物理与器件会议, 厦门 1985 年 12 月。
- [5] 郝跃等, 集成低频低噪声运放 XD1531 实现过程之探讨, 第五届全国半导体物理与器件会议, 厦门, 1985 年 12 月。
- [6] C. D. 莫特坎巴切尔著, 尤忠棋译, 低噪声电子设计, 国防工业出版社, 1977 年。
- [7] R. C. Jaeger, *IEEE Trans. on ED*, **ED-17** (1970) 2, 128—133.
- [8] 庄奕琪, 半导体器件表面 $1/f$ 噪声源及低频低噪声化技术的研究, 西北电讯工程学院硕士研究生论文, 1986 年 2 月。

DESIGN AND ANALYSIS OF INTEGRATED OPERATIONAL AMPLIFIER WITH LOW NOISE AT LOW FREQUENCY

Hao Yue, Yao Lizheng, Sun Qing, Zhuang Yiqi

(Northwest Telecommunication Institute, Xi'an)

ABSTRACT The design principle is described for low frequency integrated operational amplifier XD1531 with low noise. The design procedures of both circuit and mask pattern are considered. The circuit structure of the first stage is designed with the methods for obtaining low noise at low frequency. The measures for decreasing the low frequency noise, especially the surface $1/f$ noise, are used for mask pattern design. By comparing its characteristics with those of other products at home and abroad, it is shown that XD1531 has lower noise in low frequency region than others and the design method is effective for bringing low noise.

KEY WORDS Integrated circuit; Low noise; Operational amplifier