# 电流型多值 CMOS 电路的化简*

汪文君　C. Moraga　　陈偕雄
(德国多特蒙德大学)　　(杭州大学电子工程系,杭州 310028)

**摘要**　本文提出了电流型多值 CMOS 电路的化简方法，该方法的关键在于寻找适合于电流型多值 CMOS 电路实现的覆盖. 设计实例表明,本文提出的设计优于 G. W. Dueck 等人(1987)的设计.

**关键词**　CMOS 电路,多值逻辑,四值电路

## 1 引言

由于 VLSI 制造技术要求降低电源电压，电压型多值电路遇到了困难，而电流型多值电路受到了越来越多的注意. 在过去的几年中不少文献提出了电流型多值 CMOS 电路及其设计方法[1,2]. Dueck 和 Miller[2] 提出了使用限和运算的直接覆盖算法，该算法适用于 PLA. Ishizuk 等人[3]提出了适用于电流型多值 CMOS 电路的分解算法. 然而它仅用于设计单变量多值函数的实现. Chen 和 Moraga[4] 建立了电流型多值 CMOS 电路的代数理论,并提出了相应的函数综合方法. 但是该方法不直观,而且较难使用计算机编程操作. 本文根据电流型多值 CMOS 电路的特点，提出了多值函数的有效化简方法. 该方法能在 $K$ 图上操作,并且易于计算机编程操作.

## 2 电流型多值 CMOS 电路的代数理论

在电流型 CMOS 电路中存在两类变量: 开关变量和信号变量. 前者仅取两个逻辑值 $T$ 和 $F$，它们分别表示 MOS 管的两种开关状态——通和断. 其基本运算为与、或、非运算. 设 $x_i$ 为信号变量,它们的取值 $0,1,\cdots\cdots, r-1$，表示 $r$ 种不同的电流信号. 相应的检测阈为 $0.5,1.5,\cdots, r-1.5$. 其基本运算为取小、取大、求和和文字运算. 本文使用相同符号∧，∨表示不同的运算: 对开关变量分别表示与、或、非运算；对信号变量分别表示取小、取大、求补运算. 符号+表示信号变量的求和运算. 在该代数系统中引入了如下新运算:

高阈比较运算

$$^{t}x=\begin{cases}T, & x\geq t;\\ F, & x<t.\end{cases} \tag{1}$$

1993-08-03 收到，1994-02-14 定稿
* 国家自然科学基金资助项目

汪文君　女，1964 年生,博士生,现从事数字电子学研究.
C. Moraga　男，1935 年生,教授,现从事数字电子学研究和教学工作.
陈偕雄　男，1941 年生,教授,现从事数字电子学研究和教学工作.

低阈比较运算

$$x^{t} = \begin{cases} T, & x < t; \\ F, & x \geqslant t. \end{cases} \tag{2}$$

双阈比较运算

$${}^{t_1}x^{t_2} = {}^{t_1}x \wedge x^{t_2} = \begin{cases} T, & t_1 \leqslant x < t_2; \\ F, & \text{其它}. \end{cases} \tag{3}$$

传输运算

$$x * \alpha = \begin{cases} x, & \alpha = T; \\ 0, & \alpha = F. \end{cases} \tag{4}$$

## 3 多值函数化简方法

为了说明清楚起见，我们以二变量四值函数为例，然而该方法同样适用于其它多值函数的化简。对于电流型 CMOS 电路，多值函数可以根据如下规则进行化简。

(1) 覆盖函数值与变量值相等(或相补)的相邻项(示于图 1)。

$$F(x_1,x_2) = x_1 * {}^{0.5}x_2^{1.5} + x_1 * ({}^{1.5}x_1 \wedge {}^{1.5}x_2^{2.5}) + (3 - x_1) * {}^{2.5}x_2.$$

(2) 覆盖具有相同值的相邻项(示于图 2)。

$$F(x_1,x_2) = 1 * ({}^{0.5}x_1^{1.5} \wedge x_2^{0.5}) + 2 * ({}^{0.5}x_1 \wedge {}^{0.5}x_2^{1.5}) + 3 * (x_1^{0.5} \wedge {}^{0.5}x_2^{2.5}).$$

(3) 3 值格可由 2 与 1 求和实现，而 2 值格可由 1 与 1 求和实现(示于图 3)。

$$\begin{aligned} F(x_1,x_2) = {} & 1 * [({}^{0.5}x_1^{1.5} \wedge x_2^{1.5}) \vee ({}^{1.5}x_1 \wedge {}^{0.5}x_2^{1.5})] \\ & + 2 * [(x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) \vee ({}^{1.5}x_1^{2.5} \wedge {}^{0.5}x_2^{2.5})]. \end{aligned}$$

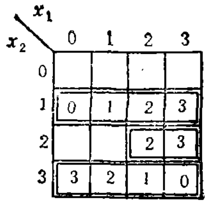


图 1

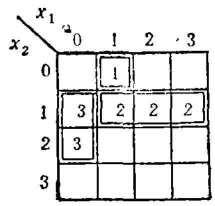


图 2

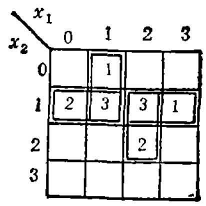


图 3

(4) 覆盖位于同一行或同一列具有相同值但不相邻的项(示于图 4)。

$$\begin{aligned} F(x_1,x_2) &= 1 * ({}^{0.5}x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) + 1 * ({}^{2.5}x_1 \wedge {}^{0.5}x_2^{1.5}) \\ &\quad + 1 * ({}^{0.5}x_1^{1.5} \wedge {}^{2.5}x_2) + 1 * ({}^{2.5}x_1 \wedge {}^{2.5}x_2) \\ &= 1 * [{}^{0.5}x_1^{1.5} \wedge ({}^{0.5}x_2^{1.5} \vee {}^{2.5}x_2)] + 1 * [{}^{2.5}x_1 \wedge ({}^{0.5}x_2^{1.5} \vee {}^{2.5}x_2)] \\ &= 1 * [({}^{0.5}x_1^{1.5} \vee {}^{2.5}x_1) \wedge ({}^{0.5}x_2^{1.5} \vee {}^{2.5}x_2)]. \end{aligned}$$

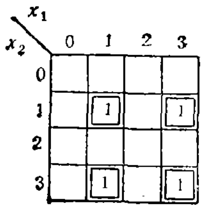


图 4

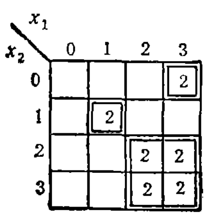


图 5

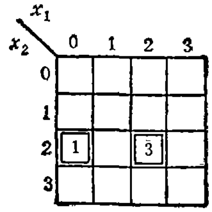


图 6

(5) 覆盖具有相同值但不相邻的最小项和聚合圈(示于图 5)。

$$F(x_1,x_2) = 2*[({}^{2.5}x_1 \wedge x_2^{0.5}) \vee ({}^{0.5}x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) \vee ({}^{1.5}x_1 \wedge {}^{1.5}x_2)].$$

(6) 覆盖位于同一行或同一列具有不同值且不相邻的项(示于图 6)。

$$F(x_1,x_2) = (1*x_1^{0.5} + 3*{}^{1.5}x_1^{2.5})*{}^{1.5}x_2^{2.5}.$$

在上述讨论的基础上，可以提出如下化简步骤：

(1) 从 1 值项开始，按圈应尽量大的原则覆盖函数值与变量值相等（或相补）的相邻项及具有相同值的相邻项。注意高值项可作低值项圈入，覆盖后按上述规则(3)减去相应值。

(2) 从圈后(覆盖后)的 $K$ 图上，按先覆盖具有最小值的非零值项，后覆盖具有较大值的非零值项的原则重复上述步骤，直至所有函数值与变量值相等(或相补)的相邻项及具有相同值的相邻格被覆盖。

(3) 覆盖位于同一行或同一列具有相同值但不相邻的项。

(4) 覆盖具有相同值但不相邻的最小项和聚合圈。

(5) 覆盖位于同一行或同一列具有不同值且不相邻的项。

## 4 设计实例和电路实现

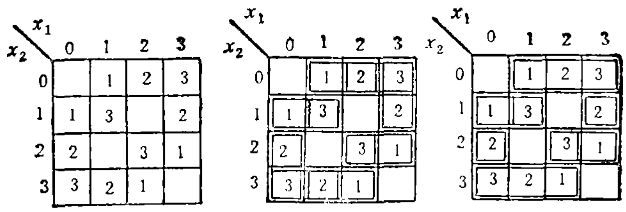
考虑图 7(a) 所示的四值函数。根据文献[2]，它的覆盖如图 7(b) 所示，与此相应的表示式为

$$\begin{aligned} F(x_1,x_2) = {} & 1*[{}^{0.5}x_1^{2.5} \wedge (x_2^{0.5} \vee {}^{2.5}x_2)] + 1*[{}^{1.5}x_1 \wedge (x_2^{0.5} \vee {}^{1.5}x_2^{2.5})] \\ & + 1*[x_1^{1.5} \wedge ({}^{0.5}x_2^{1.5} \vee {}^{2.5}x_2)] + 2*({}^{0.5}x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) \\ & + 2*({}^{2.5}x_1 \wedge x_2^{1.5}) + 2*({}^{1.5}x_1^{2.5} \wedge {}^{1.5}x_2^{2.5}) + 2*(x_1^{0.5} \wedge {}^{1.5}x_2). \end{aligned} \tag{5}$$

根据上节中规则(5)，(5)式可以化简为

$$\begin{aligned} F(x_1,x_2) = {} & 1*[{}^{0.5}x_1^{2.5} \wedge (x_2^{0.5} \vee {}^{2.5}x_2)] + 1*\{[{}^{1.5}x_1 \wedge (x_2^{0.5} \vee {}^{1.5}x_2^{2.5})] \\ & \vee [x_1^{1.5} \wedge ({}^{0.5}x_2^{1.5} \vee {}^{2.5}x_2)]\} + 2*[({}^{0.5}x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) \vee ({}^{2.5}x_1 \wedge x_2^{1.5}) \\ & \vee ({}^{1.5}x_1^{2.5} \wedge {}^{1.5}x_2^{2.5}) \vee (x_1^{0.5} \wedge {}^{1.5}x_2)]. \end{aligned} \tag{6}$$

利用上节中给出的化简步骤，则我们可以获得更简单的解。图 7(c) 给出了这种覆盖。与此相应的函数表达式为




(a)　(b)　(c)

图 7

$$\begin{aligned} F(x_1,x_2) = {} & x_1*x_2^{0.5} + 1*[(x_1^{1.5} \wedge {}^{0.5}x_2^{1.5}) \vee ({}^{1.5}x_1 \wedge {}^{1.5}x_2^{2.5})] + (3-x_1)*{}^{2.5}x_2 \\ & + 2*\{[({}^{0.5}x_1^{1.5} \vee {}^{2.5}x_1) \wedge {}^{0.5}x_2^{1.5}] \vee [(x_1^{0.5} \vee {}^{1.5}x_1^{2.5}) \wedge {}^{1.5}x_2^{2.5}]\}. \end{aligned} \tag{7}$$

与(5)，(6)，(7)式相应的电流型 CMOS 电路需用的 MOS 管数分别为 45，41 和 39。显而易见本文提出的设计优于文献[2]的设计。

## 5 结论

本文在电流型 CMOS 电路的代数理论的基础上提出了适用于电流型多值 CMOS 电路实现的利用多值$K$图化简多值函数的新方法. 根据在该代数系统中引入的运算的性质，我们提出了最小项覆盖的若干规则. 多值函数的化简实际上就是寻找最小项的最小覆盖. 在上述规则的基础上我们提出了具体化简步骤. 设计实例表明，在化简过程中应尽可能使用规则(1),(2),因为它常常提供较简的电路实现. 尽管本文用$K$图展示设计方法,然而我们应该指出该化简方法容易用计算机编程操作[2].

## 参 考 文 献

[1] Hurst S L. IEEE Trans. on COM, 1984, COM-33(12): 1160—1179.
[2] Dueck G W, Miller D M. A direct cover MVL minimization using the truncated sum. Proc. 17th. ISMVL. Boston: 1987, 221—226.
[3] Ishizuka O, Xu J. Simplification of pass transistor networks and its applications. Proc. 17th. ISMVL. Boston: 1987, 292—297.
[4] Chen X, Moraga C. An algebra for current-mode CMOS multivalued circuits. Proc. 23th ISMV Sacramento: 1993, 239—244.

# SIMPLIFICATION OF CURRENT-MODE CMOS MULTIVALUED CIRCUITS

Wang Wenjun Claudio Moraga
*(Department of Computer Science, Dortmund University, German)*

Chen Xiexiong
*(Department of Electronic Engineering, Hangzhou University, Hangzhou 310028)*

**Abstract** This paper proposes a simplification method for realization of current-mode CMOS multivalued circuits. The key of this method is to find out a coverage on the $K$-map for a given multivalued function, which fits to the realization of current-mode CMOS circuits.

**Key words** CMOS curcuit, Multivalued logic, Four-valued circuit