

一种采用较少加法器的 FIR 滤波器实现方法

印 敏 唐 尧*

(解放军理工大学通信工程学院 南京 210007)

*(解放军理工大学指挥与自动化学院 南京 210007)

摘 要: 该文提出的无乘法器结构的滤波器实现方法主要基于移位相加操作、子表达式和乘法器模块的思想。首先提出部分共同子表达式概念, 然后引入矩阵分析法寻找合适的部分共同子表达式, 尽可能减少加法器数目。通过比较可以看出, 采用这种结构的滤波器实现方法比一般方法大大节省硬件资源。另外, 该文对所提出的“用部分共同子表达式减少加法器数目”的方法进行了理论分析, 结果表明这种方法尤其适合于抽头系数较多的情况, 可以大大减少搜索运算量。

关键词: FIR 滤波器, 部分共同子表达式, 移位相加, 乘法模块, 无乘法器

中图分类号: TN713

文献标识码: A

文章编号: 1009-5896(2005)03-0495-03

Realization of FIR Filter with Minimum Adders

Yin Min Tang Yao*

(Institute of Communication Engineering, PLA Univ. of Sci & Tech., Nanjing 210007, China)

* (Institute of Command Automation, PLA Univ. of Sci & Tech., Nanjing 210007, China)

Abstract This paper presents a realization scheme based on shifting and adding operation, sub-expression, and multiplier module. First it gives the definition of partly-common sub-expression. Then it introduces a matrix used for searching proper partly-common sub-expressions. Through the comparison, it is found that this presented realization scheme will use less hardware than ordinary schemes. In addition, theoretic analysis gives us a conclusion that this method especially fits for filters with many coefficients.

Key words FIR filter, Partly-common sub-expression, Shifting and adding, Multiplier module, Multiplier-less

1 引言

现代数字信号处理系统中, 数字滤波器占据举足轻重的地位。常规滤波器的硬件实现需要许多乘法器, 尤其对于过渡带陡峭的窄带滤波器, 需要的乘法器更多。乘法要进行大量的运算^[1], 并且乘法器的实现也占用大量硬件资源。因此, 人们不断研究无乘法器结构的滤波器实现方法。现在也有一些诸如查表法、分布式算法等方法用于提高乘法运算的效率, 它们在某些情况下具有优势, 但是当系数很多时, 这些方法本身就会占用很多资源用于寻址。所以此时最好能根据具体情况, 进行合理的滤波器实现的设计。

根据滤波理论, 输入采样信号与滤波器的各个系数要分别相乘, 再经过相应的延迟、相加, 得到滤波器输出。如果两个不同的系数在若干比特位上的数值是相等的, 这样在执行移位相加运算时, 这部分工作是重复进行的。Hartley 对可重复利用的部分提出了“子表达式”的概念^[2], 另外, Bull

将滤波器重新定义为含有一个乘法器模块的结构^[3], 这些都可以减少所需的加法操作, 减小滤波器的复杂度。

本文基于移位相加、子表达式和乘法器模块的思想研究滤波器的实现问题。首先, 针对 Mehendale 的“用共同子表达式减少加法器数目”的方法^[4], 提出“用部分共同子表达式减少加法器数目”。经过理论分析表明: 此方法比前者更适于抽头系数较多的情况, 能大大减少搜索运算量。第二, 引入矩阵分析法搜索合适的部分共同子表达式, 使得包含这些分子表达式的系数的个数最多, 从而减少加法器数目。第三, 通过比较说明, 本文所提的滤波器实现方法比一般方法大大节省硬件资源, 比 Mehendale 的方法占用的资源也少很多。

2 一些基本概念和 Mehendale 的简化方法

2.1 线性 FIR 滤波器结构

本文主要研究线性 FIR 滤波器的简化实现问题。为了能

充分利用子表达式和乘法器模块的优点,我们运用转置理论把直接形式的 FIR 滤波器转换为转置结构,如图 1 所示。

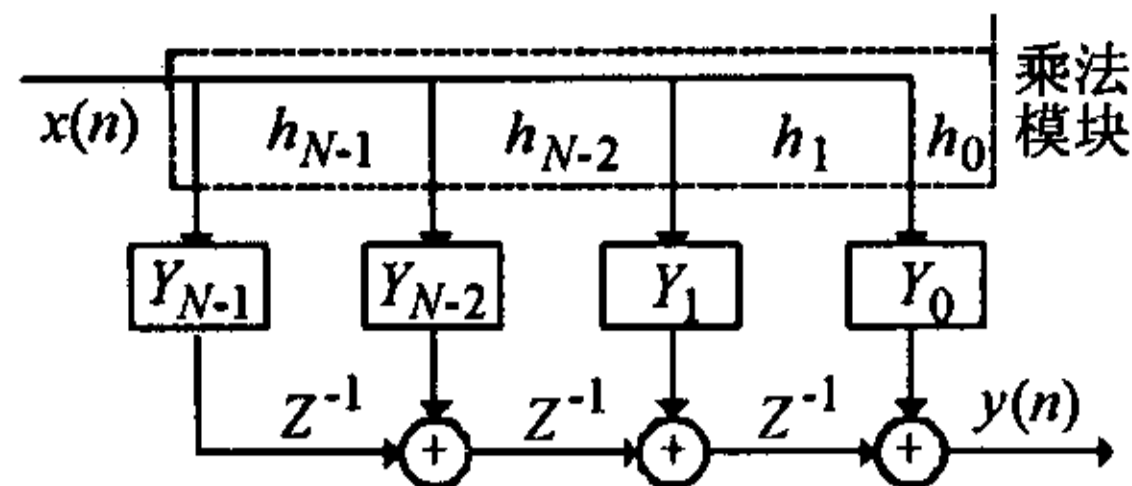


图 1 转置直接形式的 FIR 滤波器

FIR 滤波器抽头个数为 N , 系数为 h_i , 输出为

$$y(n) = \sum_{i=0}^{N-1} h_i \times x(n-i) \quad (1)$$

在这种线性相位结构中,各滤波器系数同时与相同的输入信号相乘,所以通过消除系数间的共同子表达式可以减少使用的硬件。

2.2 子表达式、共同子表达式、部分共同子表达式的概念

设 N 位长的系数 $h_k = \{a_{N-1} \cdots a_2 a_1 a_0\}$, 其中 a_i, \dots, a_n 是非零比特, 我们把 a_i, \dots, a_n 对应的多项式称为子表达式。如果不同系数间存在相同的非零比特 a_{j_1}, \dots, a_{j_n} , 那么它们对应的多项式称为系数间的共同子表达式。在乘法模块里, 共同子表达式与输入信号只需进行一次乘法运算, 其他系数可直接运用这个结果。共同子表达式的项数越多, 或者含有这个共同子表达式的系数越多, 减少的加法器数目就越多。若 m 个系数间的共同子表达式为 n 项, 那么至少可减少 r 个加法器或减法器,

$$r = (n-1) \times (m-1) \quad (2)$$

滤波器系数较多时, 包含某个 2bit 位共同子表达式的系数非常多, 我们把这种 2bit 位的共同子表达式叫做部分共同子表达式。也就是 $n=2$ 的情形。例如, bit 位 i 和 bit 位 j 组合的 2 项部分子表达式记做 C_{ij} , 那么: $C_{ij} \cdot X_3 = X_3 \ll i + X_3 \ll j$, 符号 “ \ll ” 表示向左移位。

2.3 Mehendale 的简化方法

Mehendale 在文献[4]中讨论了“用共同子表达式减少加法器数目”的方法, 详细内容请参考原文。这实际上是式(2)在 $m=2$ 时的情况, 即在两两不同的系数间确定其共同子表达式, 然后采用结构图表示法并按最陡下降准则选择要消除的所有共同子表达式。

假设滤波器共有 N 个系数, 为了计算两两系数间的共同子表达式的项数的个数, 至少要算 $N(N-1)/2$ 次, 然后对这 $N(N-1)/2$ 个数再执行最陡下降法。若 N 较小, 此方法是方便可行的, 但如果 N 为几十甚至上百, 寻找共同子表达式的计算量就非常大。

我们注意到, 相对于较多的滤波器抽头系数而言, 表示滤波器系数精度的位数不会太多, 目前比较常用且比较高的精度也就是 16 位。针对这一特点, 我们提出“用部分共同子表达式减少加法器数目”的方法。

3 用部分共同子表达式减少加法器数目

“用部分共同子表达式减少加法器数目”是式(2)在 $n=2$ 时的情况, 这时如果 m 越多, 减少的加法器也就越多。因此, 充分利用滤波器系数较多时, 包含某个 2bit 位的部分共同子表达式的系数也有非常多的特点, 同样可以减少所需的加法器数目。

3.1 单项移位

首先观察所有系数的各比特位, 在非零比特位上依次将输入信号进行相应的移位。例如, 若输入信号为 X_3 , j_1, j_2, \dots, j_k 表示所有系数中数值不为零的比特位, 首先求出 $X_3 \ll j_1, X_3 \ll j_2, \dots, X_3 \ll j_k$, 以便以后直接利用这些结果相加组合得到需要的部分子表达式。

3.2 寻找部分共同子表达式

设系数的位数为 M , 包含 2 项部分共同子表达式 C_{ij} 的系数的个数为 d_{ij} , 与 Mehendale 方法不同, 首先在两两比特位之间求出所有的 C_{ij} , 然后确定与之相应的 d_{ij} 。根据前面的分析, 我们希望找到这样一组 C_{ij} , 他们对应的 d_{ij} 之和越大越好。由于节点数目较多, 可多达 16 个, 若按结构图表示法, 搜索很麻烦, 因此我们用矩阵表示法进行最陡下降搜索。

对于 M 位的精度, 按照前述方法可以得到一个 $M \times M$ 的矩阵 D , 矩阵元素 d_{ij} 表示含有这个 2 项部分共同子表达式的系数的个数, 并且有 $d_{ij} = d_{ji}$, 如果规定 $d_{ii} = 0$, 那么矩阵 D 的一般表示为

$$D = \begin{bmatrix} 0 & d_{01} & d_{02} & \cdots & d_{0, M-1} \\ & 0 & d_{12} & \cdots & d_{1, M-1} \\ & & 0 & \ddots & \vdots \\ & & & 0 & d_{M-2, M-1} \\ & & & & 0 \end{bmatrix} \quad (3)$$

按照最陡下降法, 我们要从这个对称的矩阵选出一组 $d_{i_1 i_2}, d_{i_3 i_4}, \dots, d_{i_{m-1} i_m}$, 使得 $d_{i_1 i_2} + d_{i_3 i_4} + \dots + d_{i_{m-1} i_m}$ 的总和最大, 并且 i_1, i_2, \dots, i_m 各不相同。具体做法是:

- (1) 从 D 矩阵的最大元素 $d_{j_1 j_2}$ 开始搜索, 分别划去 j_1 行、 j_1 列和 j_2 行、 j_2 列;
- (2) 在剩下的 D 矩阵中寻找次最大元素 $d_{j_3 j_4}$, 再划去 j_3 行、 j_3 列和 j_4 行、 j_4 列;

(3) 继续在剩下的 D 矩阵中寻找次次最大的元素, 直到剩下矩阵中的元素不大于 1, 每次所得的元素对应的部分子表达式即为所求。

如果遇到有多个元素同时最大, 则需要分别以它们为起始, 搜索其他的元素。最后, 总和最大的那组元素对应的非零比特为所求。

假设选择最后得到的一组元素为 $d_{i_1 i_2}, d_{i_3 i_4}, \dots, d_{i_{m-1} i_m}$ 一共 k 个数, 根据式(2), 减少的加法器数目为 $d_{i_1 i_2} + d_{i_3 i_4} + \dots + d_{i_{m-1} i_m} - k$ 。

我们可以看出, 如果系数的个数 N 增加, 但是表示系数的位数 M 不增加, 矩阵 D 的大小维数是不会改变的, 只是矩阵 D 的元素大小增加, 因此运算量不会增加。

4 性能比较

为了更清楚地说明“用部分共同子表达式减少加法器数目”方法的效果, 我们分析一个 4 抽头的转置直接型 FIR 滤波器的具体实例, 各系数为 $h_0 = 0.0101011$, $h_1 = 0.0101011$, $h_2 = 1.0110011$, $h_3 = 1.1001010$, 对于一般的实现, 不作任何简化时, 用加法器和移位器替换乘法器后, 可以得到

$$\begin{aligned} Y_0 &= X_3 + X_3 \ll 1 + X_3 \ll 3 + X_3 \ll 4 + X_3 \ll 5 \\ Y_1 &= X_3 + X_3 \ll 1 + X_3 \ll 3 + X_3 \ll 5 \\ Y_2 &= X_3 + X_3 \ll 1 + X_3 \ll 4 + X_3 \ll 5 - X_3 \ll 7 \\ Y_3 &= X_3 \ll 1 + X_3 \ll 3 + X_3 \ll 6 - X_3 \ll 7 \end{aligned}$$

完成整个乘法操作, 共需要 12 个加法器, 2 个减法器 and 15 个移位器。

如采用 Mehendale 的简化实现方法, 按最陡下降法, 应首先消除 h_0, h_1 间的共同子表达式 X_{01} 和 h_2, h_3 间的 X_{23} , 或者消除 h_0, h_2 间的 X_{02} 和 h_1, h_3 间的 X_{13} 。最后计算 Y_0, Y_1, Y_2, Y_3 共需要 9 个加法器、1 个减法和 10 个移位器。

改进的简化实现方法, 根据前述方法可得到矩阵 D :

$$D = \begin{bmatrix} 0 & 3 & 0 & 2 & 2 & (3) & 0 & 0 \\ & 0 & 0 & (3) & 2 & 3 & 1 & 0 \\ & & 0 & 0 & 0 & 0 & 0 & 0 \\ & & & 0 & 1 & 2 & 1 & 0 \\ & & & & 0 & 2 & 0 & 0 \\ & & & & & 0 & 0 & 0 \\ & & & & & & 0 & 0 \\ & & & & & & & 0 \end{bmatrix}$$

最后求得的部分共同子表达式已在矩阵 D 中标识出来, 也就是 d_{05}, d_{13} 对应的 C_{05} 和 C_{13} , 计算 Y_0, Y_1, Y_2 和 Y_3 共需要 8 个加法器、2 个减法和 6 个移位器。

通过比较可以看出, 本文提出的简化实现方法比 Mehendale 的简化实现方法可以减少 11% 的加法器和 40% 的

移位器, 比常规未简化实现方法减少 33% 的加法器和 60% 的移位器。

另外, 为便于与本文所提方法做比较, 我们可以对 Mehendale 方法同样引入矩阵 D' , 矩阵元素 d'_{ij} 表示第 i 个系数和第 j 个系数间共同子表达式的项数。设系数的个数为 N , 用 M 比特表示系数, 那么 D' 的维数是 N , D 的维数为 M 。为得到 D' , 首先应在各系数间计算 $N(N-1)/2$ 次; 为得到 D , 首先应在各比特位之间计算 $M(M-1)/2$ 次。一般情况下, M 的大小有限, 到 16 已经不小, 但是 N 可以有几十甚至上百, 因此 $N(N-1)/2$ 远远大于 $M(M-1)/2$ 。另外, 由于 M 基本不变, 当 N 增加时, 矩阵 D' 维数迅速增加, 元素的数值基本不变, 而矩阵 D 的元素的数值普遍增加, 但维数基本不变, 因此在较少维数的矩阵 D 中搜索部分共同子表达式的工作显然更为轻松。

5 小结

本文讨论的是无乘法器结构的 FIR 数字滤波器的实现方法。基于移位相加操作、子表达式和乘法器模块的思想, 本文提出了部分共同子表达式的概念, 并充分运用它减少加法器数目, 通过比较可以看出, 这种滤波器实现方法比一般方法大大节省了硬件资源。另外, 本文引入矩阵分析法寻找合适的部分子表达式, 使得搜索更为简单, 而且采用矩阵分析法可以清楚看出: 在系数较多情况下, 本文所提的实现方法的计算量更少、搜索更为简单。

参 考 文 献

[1] Ping W W. Fully sigma-delta modulation encoded FIR filter. *IEEE Trans. on Signal Processing*, 1992, 40(6): 1605 - 1610.

[2] Hartley R. Optimization of canonic signed digit multipliers for filter design, Proc. IEEE International Symposium on Circuits and Systems, Singapore, June 1991: 1992 - 1995.

[3] Bull D R, Horrocks D H. Primitive operator digital filters. *IEE Proc.-G: Circuits, Devices and Systems*, 1991, 138(3): 401 - 412.

[4] Mehendale M, Sherlekar S D, Venkatesh G. Synthesis of multiplier-less FIR filters with minimum number of additions, IEEE/ACM International Conference on Computer-Aided Design: Digest of Technical Papers, San Jose, California, Nov. 1995: 668 - 671.

印 敏: 女, 1978 年生, 博士生, 研究方向: 数字信号处理、通信系统仿真。

唐 尧: 男, 1975 年生, 助教, 研究方向: 指挥自动化。