

三值 TTL 施密特电路的研究¹

杭国强 吴训威

(杭州大学电子工程系 杭州 310028)

摘 要 本文通过对施密特电路的跳阈分析,指出在二值 TTL 施密特电路中实现该一功能的核心部件为阈值可控的差动电流开关。根据三值 TTL 电路有两个信号检测阈值的特点,本文设计了有二次跳阈反应的三值 TTL 施密特电路。PSPICE 模拟证明了设计的电路具有理想的施密特电路功能。

关键词 施密特电路, 多值逻辑, TTL 电路

中图分类号 TN791

1 引 言

在数字电路中经常会遇到输入信号因传输线路中电阻、电容等的存在而使其在上升、下降过程中变化缓慢,或者在传输过程中出现信号幅度被衰减,或者受到干扰信号的叠加等现象。为了消除这些因素的影响,往往需要在一开始就能对输入信号进行整形处理,而施密特电路是其中常用的一种器件。

作为对比说明,图 1(a), 1(b) 分别给出了普通反相器和施密特反相器的传输特性。注意到在图 1(a) 中反相器对输入信号的检测阈为 V_T , 即当输入信号 $V_{in} < V_T$ 时作低电平处理(输出 V_{out} 为高电平), 而当 $V_{in} > V_T$ 时作高电平处理(输出 V_{out} 为低电平)。然而, 当输入信号 V_{in} 在 V_T 附近变化缓慢, 且因受到干扰信号等的影响而上下波动时, 输出就可能会在高低电平之间往复剧烈跳变。图 1(b) 所示的施密特反相器的特性曲线则与之不同, 当 V_{in} 在上升过程中通过阈值 V_{T+} 时, 该电路的阈值会突然降低至 V_{T-} , 此时即使 V_{in} 在 V_{T+} 附近变化缓慢并有起伏, 但对此时的阈值 V_{T-} 而言, 输入无疑处在高电平区 ($V_{in} > V_{T-}$), 因此输出将保持为低电平。反之, 当 V_{in} 在下降过程中通过阈值 V_{T-} 时, 该电路的阈值又能突然上跳至 V_{T+} , 我们常把 $\Delta V_T = V_{T+} - V_{T-}$ 称为施密特电路的回差电压。显然, 施密特电路所特有的跳阈特性可以有效地接收缓慢变化的输入信号, 并能有效地抑制叠加于输入信号上的干扰, 因此, 从应用的观点看, 施密特电路对任何数字电路均应是必备的。

为了提高数字电路的信息密度, 国际上重视对处理多值信号的多值逻辑电路的研究^[1]。由于 TTL 电路在二值数字电路中得到广泛的应用, 因此对多值 TTL 数字电路的研究也进行得较早^[2], 以三值 TTL 电路为例, 从 1974 年以来已报道了对反相器、“与非”门、译码器、四态门、编码器、输出电路、比较运算和极性变换电路等各种基本电路的设计和研^[2-11]。然而, 迄今却未见到任何有关三值 TTL 施密特电路的研究, 而按前所说, 从应用的观点出发, 对多值施密特电路的研究是不应回避的。

¹ 1995-09-27 收到, 1996-06-20 定稿
浙江省自然科学基金资助项目

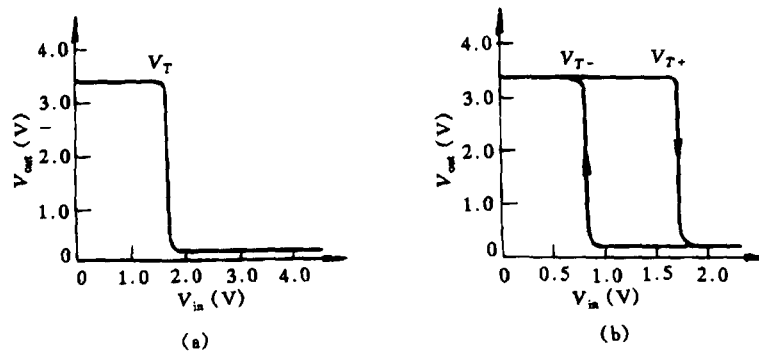


图1 (a) 普通反相器的传输特性 (b) 施密特反相器的传输特性

三值 TTL 施密特电路在其功能上无疑应具有跳阈功能, 能处理缓慢变化的输入信号, 然而, 为了检测信号的三种逻辑值, 三值电路具有两种检测阈值: 0.5(检测低、中输入信号) 和 1.5(检测中、高输入信号). 这样, 相应的三值施密特电路对每个检测阈值都应具有跳阈效应, 从而使电路设计变得复杂. 正确的研究途径是重新分析二值 TTL 施密特电路的工作原理, 并在掌握其跳阈部件工作原理的基础上进一步设计出三值 TTL 施密特电路.

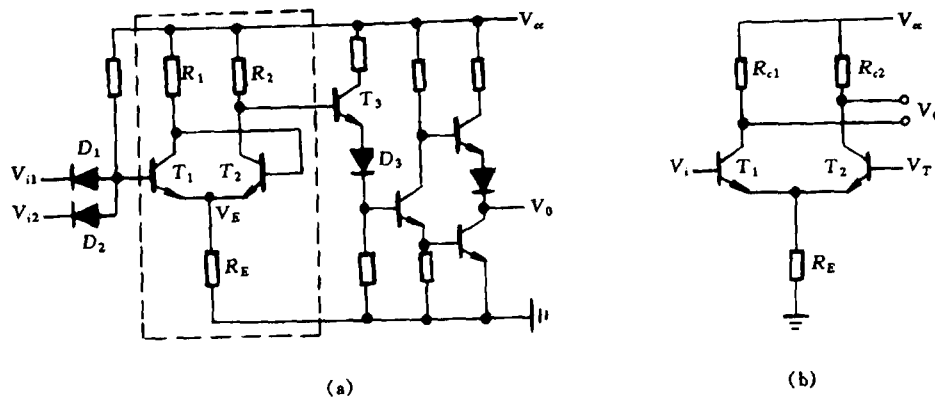


图2 (a)TTL 施密特“与非”门 (b) 差动电流开关

2 二值 TTL 施密特电路中的控阈分析

图 2(a) 所示的电路为二值 TTL 施密特“与非”门, 它包含了输入二极管“与”门、施密特电路、电平偏移电路和输出级四个组成部分. 而其中的核心部分是由 T_1 、 T_2 、 R_1 、 R_2 和 R_E 组成的施密特电路. 该电路本质上为一阈值可控的差动开关. 图 2(b) 所示的电路即是熟知的差动电流开关电路. 图中输入信号 V_i 和参考电平 V_T 分别输入到差动晶体管对 (T_1, T_2) 的基极, 如果 $V_i > V_T$, 则左管 (信号侧) 导通, 右管 (参考侧) 截止; 如 $V_i < V_T$, 则二管的开关状态互换, 因此差动晶体管对似一单刀双掷开关, 其开关状态由输入信号 V_i 与参考电平 V_T 的比较来决定, 即 V_T 乃可视为对输入信号 V_i 的检测阈. 由此可以想到, 如果 V_T 并非一固定

值, 而是可以加以控制的, 它可以是某一电路的输出, 则此开关便成为一个可控阈的差动电流开关, 用它便可实现施密特电路中的跳阈要求. 图 2(a) 虚线框中的电路正是一个实现了上述所说的阈值可控的差动电流开关电路.

假定晶体管导通边缘时的 $V_{BE(EOC)}=0.7V$, 饱和边缘时的 $V_{BE(EOS)}=0.8V$, 在饱和时的 $V_{CE(sat)}=0.1V$ ^[12]. 由图 2(a) 可知, 当 T_1 饱和导通时, $V_{BE2} = V_{CE1(sat)}$, 所以 T_2 截止, 但当 T_1 的 $V_{CE1}=0.7V$ 时, T_2 就开始导通, 此时

$$V_E = \frac{V_{CC} - V_{CE1}}{R_1 + R_E} \cdot R_E; \quad (1)$$

而当 T_2 饱和导通时, 同样 T_1 截止, 此时

$$V_E = \left[\frac{V_{CC} - (V_E + V_{BE2(EOS)})}{R_1} + \frac{V_{CC} - (V_E + V_{CE2(sat)})}{R_2} \right] \cdot R_E. \quad (2)$$

由上述二式可以看出, 只要适当选取 R_1 、 R_2 , 就可以保证当 T_1 导通时的 V_E 值低于 T_2 导通时的 V_E 值. 将 (1)、(2) 式中的 V_E 值分别记为 V_{E1} 和 V_{E2} , 则当 T_1 渐渐脱离饱和, 即 $V_{CE1} = V_{BE2}=0.7V$ 时, T_2 开始导通. 此时 T_2 基极的阈值电平为 $V'_{T-} = V_{E1} + V_{CE1} = V_{E1} + 0.7V$, 也就是说当 T_1 基极的输入信号降低至 V'_{T-} 时, T_2 便开始导通, 而 T_1 则由于正反馈迅速截止. 当 T_1 的 V_{BE} 增加至 $V_{BE1} = V_{BE(EOC)}$ 时, 则 T_1 开始导通, T_2 便脱离饱和. 此时的阈值电平为 $V'_{T+} = V_{E2} + V_{BE(EOC)} = V_{E2} + 0.7V$, 即当 T_1 管的基极输入信号增加至 V'_{T+} 时, T_1 开始导通, 通过正反馈 T_2 迅速截止.

由上述分析可以看出, 在 T_1 由饱和到脱离饱和和由截止渐入导通的过程中, 作为“参考管” T_2 的参考电平 (阈值电平) 受到了 T_1 输出的控制. V'_{T+} 与 V'_{T-} 之差即为回差电压 $\Delta V'_T$

$$\Delta V'_T = V'_{T+} - V'_{T-}. \quad (3)$$

取 $R_1 = 2k\Omega$, $R_2 = 1.4k\Omega$, $R_E = 480\Omega$, 通过计算^[13] 该电路的 $V'_{T+} \approx 2.4V$, $V'_{T-} \approx 1.5V$, $\Delta V'_T \approx 0.9V$, 而 T_2 集电极的输出高、低电平分别为 $5.0V$ 和 $1.9V$. 于是只要通过两个 pn 结 (T_3 发射结和 D_3) 进行电平移位, 即可得到 $3.6V \sim 0.5V$ 的输出, 由它经输出级电路得到正常的 TTL 输出信号. 图 2(a) 中的输入二极管“与”门不仅隔离了输入信号与中间的可控阈差动开关, 而且还能对输入信号实现“与”运算. 二极管 pn 结压降使该电路的两个阈值分别变为 $V_{T+}=1.7V$, $V_{T-}=0.8V$.

在以上的讨论中, 突出了作为二值 TTL 施密特电路中实现阈值跳变的核心部件——阈值可控差动电流开关. 只要掌握和利用可控差动开关的工作特性, 便可有效地设计出三值 TTL 施密特电路.

3 三值 TTL 施密特电路设计

图 3(a) 所示的电路为三值 TTL 反相器设计原型^[1], 对于三值信号需要设置两种检测阈 ($0.5, 1.5$), 借鉴二值 TTL 门电路的置阈手段, 图中采用二极管的适当串接来实现阈值设置. 假设与逻辑值 ($0, 1, 2$) 对应的三个电平分别为 ($0V, 2.4V, 5V$), 则与阈 ($0.5, 1.5$) 对应的检测阈电平

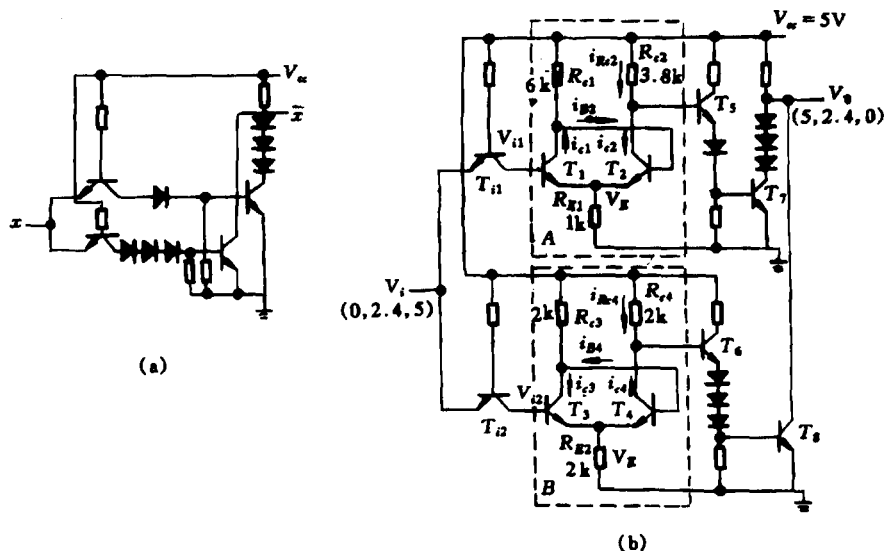


图3 (a) 三值 TTL 反相器 (b) 三值 TTL 施密特反相器电路

可分别设置在 (1.6V, 3.2V)。它们可由两个和四个 pn 结串接来实现。图 3(a) 中的两个置阈部分分别只用了一个和三个二极管，这是因为考虑到输出级的晶体管开关还将提供一个 pn 结。

鉴于三值 TTL 反相器电路中存在两种检测阈，因此在设计三值 TTL 施密特电路时，需要分别对这两种检测阈加以控制，使它们具有独立的回差电压，也就是说需要设计两部分控制电路，使得它们各自控制着两种阈值的跳变。基于 TTL 施密特电路的核心部件为可控阈差动电流开关这一思想，因此，设计三值 TTL 施密特电路的关键就集中于设计两种阈值可控的差动电流开关。通过将这两种差动电流开关分别加于图 3(a) 所示电路中的两个置阈部分电路中，便可实现相应的跳阈要求。由此设计出的电路如图 3(b) 所示。图中虚线框内就是两个依据所需回差电压设计的可控阈差动电流开关。图中的差动电流开关 A 控制阈电平 $V_{(0.5)}$ ，差动电流开关 B 控制阈电平 $V_{(1.5)}$ ，下面分别计算一下这两种可控阈开关的阈值电压。

在计算电路的阈值电压时，仍假定晶体管导通边缘时的 $V_{BE(EOC)}=0.7V$ ，饱和边缘时的 $V_{BE(EOS)}=0.8V$ ，在饱和时的 $V_{CE(sat)}=0.1V$ 。对于差动电流开关 A，当 T_1 截止， T_2 饱和导通时电路的方程为

$$\left. \begin{aligned} R_{C1}i_{B2} + V_{BES2} + R_{E1}(i_{B2} + i_{C2}) &= V_{CC}, \\ R_{C2}i_{RC2} + V_{CES2} + R_{E1}(i_{B2} + i_{C2}) &= V_{CC}. \end{aligned} \right\} \quad (4)$$

假定 $i_{RC2} = i_{C2}$ ，则可从 (4) 式求出

$$i_{C2} = \frac{R_{E1}(V_{CC} - V_{BES2}) - (R_{C1} + R_{E1})(V_{CC} - V_{CES2})}{R_{E1}^2 - (R_{C1} + R_{E1})(R_{C2} + R_{E1})}, \quad (5)$$

$$i_{B2} = \frac{R_{E1}(V_{CC} - V_{CES2}) - (R_{C2} + R_{E1})(V_{CC} - V_{BES2})}{R_{E1}^2 - (R_{C1} + R_{E1})(R_{C2} + R_{E1})}. \quad (6)$$

将 $V_{BES2} = V_{BE(EOS)}=0.8V$ ， $V_{CES2} = V_{CE(sat)}=0.1V$ 和图 3(b) 中给出的电路参数代入 (5) 式和 (6) 式计算，于是得到 $i_{C2} \approx 0.92mA$ ， $i_{B2} \approx 0.47mA$ ， $V_{E2} = R_{E1}(i_{C2} + i_{B2}) \approx 1.4V$ ，

$V'_{A(T+)} = V_{E2} + 0.7 \approx 2.1V$. $V'_{A(T+)}$ 表示差动电流开关 A 的 V'_{T+} . 以下用下标 A 表示差动电流开关 A, 下标 B 表示差动电流开关 B.

另一方面, 当 V'_{i1} 从高电平下降至仅比 R_{E1} 上的压降低 0.7V 以后, T_1 开始脱离饱和, V_{CE1} 开始上升. 至 V_{CE1} 大于 0.7V 以后, T_2 开始导通并引起正反馈, 因此转换时 R_{E1} 上的压降为

$$V_{E1} = (V_{CC} - V_{CE1}) \cdot R_{E1} / (R_{C1} + R_{E1}). \quad (7)$$

经计算得到 $V_{E1} \approx 0.6V$, $V'_{A(T-)} = V_{E1} + 0.7 \approx 1.3V$. 考虑到输入晶体管 T_{i1} 饱和导通时尚有 0.1V 左右的压降, 因此, 对于差动电流开关 A 而言 $V_{A(T+)} = V'_{A(T+)} - V_{CES} \approx 2.0V$, $V_{A(T-)} = V'_{A(T-)} - V_{CES} \approx 1.2V$, $\Delta V_{A(T)} = V_{A(T+)} - V_{A(T-)} \approx 0.8V$.

在电路设计时, 给定 $\Delta V_{A(T)}$ 后, 由以上计算过程的逆过程便可确定 R_{C1} 、 R_{C2} 和 R_{E1} 的取值 (R_{E1} 可预先确定一值). 通过同样的计算, 对于差动电流开关 B 有 $V_{E4} = R_{E2}(i_{C4} + i_{B4}) \approx 3.0V$, $V_{E3} = (V_{CC} - V_{CE3}) \cdot R_{E2} / (R_{C3} + R_{E2}) \approx 2.2V$, $V'_{B(T+)} = V_{E4} + 0.7 \approx 3.7V$, $V'_{B(T-)} = V_{E3} + 0.7 \approx 2.9V$. 因此有 $V_{B(T+)} = V'_{B(T+)} - V_{CES} \approx 3.6V$, $V_{B(T-)} = V'_{B(T-)} - V_{CES} \approx 2.8V$, $\Delta V_{B(T)} = V_{B(T+)} - V_{B(T-)} \approx 0.8V$.

由以上计算可以看出 T_2 、 T_4 饱和导通时它们的集电极电压分别为 $V_{E2} + V_{CES} \approx 1.5V$ 和 $V_{E4} + V_{CES} \approx 3.1V$. 因此为保证 T_2 、 T_4 饱和导通时, T_7 、 T_8 能可靠截止, 所以在原有电平偏移电路的基础上增加了 T_5 和 T_6 , 从而各自增加了一个 pn 结移位, 以使 T_7 、 T_8 能有效截止. 因此, 当 $V_i = 0$ 时, T_1 、 T_3 截止, T_2 、 T_4 饱和导通, T_7 、 T_8 截止, 输出 $V_O \approx 5V$. 当 V_i 上升至 $V_{A(T+)} = 2.0V$ 时, T_1 开始导通, T_2 截止, 并且由于 $V_{A(T+)} < V_{B(T+)}$, 所以 T_3 仍截止, T_4 饱和导通, 因而 T_5 、 T_7 饱和导通, T_8 截止, 故输出 $V_O \approx 2.4V$. T_1 导通后, T_1 的发射极电压就降低, 而 $V_{B(T+)}$

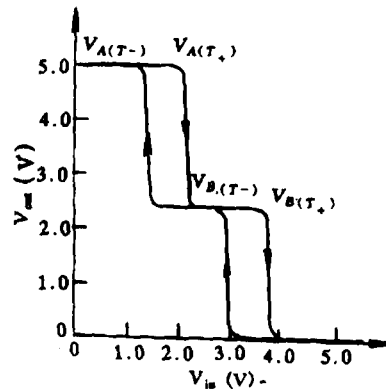


图 4 直流传输特性

保持不变. 随着 V_i 继续上升至 $V_i = V_{B(T+)}$ 时, T_1 饱和导通, T_3 开始导通, T_2 、 T_4 截止, 故 T_5 、 T_6 、 T_7 、 T_8 均饱和导通, 输出为 0V. T_3 导通后, 其发射极电压也随之下降. 当 V_i 由高电平开始下降时, 可以作类似的分析, 此时的跳阈值分别在 $V_{B(T-)}$ 和 $V_{A(T-)}$. 因此图 3(b) 所示的电路便成为一个三值施密特反相器电路, 图中的输入三极管 T_{i1} 、 T_{i2} 不仅起到了隔离两个可控阈差动电流开关, 使它们各自的输入信号不会互相牵制, 而且还实现了发射极输入方式. 如果两个输入管均做成多发射极, 则就可以实现输入信号相“与”, 从而成为三值 TTL 施密特“与非”门. 图 3(b) 所示的电路在结构上与图 2(a) 所示的电路相似, 也分为输入部分、施密特电路、电平移位电路和输出级四部分. 对于图 3(b) 所示的电路, 取负载电容 15pf, 经 PSPICE 模拟后得其直流传输特性曲线如图 4 所示. 模拟所得的跳阈值和理论计算值之间约存在 0.1V 左右的误差, 其主要原因有: 理论计算时作了一些假设, 包括 $V_{CE(sat)} = 0.1V$, $V_{BE(EOC)} = 0.7V$, $V_{BE(EOS)} = 0.8V$ 等, 譬如, 对于 $V_{CE(sat)}$ 而言, 实际管子在深度饱和时可低到数十毫伏^[14]

从图 4 中已能看出所设计的电路具有理想的施密特电路功能. 这一结果表明以上对三值 TTL 施密特反相器的设计是正确的.

4 结 论

在输入信号的变化过程中施密特电路实现阈值跳变的核心部件为阈值可控开关. 对于 TTL 电路而言, 设计 TTL 施密特电路的关键就在于在给定回差电压后, 设计出相应的可控阈值差动电流开关电路. 本文正是基于这种考虑借鉴二值 TTL 施密特电路的经验设计了三值 TTL 施密特电路, 并通过计算机模拟. 模拟结果表明, 所设计的电路具有正确的逻辑功能并达到了预期的控阈要求. 三值 TTL 施密特电路的设计将为三值 TTL 电路的实用化研究消除了一个障碍

参 考 文 献

- [1] 吴训威著. 多值逻辑电路设计原理. 杭州: 杭州大学出版社, 1994.
- [2] Etiemble D, Israel M. A new concept of ternary logic elements. Proc. IEEE ISMVL, Morgantown: 1974, 4: 437-456.
- [3] Crist S C. A tri-state logic family. Proc. IEEE ISMVL, Rosemont: 1978, 8: 1-6.
- [4] Etiemble D, Israel M. IEEE Trans. on Comput., 1977, C-26(12): 1222-1233.
- [5] Etiemble D, Israel M. T. S. C. multivalued TTL circuits. Proc. IEEE ISMVL, Evanston: 1980, 10: 31-35.
- [6] Etiemble D. TTL circuits for a 4-valued bus. Proc. IEEE ISMVL, Rosemont: 1978, 8: 7-13.
- [7] Israel M, Etiemble D. Some new results for ternary circuits. Proc. IEEE ISMVL, Bath: 1979, 9: 167-169.
- [8] 吴训威, 陈偕雄, Hurst S L. Int. J. Electronics, 1988, 64(6): 849-858.
- [9] 钱博森. TTL 多值逻辑电路及其应用. 北京: 电子工业出版社, 1989, 第二章.
- [10] 万旭, 吴训威. 科技通报, 1992, 8(2): 65-69.
- [11] 万旭, 赵小杰, 吴训威. 杭州大学学报 (自然科学版), 1992, 19(4): 402-408.
- [12] Hodges D A, Jackson H G. Analysis and Design of Digital Integrated Circuits. New York: McGraw-Hill Book Company, 1983, Chap. 8.
- [13] 阎石主编. 数字电子技术基础 (第三版). 北京: 高等教育出版社, 1990, 320-324.
- [14] Taub H, Schilling D. Digital Integrated Electronics. New York: McGraw-Hill Book Company, 1977, Chap. 1.

THE RESEARCH ON TERNARY TTL SCHMITT CIRCUITS

Hang Guoqiang Wu Xunwei

(Department of Electronic Engineering, Hangzhou University, Hangzhou 310028)

Abstract By analyzing the threshold-jumping of Schmitt circuits, this paper indicates that the core element realizing this function in binary TTL Schmitt circuits is the differential current switch with controllable threshold value. Based on the characteristic having two kinds signal-detection threshold in ternary TTL circuits, a ternary TTL Schmitt circuits having twice reactions of threshold-jumping is designed. The simulation with PSPICE proves that the designed circuit has ideal function of Schmitt circuits.

Key words Schmitt circuit, Multiple-valued logic, TTL circuit

杭国强: 男, 1968 年生, 研究生, 现从事数字电子学方面的研究工作.

吴训威: 男, 1940 年生, 教授, 中国电子学会会士, IEEE 高级会员, 现从事数字电子学的教学和科研工作.