

电路三要素理论和布尔代数失效原因分析¹

方振贤 刘莹

(黑龙江大学信息与电子科学系 哈尔滨 150080)

摘 要 本文提出一个克服布尔代数失效的电路三要素理论。文中首先分析布尔代数在数字电路中失效的原因,接着证明开关运算定理等,它概括了文献中曾需一一证明的绝大多数开关运算等式,然后表明:数字电路的统一性既存在于门级和元件级电路间,也存在于各型元件级电路结构间,以及动态与静态电路间。此外,本文提出元件级电路设计的卡诺图方法和代数方法。

关键词 电路三要素理论,布尔代数失效,数字电路的统一性,开关运算转换定理
中图分类号 TN79

1 布尔代数失效原因分析

本文归纳布尔代数失效表现于^[1-6]:动态电路(特别是无比型动态电路);含有真开路和线与结构的电路(三态门,传输门和OC门);过渡状态的电路行为(竞争冒险,非门也有竞争冒险);门级和元件级电路间纵向关系;各型元件级电路结构间横向关系;动态与静态电路间侧向关系;电路故障等。布尔代数失效原因在于:

(1) 布尔代数引伸出的含二个元素 0 和 1 的开关代数对真不完全描述电路失效,真不完全描述电路输出有三态: 0, 1 和 ε , 其中 ε = 真输出未确定,体现输出具有随假想负载而变的真开路特性,属于典型的三值问题²,应采用三值代数^[1]。按此思想所设计的电路可以反推出原真值表,即电路图等价于真值表。而常规取 d 代替 ε ,称 d 为随意值(实为待定值),一旦电路设计完成, d 即变为确定值,不能由电路图反推出原真值表,即电路图不等价于真值表。

(2) 布尔代数描述的是输入输出间“逻辑”关系(常称为逻辑电路),而非“电路”行为,数字电路和模拟电路类似,都有电路三要素:信号,网络和负载。布尔代数不能区分不同负载(常用四种类型负载^[1])的作用;由它看来,动态电路和静态电路有天壤之别,实际上考虑负载特性便是统一的^[2]。输入信号有源信号和控制信号两种,对电路的作用原本不同,在元件级电路结构间的等价转换中必须区分,而布尔代数只能统称为输入信号。另外,开关元件是放大元件的极限工作状态,开关网络本身,以及它对信号与负载间(即三要素间)的有机联系不能用布尔代数描述,需用三要素理论描述。电路三要素描述包含有逻辑描述,电路行为包含有逻辑关系,因此开关理论是电路三要素理论的特殊情况。

2 电路三要素理论基础

文献[1]若干完整数字电路定理奠定了电路三要素理论基础,本文使理论更完善和简明。首先开关量定义本身已隐含着开关串联和并联的定义及其运算规则。根据文献[1],开关量 $\langle f \rangle$

¹ 1998-03-10 收到, 1998-12-02 定稿

黑龙江省自然科学基金项目

² 与“赞成”,“反对”,“弃权”三值问题等价(山本喜则,藤田志郎,三值多数决函数,信学志,1979, J58D(5): 498-494)

表示为 (记 $\langle \bar{f} \rangle$ 为输入 \bar{f} , 高电平控制; $\langle f \rangle$ 为输入 f , 低电平控制, $\bar{f} = \overline{f}$),

$$\langle f \rangle = *f + \varepsilon\bar{f}, \quad (f \text{ 是开关控制信号}). \quad (1)$$

因开关 $\langle f \rangle$ 的二值性, f 必是二值的. f 可以是布尔函数, 布尔变量或常量, 基本形式有: $f = a \cdot b, f = a + b, f = \bar{a}$, 代入 (1) 式, 引伸出开关的串联和并联运算 \uparrow 和 \parallel 如下,

$$\langle \bar{a} \rangle = \langle \overline{a} \rangle = *a + \varepsilon\bar{a}, \quad \langle 1 \rangle = *, \quad \langle 0 \rangle = \varepsilon, \quad (2a)$$

$$\langle a + b \rangle = * \cdot (a + b) + \varepsilon \cdot \overline{a + b} = \langle a \rangle \parallel \langle b \rangle, \quad (2b)$$

$$\langle a \cdot b \rangle = * \cdot ab + \varepsilon \cdot \overline{ab} = \langle a \rangle \uparrow \langle b \rangle, \quad (\text{串联运算是由指数运算 } \uparrow \text{ 引伸出来的}^3). \quad (2c)$$

定理 1 $F(\langle a \rangle, \langle \bar{a} \rangle, \langle b \rangle, \langle \bar{b} \rangle, \dots, \parallel, \uparrow, *, \varepsilon) = \langle F(a, \bar{a}, b, \bar{b}, \dots, +, \bullet, 1, 0) \rangle$.

证明 由 (2) 式得出二代数系统 $\langle B, +, \bullet, 1, 0 \rangle$ 和 $\langle H, \parallel, \uparrow, *, \varepsilon \rangle$ 同构, 设 H 中有 $\langle y \rangle = F(\langle a \rangle, \langle c \rangle, \langle b \rangle, \langle d \rangle, \dots, \parallel, \uparrow, *, \varepsilon)$, 对应 B 中有 $y = F(a, c, b, d, \dots, +, \bullet, 1, 0)$, 将 y 代入上式, 令 $c = \bar{a}, d = \bar{b}$, 即得该定理.

定理 1 是运算转换定理, 它概括性极广, 经运算交换: $+ \leftrightarrow \parallel, \bullet \leftrightarrow \uparrow, 1 \leftrightarrow *, 0 \leftrightarrow \varepsilon$, 可将一切有关布尔等式和定理 (代入定理和对偶定理等) 转换为相应串并联型开关等式和定理, 反之也成立. 如 $\langle (a + b)(a + c) \rangle = \langle a + bc \rangle \stackrel{\text{定理 1}}{=} (\langle a \rangle \parallel \langle b \rangle) \uparrow (\langle a \rangle \parallel \langle c \rangle) = \langle a \rangle \parallel \langle b \rangle \uparrow \langle c \rangle$, 不必像文献 [1] 定理 1 ~ 12 那样一一去推导, 全部归为定理 1. 上述 $x \langle f \rangle$ 为单源信号 x 作用, 而多源信号 x_i 作用, $i \in K = \{1, 2, \dots, k\}$, 需利用并接运算 \mid [2].

$$x_1 \langle f_1 \rangle \mid x_2 \langle f_2 \rangle \cdots \mid x_k \langle f_k \rangle = \bigg|_{i \in K} x_i \langle f_i \rangle = \sum_{i \in K} x_i f_i + \varepsilon \overline{\sum_{i \in K} f_i},$$

$$\forall i, j \in K, \quad x_i \neq x_j \Rightarrow f_i f_j = 0. \quad (3)$$

定理 2 (网络转换定理) $\bigg|_{i \in K} x_i F_i(\langle a \rangle, \langle b \rangle, \dots, \parallel, \uparrow, *, \varepsilon) = \sum_{i \in K} x_i f_i(a, b, \dots, +, \bullet, 1, 0) + \varepsilon \overline{\sum_{i \in K} f_i(a, b, \dots, +, \bullet, 1, 0)}, \forall i, j \in K$, 若 $x_i \neq x_j$, 则 $f_i f_j = 0$.

证明 由 (3) 式和定理 1 直接得出.

定理 3 (源信号转换定理) $\bigg|_{i \in K} x_i (\langle a_i \rangle \uparrow \langle f \rangle) = (\bigg|_{i \in K} x_i \langle a_i \rangle) \uparrow \langle f \rangle = z \langle f \rangle$,

其中新源信号 $z = \bigg|_{i \in K} x_i \langle a_i \rangle = \sum_{i \in K} x_i a_i + \varepsilon \overline{\sum_{i \in K} a_i}$, $\forall i, j \in K$, 若 $x_i \neq x_j$, 则 $a_i a_j = 0$.

³ $\langle a \rangle \uparrow \langle b \rangle = (*a + \varepsilon\bar{a}) \uparrow (*b + \varepsilon\bar{b})$ (利用文献 [10] 定理 2) $= (* + \varepsilon\bar{a}) \uparrow (*b) + (*a + \varepsilon\bar{a}) \uparrow (\varepsilon\bar{b})$ (利用文献 [10] \uparrow 定义) $= (*a + \varepsilon\bar{a})b + \varepsilon\bar{b} = *ab + \varepsilon(\bar{a}b + \bar{b}) = *ab + \varepsilon\bar{a}b$, 表明指数运算 \uparrow 引伸出串联运算.

$$\begin{aligned} \text{证明 } \prod_{i \in K} x_i (\langle a_i \rangle \uparrow \langle f \rangle) &\stackrel{\text{定理 2}}{=} \sum_{i \in K} x_i a_i f + \varepsilon \overline{\sum_{i \in K} a_i \cdot f} = \left(\sum_{i \in K} x_i a_i + \varepsilon \overline{\sum_{i \in K} a_i} \right) f + \varepsilon \bar{f} \\ &= z \cdot f + \varepsilon \bar{f} = z \langle f \rangle. \end{aligned}$$

3 电路统一性和元件级卡诺图方法

统一性表现在：(1) 门级与元件级电路间纵向统一性。(2) 各型开关级结构间横向统一性。(3) 动态和静态电路间侧向统一性。实现统一性的关键是体现电路三要素，而不是逻辑关系。

3.1 纵向统一性

应用于由给定功能直接设计元件级电路结构；或分析元件级电路的功能，对原始版图作逻辑验证。纵向变换有代数和卡诺图法二种。不同元件级结构，变换形式也不同，表示为

$$y = 0 \cdot f_0 + 1 \cdot f_1 + \varepsilon \overline{f_0 + f_1} \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 0 \langle f_0 \rangle \mid 1 \langle f_1 \rangle \mid_{\varepsilon=\bar{\varepsilon}} \\ \text{(cMOS 型, 真开路标记 } |_{\varepsilon=\bar{\varepsilon}} \text{ 常略去),} \end{array} \right. \quad (4)$$

$$y = 0 \cdot f_0 + 1 \cdot f_1 \stackrel{\varepsilon=1}{=} 0 \cdot f_0 + \varepsilon \bar{f}_0 \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 0 \langle f_0 \rangle \mid_{\varepsilon=1} \\ \text{(nMOS 型, } |_{\varepsilon=1} \text{ 为开路 1 负载, } f_1 = \bar{f}_0), \end{array} \right. \quad (5)$$

$$y = 1 \cdot f_1 + 0 \cdot f_0 \stackrel{\varepsilon=0}{=} 1 \cdot f_1 + \varepsilon \bar{f}_1 \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 1 \langle f_1 \rangle \mid_{\varepsilon=0} \\ \text{(pMOS 型, } |_{\varepsilon=0} \text{ 为开路 0 负载, } f_0 = \bar{f}_1), \end{array} \right. \quad (6)$$

$$y = \sum_{i \in K} x_i f_i + \varepsilon \overline{\sum_{i \in K} f_i} \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} \prod_{i \in K} x_i \langle f_i \rangle \quad \text{(传输门型, } \langle f_i \rangle \text{ 为传输门),} \end{array} \right. \quad (7)$$

$$y = 0 \cdot (a + b + \dots + e) + \varepsilon \overline{a + b + \dots + e} \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 0 \langle a \rangle \parallel \langle b \rangle \parallel \dots \parallel \langle e \rangle \quad \text{(I}^2\text{L 型),} \end{array} \right. \quad (8)$$

式中 f_0 和 f_1 分别是按卡诺图所有 0 和 1 方格划环得出的函数；而 $\overline{f_0 + f_1}$ 是 ε 方格构成的函数，相应于真开路。对完全描述问题有 $f_0 = \bar{f}_1$, $\overline{f_0 + f_1} = 0$ ，既无 ε 方格。MOS 型电路可由 f_0 和 f_1 按 (4)~(6) 式求出；传输门型可按降维卡诺图（每方格一般是三态函数，也可为变量和常量）同文字划环求出；I²L 电路示如图 2(a)，设输出仍接 I²L 电路，可取 $\varepsilon = 1$ ，由此可化 (8) 式为“或非”型，按多级“或非”型实现。如“与非”门： $y_0 = \overline{ab} \stackrel{\varepsilon=1}{=} 0 \cdot ab + \varepsilon \cdot \overline{ab} \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 0 \langle ab \rangle \mid_{\varepsilon=1} \stackrel{\text{定理 1}}{=} 0 \langle a \rangle \uparrow \langle b \rangle \mid_{\varepsilon=1} \text{(nMOS)} \stackrel{\varepsilon=0}{=} 1 \cdot \overline{ab} + \varepsilon \cdot ab \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 1 \langle \bar{a} + \bar{b} \rangle \mid_{\varepsilon=0} \stackrel{\text{定理 1}}{=} \right. \\ 1 \langle \bar{a} \rangle \parallel \langle \bar{b} \rangle \mid_{\varepsilon=0} \text{(pMOS)} \stackrel{\varepsilon=\bar{\varepsilon}}{=} 0 \cdot ab + 1 \cdot \overline{ab} + \varepsilon \cdot \bar{1} \stackrel{(3) \text{ 式}}{=} \left. \begin{array}{l} 0 \langle ab \rangle \mid 1 \langle \bar{ab} \rangle \mid_{\varepsilon=0} \stackrel{\text{定理 1}}{=} \right. \\ 0 \langle a \rangle \uparrow \langle b \rangle \mid 1 \langle \bar{a} \rangle \parallel \langle \bar{b} \rangle \mid_{\varepsilon=0} \text{(cMOS)}. \end{array} \right. \end{array} \right. \text{跟随器: } y_1 = a \stackrel{\varepsilon=0}{=} 1 \cdot a + \varepsilon \cdot \bar{a} = 1 \langle a \rangle \mid_{\varepsilon=0} \text{(nMOS)}；$ “或”门 $y_2 = a + b \stackrel{\varepsilon=0}{=} 1 \cdot (a + b) + \varepsilon \cdot \overline{a + b} = 1 \langle a \rangle \parallel \langle b \rangle \mid_{\varepsilon=0} \text{(pMOS)}$ 。三态电路： $y_3 \stackrel{\varepsilon=\bar{\varepsilon}}{=} 0 \cdot ad + 1 \cdot (\bar{a} \bar{b} \bar{c} + a \bar{d}) + \varepsilon \cdot \overline{\bar{a} \bar{b} \bar{c} + a \bar{d}} = 0 \langle ad \rangle \mid 1 \langle \bar{a} \bar{b} \bar{c} + a \bar{d} \rangle \mid_{\varepsilon=0} \stackrel{\text{定理 1}}{=} \left. \begin{array}{l} 0 \langle a \rangle \uparrow \langle d \rangle \mid 1 \langle \bar{a} \rangle \uparrow \langle \bar{b} \rangle \uparrow \langle \bar{c} \rangle \parallel \langle a \rangle \uparrow \langle \bar{d} \rangle \mid_{\varepsilon=0} \text{(cMOS)}, \text{ 若将图 1(d) 降维为图 1(e), 按文字卡诺图同文字划环, 得出 } y_3 \stackrel{\varepsilon=\bar{\varepsilon}}{=} \bar{d} \cdot a + 1 \cdot \bar{a} \bar{b} \bar{c} + \varepsilon \cdot \overline{\bar{a} \bar{b} \bar{c}} = \bar{d} \langle a \rangle \mid 1 \langle \bar{a} \bar{b} \bar{c} \rangle = \bar{d} \langle a \rangle$

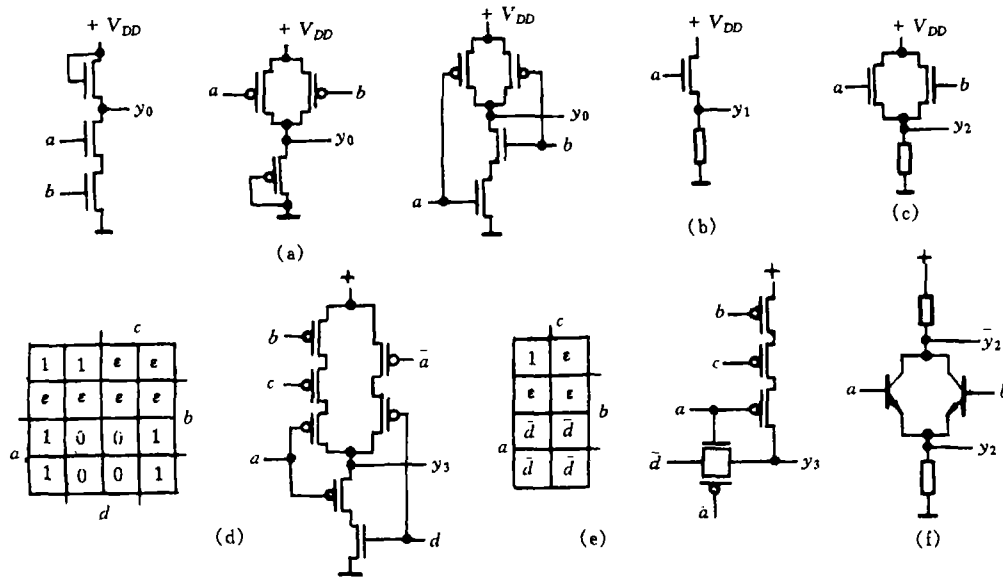


图 1 纵向统一示例图

$|_1 \langle \bar{a} \rangle \uparrow \langle \bar{b} \rangle \uparrow \langle \bar{c} \rangle$ (传输门型)，根据 $y_0 - y_3$ 式画出电路图，示如图 1(a)- 图 1(e)。所有电路图都能反推出原真值表，即二者等价。而常规方法对不完全描述问题不能反推。因三态函数的二个分量均可按香农定理展开，多次展开三态函数，则得出多级传输门电路，表示为

$$y = f(a, b, c, \dots, z) = (\bar{a} + a)f(a, b, c, \dots, z) \\ = \bar{a}f(0, b, c, \dots, z) + af(1, b, c, \dots, z) = z_0 \langle \bar{a} \rangle | z_1 \langle a \rangle,$$

式中 $z_0 = f(0, b, c, \dots, z)$, $z_1 = f(1, b, c, \dots, z)$ 和 $f(a, b, c, \dots, z)$ 一般也是三态函数，同上法再将 z_0 和 z_1 依次按 b, c, \dots 展开，便得出多级传输门电路。如四选一数据选择器： $\bar{y}_4 = \bar{D}_0 \bar{a}_1 \bar{a}_0 + \bar{D}_1 a_1 \bar{a}_0 + \bar{D}_2 \bar{a}_1 a_0 + \bar{D}_3 a_1 a_0 = \bar{a}_0 (\bar{D}_0 \bar{a}_1 + \bar{D}_1 a_1) + a_0 (\bar{D}_2 \bar{a}_1 + \bar{D}_3 a_1) = z_0 \langle \bar{a}_0 \rangle | z_1 \langle a_0 \rangle$ ，又 $z_0 = \bar{D}_0 \bar{a}_1 + \bar{D}_1 a_1 = \bar{D}_0 \langle \bar{a}_1 \rangle | \bar{D}_1 \langle a_1 \rangle$, $z_1 = \bar{D}_2 \bar{a}_1 + \bar{D}_3 a_1 = \bar{D}_2 \langle \bar{a}_1 \rangle | \bar{D}_3 \langle a_1 \rangle$ ，由上式画出电路图，示如图 2(d)。与文献 [6] 一致，但文献 [6] 是直观描述的，本文是由代数推演出来的。门级纵向变换为元件级电路后，自然而然包含有三要素：信号（源信号和控制信号；直流源属于源信号），网络（由 $\parallel, \uparrow, |$ 组成），负载（按 ϵ 分为四类负载）。

3.2 横向统一性

在各型元件级电路结构间的等价变换中，负载类型，信号极性，直流源和地等均作为参数参与变换。布尔代数对此失效。可基于电路三要素理论，采用下述二种途径完成：

(1) 采用二次纵向变换，先将电路由一型元件级纵向变换为门级，再由门级纵向变换为另型元件级，此法与拉氏变换有点相似。

(2) 横向间直接变换。利用已推出的定理完成。本文仅介绍方法 (2)。

(a) MOS 型和传输门型间互换：主要利用源信号转换定理，逐步变换源信号，如 MOS 型四选一数据选择器： $\bar{y}_4 = \bar{a}_0 (\langle D_0 \rangle \uparrow \langle \bar{a}_1 \rangle \parallel \langle D_1 \rangle \uparrow \langle a_1 \rangle) \uparrow \langle \bar{a}_0 \rangle \parallel (\langle D_2 \rangle \uparrow \langle \bar{a}_1 \rangle \parallel \langle D_3 \rangle \uparrow \langle a_1 \rangle) \uparrow \langle a_0 \rangle |_{\epsilon=1} \stackrel{\text{定理 3}}{=} z_0 \langle \bar{a}_0 \rangle | z_1 \langle a_0 \rangle$ ，这里变换源信号为

$z_0 = 0 < D_0 > \uparrow < \bar{a}_1 > \parallel < D_1 > \uparrow < a_1 > |_{\epsilon=1}$, $z_1 = 0 < D_2 > \uparrow < \bar{a}_1 > \parallel < D_3 > \uparrow < a_1 > |_{\epsilon=1}$,
再变换源信号为 $\bar{D}_0 = 0 \cdot D_0 + 1 \cdot \bar{D}_0 \stackrel{\epsilon=1}{=} 0 < D_0 > |_{\epsilon=1}$, 同样有 $\bar{D}_1 = 0 < D_1 > |_{\epsilon=1}$,

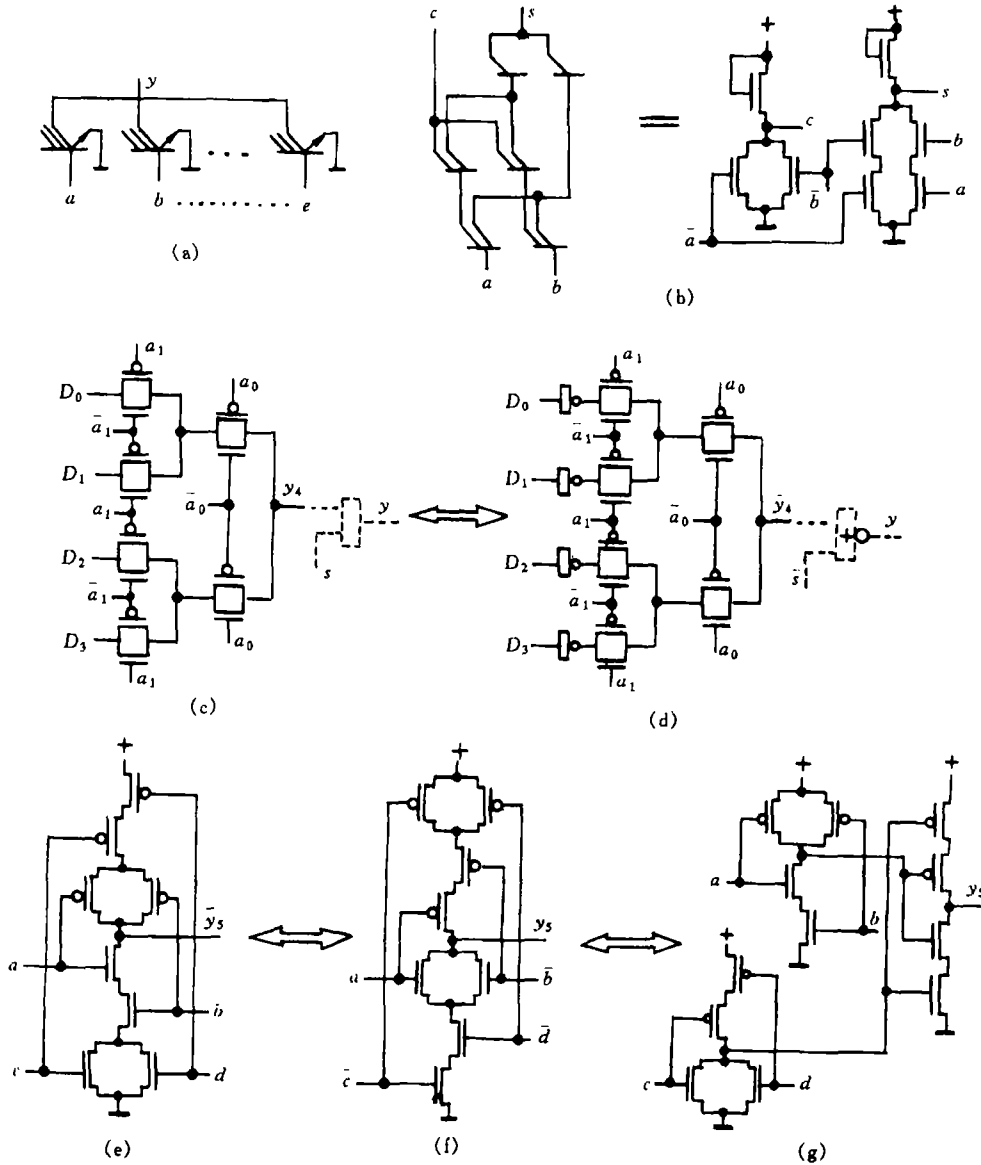


图2 横向统一示例图

$\bar{D}_2 = 0 < D_2 > |_{\epsilon=1}$, $\bar{D}_3 = 0 < D_3 > |_{\epsilon=1}$, 得出 $z_0 = \bar{D}_0 < \bar{a}_1 > | \bar{D}_1 < a_1 >$,
 $z_1 = \bar{D}_2 < \bar{a}_1 > | \bar{D}_3 < a_1 >$, 按上述 \bar{y}_4 , z_0 和 z_1 画出电路图, 示如图 2(d)。

(b) nMOS 型和 I²L 型间互换, 因 I²L 型仅含有 \parallel 运算, 需利用运算转换定理, 逐步消去
所有 \uparrow 运算, 便化为 I²L 型, 反之也成立。如 nMOS 半加器: $S = 0 < \bar{a} > \uparrow < \bar{b} > \parallel < a > \uparrow$
 $< b > |_{\epsilon=1}(\text{nMOS}) \stackrel{\text{定理1}}{=} 0 < \bar{a} \bar{b} > \parallel < ab > |_{\epsilon=1}$, $c = ab \stackrel{\epsilon=1}{=} 0 \cdot \bar{a} \bar{b} + \epsilon \cdot ab = 0 < \bar{a} + \bar{b} >$

$|_{\varepsilon=1} \xrightarrow{\text{定理 1}} 0 < \bar{a} > \| < \bar{b} > |_{\varepsilon=1}, \bar{a} \bar{b} \xrightarrow{\varepsilon=1} 0 \cdot (a+b) + \varepsilon \cdot \bar{a} \bar{b} = 0 < a+b > |_{\varepsilon=1} \xrightarrow{\text{定理 1}}$
 $0 < a > \| < b > |_{\varepsilon=1} (I^2L)$. 由上式画出电路图, 示如图 2(b). 该例又相当于单级变换为多级.

(c) 单级和多级结构间互换. 主要利用定理 1 和元件级反演定理. 如图 2(f) 所示三态电路:

$y_5 = 0 < \bar{a} > \| < \bar{b} > \uparrow < \bar{c} > \uparrow < \bar{d} > | 1 < \bar{a} > \uparrow < \bar{b} > \uparrow < \bar{c} > \| < \bar{d} > \xrightarrow{\text{定理 1}} 0 < \bar{a} \bar{b} >$
 $\uparrow < \bar{c} + \bar{d} > | 1 < \bar{a} \bar{b} > \uparrow < \bar{c} + \bar{d} >$, 其中 $f = \bar{a} \bar{b} \xrightarrow{\varepsilon=\bar{\varepsilon}} 0 \cdot ab + 1 \cdot \bar{a} \bar{b} + \varepsilon \cdot \bar{a} \bar{b} + ab \xrightarrow{(3) \text{式}} 0 < ab >$
 $| 1 < \bar{a} + \bar{b} > \xrightarrow{\text{定理 1}} 0 < a > \uparrow < b > | 1 < \bar{a} > \| < \bar{b} > (\text{cMOS}), g = \bar{c} + \bar{d} \xrightarrow{\varepsilon=\bar{\varepsilon}} 0 \cdot (c+d) + 1 \cdot$
 $\bar{c} + \bar{d} + \varepsilon \cdot 0 \xrightarrow{(3) \text{式}} 0 < c+d > | 1 < \bar{c} \bar{d} > \xrightarrow{\text{定理 1}} 0 < a > \| < b > | 1 < \bar{c} > \uparrow < \bar{d} > (\text{cMOS}),$
 由此画出电路图, 示如图 2(g), 元件级反演定理表示为^[1]

$$\prod_{i \in K} x_i f_i(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon) = \prod_{i \in K} \bar{x}_i f_i(< a >, < b >, \dots, \|, \uparrow, *, \bar{\varepsilon}). \quad (9)$$

定理 4(传输门型反演定理) 负载类型为 ε 的多级传输门电路末级取反, 等价于原电路结构形式不变, 仅将初级源信号取反和负载类型取反(真开路取反仍为真开路, 即 $\varepsilon = \bar{\varepsilon}$).

证明 设末级和次末级输出各为 $z = \prod_{i \in K} y_i F_i(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon)$ 和 $y_i =$

$\prod_{i \in K_i} x_j f_j(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon)$, 利用 (9) 式进行反演, 得出 $\bar{z} = \prod_{i \in K} \bar{y}_i F_i(< a >$,

$< b >, \dots, \|, \uparrow, *, \bar{\varepsilon})$ 和 $\bar{y}_i = \prod_{i \in L_i} \bar{x}_j f_j(< a >, < b >, \dots, \|, \uparrow, *, \bar{\varepsilon})$, 若 x_j 非初级源信号, 重复

上述逐级推演, 直至初级源信号输入, 显然反演后各级函数(即电路结构)形式不变, 但初级源信号和 ε 取反, 即本定理成立.

通常传输门电路负载为真开路($\varepsilon = \bar{\varepsilon}$), 因此只需将初级源信号取反, 其中 F_i 和 f_i 一般是三态函数, 因而定理 4 是广义的. 对图 2(d) 电路, $\bar{y}_4 = z_0 < \bar{a}_0 > | z_1 < a_0 >, z_0 = \bar{D}_0 < \bar{a}_1 >$
 $| \bar{D}_1 < a_1 >, z_1 = \bar{D}_2 < \bar{a}_1 > | \bar{D}_3 < a_1 >$, 由定理 4 得出, $y_4 = z_0 < \bar{a}_0 > | z_1 < a_0 >$,
 $\bar{z}_0 = D_0 < \bar{a}_1 > | D_1 < a_1 >, \bar{z}_1 = D_0 < \bar{a}_1 > | D_1 < a_1 >$, 由此画出电路图, 示如图 2(c).

(d) cMOS, nMOS 和 pMOS 间互换. 文献 [1] 定理 13 已对完全描述电路得出

$$\begin{aligned} & 0F(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon)|_{\varepsilon=1} (\text{nMOS}) = 1F(< \bar{a} >, < \bar{b} >, \dots, \uparrow, \|, \varepsilon, *)|_{\varepsilon=0} (\text{pMOS}) \\ & = 0F(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon) | 1F(< \bar{a} >, < \bar{b} >, \dots, \uparrow, \|, \varepsilon, *) (\text{cMOS}). \end{aligned} \quad (10)$$

定理 5(MOS 型反演定理) $0f(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon) | 1g(< \bar{c} >, < \bar{d} >, \dots, \|, \uparrow, *, \varepsilon) =$
 $1f(< \bar{a} >, < \bar{b} >, \dots, \|, \uparrow, *, \varepsilon) | 0g(< \bar{c} >, < \bar{d} >, \dots, \|, \uparrow, *, \varepsilon), 0f(< a >, < b >, \dots, \|, \uparrow, *, \varepsilon)|_{\varepsilon=1}$
 $= 1f(< \bar{a} >, < \bar{b} >, \dots, \|, \uparrow, *, \varepsilon)|_{\varepsilon=0} = 0f(< \bar{a} >, < \bar{b} >, \dots, \uparrow, \|, \varepsilon, *)|_{\varepsilon=1}.$

证明 利用 (9) 式和 (10) 式直接推出.

如三态函数: $\bar{y}_5 = {}_0(\langle \bar{a} \rangle \parallel \langle \bar{b} \rangle) \uparrow \langle \bar{c} \rangle \uparrow \langle \bar{d} \rangle \mid {}_1 \langle \bar{a} \rangle \uparrow \langle \bar{b} \rangle \uparrow (\langle \bar{c} \rangle \parallel \langle \bar{d} \rangle) = {}_1(\langle \bar{a} \rangle \parallel \langle \bar{b} \rangle) \uparrow \langle \bar{c} \rangle \uparrow \langle \bar{d} \rangle \mid {}_0 \langle a \rangle \uparrow \langle b \rangle \uparrow (\langle c \rangle \parallel \langle d \rangle)$, 由此画出电路图, 示如图 2(e), 显然图 2(e) 是图 2(f) 的反演。

3.3 动态电路和静态电路间侧向统一性

文献 [2] 已按异步时序电路设计方法论述侧向统一性。尚存在按同步时序电路 (特别是用电容代替触发器作为记忆元件) 实现的动态和静态同步时序电路间侧向统一性。

源信号加载: 常用于变换和简化电路结构。记 $x \uparrow R \langle f \rangle$ 为开关 $\langle f \rangle$ 的源信号加载 $x \uparrow R$ (串接电阻 R), 因 R, x 和 $\langle f \rangle$ 是串联的, 故 x 加载等效 $\langle f \rangle$ 加载。加载后输出逻辑电平会有所偏移, 但考虑负载特性 (如负载管开启电压) 的不同, 各点输出 0 电平和 1 电平应有所不同, 按相对逻辑电平计算, 可认为加载前后逻辑上等效, 于是有

$$x \uparrow R \langle f \rangle = {}_x \langle f \rangle^R = {}_x \langle f \rangle. \quad (11)$$

如 TTL 和 ECL 中常有: $y_2 = a + b \stackrel{\varepsilon=0}{=} 1 \cdot (a + b) + \varepsilon \cdot \overline{a + b} = {}_1 \langle a + b \rangle \mid_{\varepsilon=0} \stackrel{(11) \text{ 式}}{=} {}_1 \langle a + b \rangle^R \mid_{\varepsilon=0} \stackrel{\text{定理 1}}{=} {}_1 \langle a \rangle \parallel \langle b \rangle^R \mid_{\varepsilon=0}$, $\bar{y}_2 = \overline{a + b} \stackrel{\varepsilon=1}{=} 0 \cdot (a + b) + \varepsilon \cdot \overline{a + b} = {}_0 \langle a + b \rangle \mid_{\varepsilon=1} \stackrel{(11) \text{ 式}}{=} {}_0 \langle a + b \rangle^R \mid_{\varepsilon=1} \stackrel{\text{定理 1}}{=} {}_0 \langle a \rangle \parallel \langle b \rangle^R \mid_{\varepsilon=1}$, 由 y_2, \bar{y}_2 二式联合画出电路图, 示如图 1(f)。在简化电路结构中常利用无载开关网络 $\mid_{i \in K} x_i \langle a_i \rangle$ 对有载开关网络

$\mid_{j \in L} x_j \langle b_j \rangle^R$ 的钳位作用, 表示为

$$\mid_{i \in K} x_i \langle a_i \rangle \mid_{j \in L} x_j \langle b_j \rangle^R = \mid_{i \in K} x_i \langle a_i \rangle \mid_{j \in L} x_j \left\langle b_j + \sum_{i \in K} a_i \right\rangle^R, \quad (12)$$

$\forall i, k \in K, x_i \neq x_k, a_i a_k = 0,$

式中 $\sum_{i \in K} a_i$ 为随意项, 可随意选取其一加入 b_j 中, 此时有载和无载开关可同时导通, 因钳位作用, 仅将无载开关的源信号送至输出。如 CMOS“非门”变换为 nMOS 和 pMOS“非门”,

即 $y = {}_0 \langle a \rangle \mid {}_1 \langle \bar{a} \rangle$ CMOS $\stackrel{(11) \text{ 式}}{=} {}_0 \langle a \rangle \mid {}_1 \langle \bar{a} \rangle^R \stackrel{(12) \text{ 式}}{=} {}_0 \langle a \rangle \mid {}_1 \langle \bar{a} + a \rangle^R = {}_0 \langle a \rangle \mid_{\varepsilon=1} \text{nMOS} \stackrel{(11) \text{ 式}}{=} {}_1 \langle \bar{a} \rangle \mid {}_0 \langle a \rangle^R \stackrel{(12) \text{ 式}}{=} {}_1 \langle \bar{a} \rangle \mid {}_0 \langle a + \bar{a} \rangle^R = {}_1 \langle a \rangle \mid_{\varepsilon=0} \text{(pMOS)}$, 因 $\bar{a} + a = 1$, 则 $\langle \bar{a} + a \rangle = *$, 于是 ${}_1 \langle \bar{a} + a \rangle^R$ 相当于经过电阻 R 接 $+V_{DD}$, 即 ${}_{\varepsilon=1} \text{(nMOS)}$, 类似有 ${}_{\varepsilon=0} \text{(pMOS)}$ 。本文理论中指数运算 \uparrow 是简便表达三要素的关键 [1,2]。指数运算 \uparrow 又用于网络的故障诊断 [7-10], 利于在电路三要素理论上建立包括故障诊断在内的数字电路的统一理论。

参 考 文 献

- [1] 方振贤, 刘 莹. 完整数字电路理论和三值代数. 电子科学学报, 1996, 18(6): 612-619.

- [2] 方振贤, 刘莹. 动态和静态电路通用设计方法. 计算机学报, 1996, 19(11): 861-866.
- [3] 吴训威. 多值逻辑电路设计原理, 杭州: 杭州大学出版社, 1994. 10, 315-333.
- [4] 胡谋. 多值开关级代数在 MOS 电路形式验证中的应用. 计算机学报, 1994, 17(11): 223-226.
- [5] 树下三行, 浅田邦博, 唐津修著, 裴武焕译. 超大规模集成电路设计 II. 北京: 科学出版社, 1991, 193-201.
- [6] 阎石主编. 数字电子技术基础. 高等教育出版社, 1989.3, 6-147.
- [7] 方振贤. 指数运算和故障诊断. 计算机学报, 1991, 14(5): 399-400.
- [8] 刘莹. 按位指数运算与故障诊断. 黑龙江自动化技术与应用, 1994, 13(11): 19-21.
- [9] 方振贤. 二值网络故障检测与三值代数. 黑龙江大学自然科学学报, 1991, 8(3): 88-92.
- [10] 方振贤. 三值代数与三值故障诊断. 计算机学报, 1982, 5(6): 411-416.

THEORY OF THREE ESSENTIAL CIRCUIT ELEMENTS AND FAILURE ANALYSIS OF BOOLEAN ALGEBRA

Fang Zhenxian Liu Ying

(Department of Physics, Heilongjiang University, Harbin 150080)

Abstract This paper presents a theory of three essential circuit elements (signal, network and load) for surmounting failure of Boolean algebra. First, the paper analyzes the cause of Boolean algebra failure in digital circuits. Second, on the basis of perfect digital circuits theory, a switch operator transform theorem is proved to embody all most the overwhelming majority identical equations on switch operator which was necessary to prove one by one in literatures. After that, it is shows that the unity of digital circuits exists not only between gate level and component level circuits, but also among component level circuit structures and between dyamic and static circuits. Besides, the Karnaugh map method and algebra method are presented for designing component level circuits.

Key words Theory of three essential circuit elements, Failure of Boolean algebra, Unity of digital circuits, Switch operator transform theorem

方振贤: 男, 1936 年生, 教授, 从事数字电路理论和计算机应用的教学与研究工作.

刘莹: 女, 1948 年生, 高级实验师, 从事近代物理实验和电子技术的教学与研究工作.