

测量 Si/SiO₂ 系统低界面态分布的 MOS 恒流准静态小信号技术*

谭长华 许铭真 李树栋
(北京大学计算机科学技术系)

提 要

本文提出了用 MOS 恒流准静态小信号技术同时测量 MOS 的准静态电容、高频电容和半导体表面势的新方法。用此方法可以快速、准确地确定 Si/SiO₂ 系统的低界面态密度分布。采用同步限幅差放技术,使界面态密度的测量灵敏度提高了一个量级。

一、引 言

目前,库恩 (M. Kuhn)^[1] 的准静态方法已作为一种测定界面态密度及其分布的标准方法,在实验室和生产监控中得到广泛应用。但方便易行的方法是准静态 $C-V$ 与高频 $C-V$ 相结合的方法^[2]。不过这种测量方法存在几个问题:(1) 准静态 $C-V$ 测量采用了微电流测量技术,不可避免地要产生电压时差^[3],致使难以测准界面态;(2) 半导体表面势与 MOS 栅电压的关系曲线,须用伯格伦 (Berglund)^[4] 数值积分求得;(3) 灵敏度低。在大规模集成电路工艺日臻完善之今日, Si/SiO₂ 界面态密度越来越低,应用传统准静态技术的困难也越来越大。

本文采用准静态恒流小信号测量技术,同时完成 MOS 的准静态电容、高频电容和半导体表面势等物理量与栅电压的关系曲线的测量;并由于采用了同步限幅差放技术,把界面态密度的测量灵敏度提高了一个数量级。

二、原 理

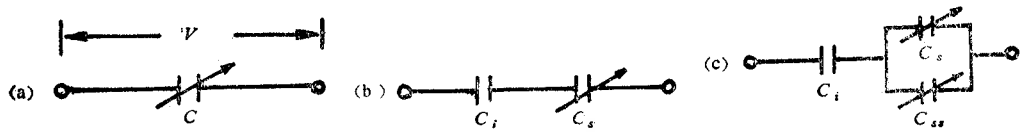
1. MOS 等效电路

常用的等效电路如图 1 所示。 C 是 MOS 电容, C_i 是 SiO₂ 电容, C_s 是半导体空间电荷区电容, C_{it} 是界面态电容, V 是 MOS 栅电压。

在栅压变化快的条件下,若界面态来不及与半导体内进行电子交换,则 MOS 等效电路如图 1 (b) 所示, MOS 的高频电容为

$$C_h = \left(\frac{1}{C_i} + \frac{1}{C_s} \right)^{-1}. \quad (1)$$

* 1984年9月20日收到,1985年4月2日修改定稿。



(a) 简化等效电路 (b) 高频 (c) 准静态
图 1 MOS 等效电路

在准静态条件下, MOS 的等效电路如图 1 (c) 所示, MOS 的准静态电容为:

$$C_L = \left(\frac{1}{C_i} + \frac{1}{C_i + C_{ss}} \right)^{-1}, \quad (2)$$

其中,

$$C_{ss} = A \cdot q \cdot N_{ss}, \quad (3)$$

而 A 为 MOS 栅面积, q 为电子电荷量, N_{ss} 为界面态密度.

由 (1)、(2) 和 (3) 式, 得到

$$N_{ss} = \frac{C_i}{qA} \left[\left(\frac{C_i}{C_L} - 1 \right)^{-1} - \left(\frac{C_i}{C_h} - 1 \right)^{-1} \right]. \quad (4)$$

(4) 式表明, 相应于某栅电压下的界面态密度 N_{ss} 与 MOS 的准静态电容 C_L 和 MOS 的高频电容 C_h 相关.

2. MOS 电压方程

MOS 电容器的各电压之间的关系为:

$$V - V_{fb} = V_i + \phi_s, \quad (5)$$

其中, V 是 MOS 栅压; V_{fb} 是 MOS 平带电压, 在界面态密度较低的情况下, 可看作常量; V_i 是氧化层电压; ϕ_s 是半导体表面势.

在准静态条件下, 有

$$C_L(V)dV = C_i dV_i. \quad (6)$$

由 (5)、(6) 式得到,

$$\phi_s(V) = \int_0^V \left(1 - \frac{C_L(V)}{C_i} \right) dV + \phi_{s0}, \quad (7)$$

其中 ϕ_{s0} 是初始半导体表面势.

(7) 式表明, ϕ_s-V 关系曲线可由 $C_L(V)-V$ 曲线作数值积分求得.

3. MOS 恒流准静态电容

向 MOS 电容器馈送反向恒定电流 I_0 , 若 I_0 足够小, 以至可同界面态充放电电流相比, 那么, MOS 的准静态微分栅电压与 MOS 的准静态电容之间存在下述关系式:

$$\left(\frac{dV}{dt} \right)_L = \frac{I_0}{C_L}, \quad (8)$$

其中 $C_L^{-1} = C_i^{-1} + (C_i + C_{ss})^{-1}$.

同时, 氧化层电压 V_i 与氧化层电容 C_i 之间存在同样的关系:

$$\frac{dV_i}{dt} = \frac{I_0}{C_i}. \quad (9)$$

在实现上述恒定电流 I_0 的电路 (见图 2) 中, 输入电压 V_0 是线性扫描电压, 并且

$$V_0 = \alpha t, \quad (10)$$

α 为扫描速率。

若调节恒流源输入端电容 C_0 , 使 $C_0 = C_i$, 而且运算放大器 K 是理想的高阻抗电流运算放大器, 则 MOS 的电流是恒定的, 并且

$$I_0 = \alpha C_i, \quad (11)$$

所以 I_0 的大小取决于输入电压的扫描速率 α 的大小。

由 (8)、(9) 和 (11) 式, 得到

$$\frac{C_i}{C_L} = \frac{1}{\alpha} \left(\frac{dV}{dt} \right)_L. \quad (12)$$

(12) 式表明, 测量 $\left(\frac{dV}{dt} \right)_L - V$ 曲线, 就得到 $\frac{C_i}{C_L} - V$ 曲线。

4. MOS 恒流“准静态小信号”高频电容

在慢扫描的输入信号电压 V_0 上, 迭加恒定幅值的高频小信号电压 \tilde{V}_0 (见图 3); 若小信号电压幅值满足小信号测量条件, 频率满足高频测量条件 (即使界面态和少子电荷不能跟踪), 则 MOS 栅上的高频小信号电压 \tilde{V} 只与 MOS 的高频电容相关。并且, \tilde{V} 的幅值随着准静态栅电压 V 而变化。恒流电路的高频小信号分析, 得到:

$$\tilde{I}_0 = \tilde{V}_0 \omega C_i = \tilde{V} \omega C_h \quad (13)$$

或

$$\frac{C_i}{C_h} = \frac{\tilde{V}}{\tilde{V}_0},$$

其中 \tilde{I}_0 是高频电流

因此, 测量 $\tilde{V} - V$ 曲线, 就得到 $\frac{C_i}{C_h} - V$ 曲线。

综上所述, MOS 恒流准静态小信号测量方法与传统 $C - V$ 方法不同, 其检测信号直接对应于 $\frac{C_i}{C_L}$ 和 $\frac{C_i}{C_h}$, 因此, 简化了界面态密度的数据处理程序。

5. MOS 恒流准静态半导体表面势

由 (7)、(12) 式和初始条件 ($t = 0$ 时, $V_0 = 0$, $V = 0$) 得到

$$\phi_s(V) = V - \alpha t + \phi_{s0}. \quad (14)$$

(14) 式表明, 在 MOS 恒流准静态条件下, 半导体表面势与栅电压之间有简单的函数关系。

另外, 根据 (10) 式, (14) 式可以写为如下形式:

$$\phi_s(V) = \phi_s^*(V) + \phi_{s0}, \quad (15)$$

其中 $\phi_s^*(V) = V - V_0$ 。于是, 测量 $\phi_s^*(V)$ 就得到 $\phi_s(V)$ 。

6. ϕ_s 零点的确定

由 (15) 式, 当 $V = V_f$ (平衡反型栅电压) 时,

$$\phi_s = (V_f) = 2\phi_f, \quad (16)$$

$$\phi_f = \frac{KT}{q} \ln \frac{N}{n_i},$$

于是

$$\phi_s^*(V_f) - 2\phi_f = -\phi_{s0}. \quad (17)$$

当 $V = V_{fb}$ (平带电压) 时,

$$\phi_s(V_{fb}) = 0, \quad (18)$$

于是

$$\phi_s^*(V_{fb}) = -\phi_{s0}. \quad (19)$$

由 (17)、(19) 式, 得到

$$\phi_s^*(V_f) - 2\phi_f = \phi_s^*(V_{fb}). \quad (20)$$

由于 $\phi_s^* = \phi_s^*(V_{fb})$ 时, $\phi_s = 0$, 于是 (20) 式可用来确定 ϕ_s 零点。

三、测量技术

1. 测量电路

图 2 给出了测量 ϕ_s^*-V 、 $\frac{C_i}{C_L}-\phi_s^*$ 和 $\frac{C_i}{C_h}-\phi_s^*$ 曲线电路的原理方框图

G 是组合信号源, 它给出的电压波形如图 3(a) 所示。其中, 慢扫描电压速率满足准静态测量条件; 高频小信号电压幅值满足小信号测量条件, 频率满足高频测量条件 (使界面态和少子电荷不能跟踪)。

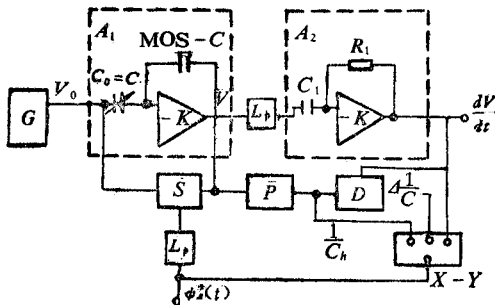


图 2 测量电路的原理方框图

A_1 (包括可调电容 C_0 、高阻抗电流运算放大器 K 和 MOS-C) 是 MOS-C 测量电路, 其电流波形由图 3 (b) 所示, 输出 MOS 栅电压信号;

A_2 (包括 C_1 、 R_1) 是电压微分器, 输出微分栅电压信号 (或 $\frac{C_i}{C_L}$ 信号);

P 是高通选频滤波-峰值检波器, 输出高频小信号栅电压 (或 $\frac{C_i}{C_h}$ 信号);

S 是加法器, 调节 C_0 , 使 $C_0 = C_i$, 加法器输出 ϕ_s^* 信号;

D 是限幅差放器;

L_p 是低通滤波器。

2. ϕ_s^*-V 曲线和准静态条件

改变慢扫描电压的扫描速率 α , 测量 ϕ_s^*-V 曲线, 如图 4 所示。图中, $\alpha = \alpha_1$ 是深耗尽态, $\alpha_1 > \alpha_2 > \alpha_3 > \alpha_4$ 。若 $\alpha \leq \alpha_4$ 时, ϕ_s^*-V 曲线保持不变, 则 α_4 为准静态电压扫描速率。通常, 准静态条件为:

$$\alpha < 0.05 V/s.$$

3. $\frac{C_i}{C_L}-\phi_s^*$ 和 $\frac{C_i}{C_h}-\phi_s^*$ 曲线的同步测量

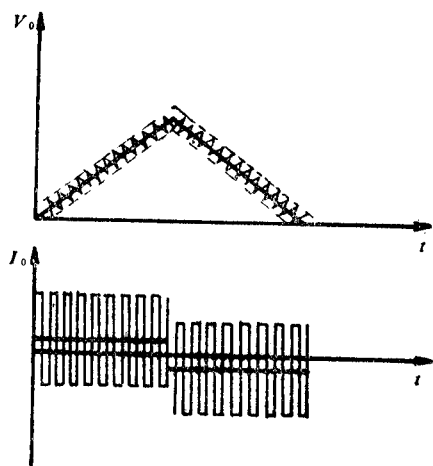
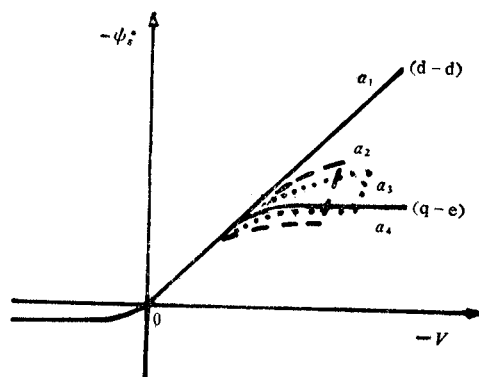


图 3 电压、电流波形

图 4 ϕ_s^* - V 曲线

在恒流准静态——小信号测试条件下，MOS 栅电压由准静态栅压和高频小信号栅压两部分合成，采用分路同检，以实现 $\frac{C_i}{C_L} - \phi_s^*$ 和 $\frac{C_i}{C_h} - \phi_s^*$ 曲线的同步测量。

MOS 栅电压信号经低通滤波器和一次电压微分器以后，得到准静态电容倒数信号 $\frac{C_i}{C_L}$ ；

MOS 栅电压信号经高通选频滤波器-峰值检波器以后，得到高频电容倒数信号 $\frac{C_i}{C_h}$ ；同时，加法器输出 ϕ_s^* 信号。

4. $\frac{C_i}{C_L} - \phi_s^*$ 和 $\frac{C_i}{C_h} - \phi_s^*$ 曲线同步限幅差放

当界面态较低时，两条曲线在耗尽区难以区分开，即 $C_L \approx C_h$ 。这时，(4) 式可以写为如下形式：

$$N_{ss} = \frac{C_i}{qA} \frac{\Delta\left(\frac{C_i}{C}\right)}{\left(\frac{C_i}{C_L} - 1\right)^2}, \quad (21)$$

其中， $\Delta\left(\frac{C_i}{C}\right) = \frac{C_i}{C_h} - \frac{C_i}{C_L}$ 。

将 $\frac{C_i}{C_L}$ 和 $\frac{C_i}{C_h}$ 信号送入同步限幅差放器，使其差值 $\Delta\left(\frac{C_i}{C}\right)$ 限幅放大。这样，可以把很相近的两条曲线分开。

四、实 验

1. 样品

N型硅单晶片；电阻率为 $1 \Omega \cdot \text{cm}$ 左右； $\langle 100 \rangle$ 晶向； SiO_2 抛光； 1100°C 湿氧生长二

氧化硅,厚度约 1000 Å; 蒸发铝点,直径为 1 mm; 在 N₂-H₂ 中退火: 380°C, 30 min.

2. 典型的实验曲线和实验结果

图 5 给出 (a) ϕ_s^*-V , (b) $\frac{C_i}{C_h}-V$, (c) $\frac{C_i}{C_L}-V$, (d) $\Delta\left(\frac{C_i}{C}\right)-V$ 曲线组合图。

由图 5(b) 得到 $N = 4.2 \times 10^{15} \text{cm}^{-3}$, 计算出 $\phi_f = 0.33 \text{V}$ 。

由图 5(a) 得到 $|\phi_s^*(V_{fb})| - 2\phi_f = 0.28 \text{V}$ 。据 (20) 式, $\phi_s^*(V_{fb}) = 0.28 \text{V}$, 得到 $V_{fb} = -1.4 \text{V}$ 。

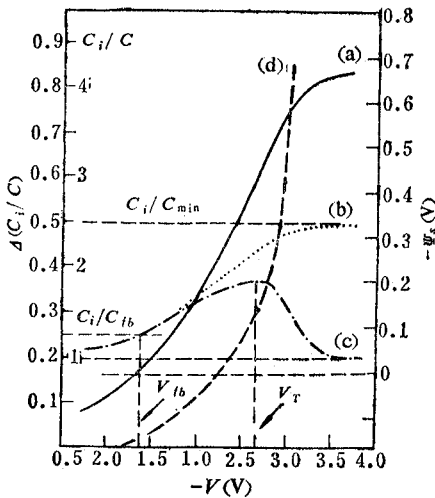


图 5 典型的实验曲线

由图 5(c) 得到 $V_T = -2.7 \text{V}$ 。

由 (21) 式和图 5(a)、(c)、(d) 计算出 N_{ss} , 由 (20) 式确定 ϕ_s 零点, 并得到 $N_{ss}-q\phi_s$ 曲线, 如图 6 所示。

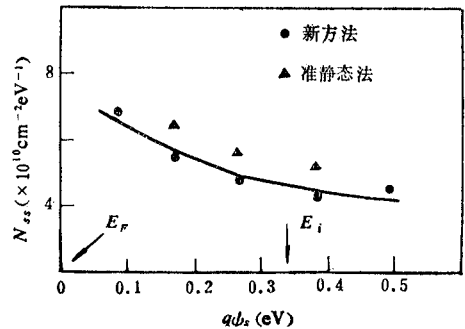


图 6 界面态分布

为了与传统的方法^[1,2]进行比较,我们用 410 型 $C-V$ 描绘器 (Model 410 $C-V$ plotter) 对样品进行了高频 $C-V$ 测量和准静态 $C-V$ 测量,得到了两条归一化 $C-V$ 曲线。由于受到氧化层电容决定的信号电平的限制,测量的线距最大可放大到 2—4 mm,但仍能读出。测量结果如图 6 中“▲”标记所示。禁带中部的 $N_{ss} \approx 5 \times 10^{10} \text{cm}^{-2} \cdot \text{eV}^{-1} \pm 25\%$ 。用本文方法测量样品时,由于同步差分放大系数可调,可把高、低频归一化 $C-V$ 曲线之间的线距放大到 20—50 mm,测量灵敏度得到了较大改善。

对于低界面态的样品 ($N_{ss} < 1 \times 10^{10} \text{cm}^{-2} \cdot \text{eV}^{-1}$),用传统的方法^[1,2]测量时,得到的高、低频 $C-V$ 曲线基本上重迭,而用本文方法则能方便地检测出它们间的差量,并且与用锁相技术(类似于电导法)测量的结果一致。

五、结 论

本文描述了一种快速、准确测定 Si-SiO₂ 低界面态密度及其分布的“MOS 恒流准静态小信号测量技术”。此技术与传统的准静态技术^[1,2]相比,有如下优点:

(1) 可同步测量 MOS 的准静态电容倒数,高频电容倒数,避免了高、低频 $C-V$ 曲线的电压时差,并简化了界面态密度的数据处理程序。

(2) 可直接测量 ϕ_s-V 曲线,省去了伯格伦数值积分程序。

(3) 采用了限幅差放技术,把测量灵敏度提高了一个量级,可测量的最低界面态密度为 $10^9 \text{ cm}^{-2} \cdot \text{eV}^{-1}$.

此技术对于 MOS 界面态机理的研究和工艺监控将是一个有用的工具。

参 考 文 献

- [1] M. Kuhn, *Solid-State Elect.*, 13(1970), 837.
- [2] R. Castagne and A. Vaipaille, *Surf. Sci.*, 28(1971), 157.
- [3] A. Goetzberger, E. Klasmann, M. J. Schulz, *CRC Critical Reviews in Solid-State Sci.*, 7(1976), 9.
- [4] C. N. Berlund, *IEEE Trans. on ED*, ED-13(1966), 701.

MOS CONSTANT CURRENT QUASISTATIC SMALL-SIGNAL TECHNIQUE FOR DETERMINATION OF LOW INTERFACE STATE DISTRIBUTION OF Si/SiO₂ SYSTEM

Tan Changhua, Xu Mingzhen, Li Shudong

(Department of Computer Science and Technology, Beijing University)

A new technique called "MOS constant current quasistatic small-signal technique" is given. Using this technique the quasistatic capacitance, high frequency capacitance and semiconductor surface potential of MOS capacitor can be measured simultaneously, and the low interface state distribution of Si/SiO₂ system can also be rapidly and accurately determined. Due to the use of synchronous differential amplification technique with limited amplitude, the sensitivity of the new technique in measuring the interface state density is raised about an order of magnitude.