

单位元波开关电容滤波器的新实现*

谷 群 山 王 文 焯
(北 方 交 通 大 学)

提 要

本文给出了实现单位元波开关电容滤波器适配器的几个新电路。这些新适配器电路仅用一个单位增益器和一个两相时钟信号,而且电路特性对主寄生电容效应极不敏感。文中还分析了次寄生电容(包括电容器上极板对衬底的寄生电容和开关的寄生电容)对电路特性的影响。分析表明,整个次寄生电容效应表现为对反射系数的影响。通过调整一个电容,就可以把这种本来就很小的影响降至更小。另外,本文的电路还非常适合用于实现程控滤波器,可以有效地进行实时语音综合。最后,给出了一个五阶切比雪夫低通滤波器的例子。实验结果与理论相符。

一、引 言

单位元(unit element)串联结构的波数字滤波器具有灵敏度低、稳定性高、电路简单等特点,因而得到了广泛的应用。例如,语音线性预测编码(LPC)中的声道模型以及时分复用/频分复用(TDM/FDM)转换设备中的分路滤波器等都采用了这种结构。

七十年代后期,开关电容滤波器(SCF)脱颖而出,为模拟滤波器的集成化开创了一条新路。SCF具有体积小、重量轻、精度高、功耗低、温度特性好等优点,同时还具有数字滤波器的许多特点。通过对电容阵列的控制,它就成为实时程控滤波器(real-time programmable filter)^[1]。通过改变取样频率,它的特性便作相似移动^[2],这对语音综合、自适应滤波、跟踪滤波等有着重要意义。

文献[1]和[3]都就单位元波SCF的实现问题进行了论述。但文献[1]的方法所用运放数目较多,且所用时钟较复杂;文献[3]的方法则不能消除主寄生电容的影响。本文将给出几种实现单位元串联适配器(adaptor)的新电路。这些新电路仅采用一个单位增益器和一个两相时钟信号,而且电路特性对主寄生电容(电容下极板对地的寄生电容)效应极不敏感。本文还分析了次寄生电容对适配器特性的影响。分析指出,所有次寄生电容的效应集中表现为对反射系数的影响。只需调整一只电容就可将这种本来就很小的影响降至更小。另外,本文还给出了适合于程控的适配器电路,用它可以进行有效的实时语音综合。最后,给出了一个五阶切比雪夫(Chebyshev)单位元低通滤波器的例子。实验结果与理论相符。

* 1984年1月25日收到,1985年1月15日修改定稿。

二、串联单位元网络的波 SCF 实现

1. 基本概念 所谓单位元是指具有四分之一波长的无耗传输线。图 1 为由五个单位元构成的五阶低通滤波器。\$R_i\$ 为各单位元的特性阻抗，\$T/2\$ 为各单位元的时延。

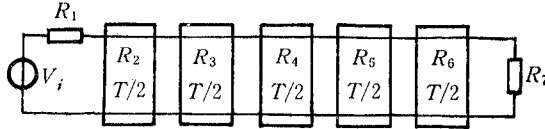


图 1 五阶单位元低通滤波器

设电压入射波为 \$A\$，电压反射波为 \$B\$，并定义

$$\left. \begin{aligned} A &= V + RI, \\ B &= V - RI. \end{aligned} \right\} \quad (1)$$

无耗传输线方程为

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \cosh \tau p & R \sinh \tau p \\ (1/R) \sinh \tau p & \cosh \tau p \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix}, \quad (2)$$

其中 \$\tau = T/2\$，为传输线的时延。

根据式(1)、(2)，可以很简单地得到单位元的波流图^[4]，如图 2 所示。同样可得到两个单位元串联的适配器的波流图，如图 3 所示。

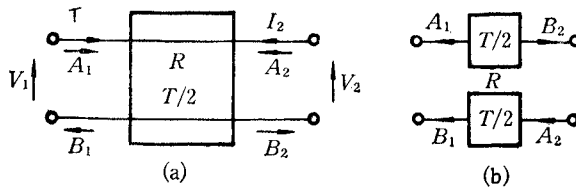


图 2 单位元符号 (a) 和单位元波流图 (b)

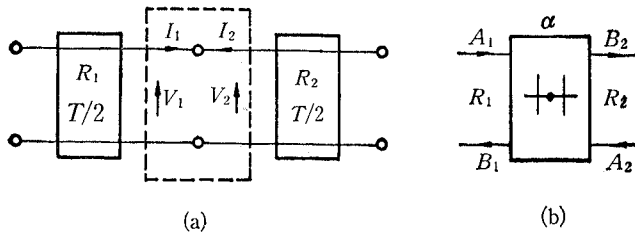


图 3 两单位元的串联 (a) 和适配器波流图 (b)

图 3 (b) 称为适配器，其输入 \$A_1\$ 和 \$A_2\$ 与输出 \$B_1\$ 和 \$B_2\$ 的关系如下：

$$\left. \begin{aligned} B_1 &= A_2 + \alpha(A_2 - A_1), \\ B_2 &= A_1 + \alpha(A_2 - A_1), \end{aligned} \right\} \quad (3)$$

其中 \$\alpha = (R_1 - R_2)/(R_1 + R_2)\$。

图 1 所示的五阶单位元低通滤波器的完整波流图如图 4 所示。可以把它看做是图 5

所示的具有时延的基本节的级联。当然,这需要在信号源的输入端添加 $T/2$ 时延,但这是无关紧要的,因为添加的时延仅使滤波器的响应增加 $T/2$ 恒时延,而对其它特性没有影响。

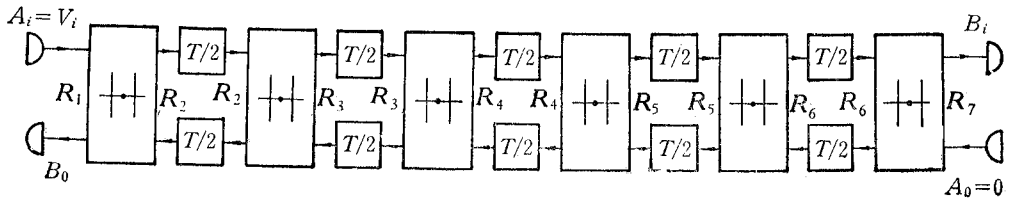


图4 五阶单位元低通滤波器的波流程图

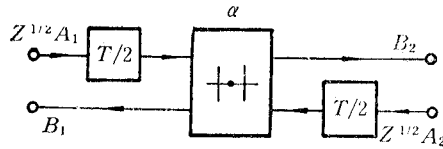


图5 具有时延的基本节

2. 基本节的开关电容实现 如上所述,一个高阶单位元波滤波器可以看做是所示多段基本节的级联。因而,单位元波滤波器的实现的关键在于基本节的实现。

考虑式(3),基本节的实现也就是在半拍时延 $T/2$ 内完成这个运算关系。为了消除主寄生电容的影响,必须考虑在整个时钟周期内,电容的下极板或者与地相接,或者与运放的输出相接。

将式(3)改写成

$$\left. \begin{aligned} B_2 &= A_1 + \alpha(A_2 - A_1), \\ B_1 &= B_2 + (A_2 - A_1). \end{aligned} \right\} \quad (4)$$

首先通过运放实现 B_2 , 再在 B_2 上迭加上电压 $(A_2 - A_1)$ 就可以求得 B_1 , 这就完成了一个基本节的综合。由于 $-1 \leq \alpha \leq 1$, 所以分两种情况来考虑基本节的实现问题, $\alpha \geq 0$ 和 $\alpha \leq 0$ 两种基本节电路的实现分别如图 6 (a)、(b) 所示。

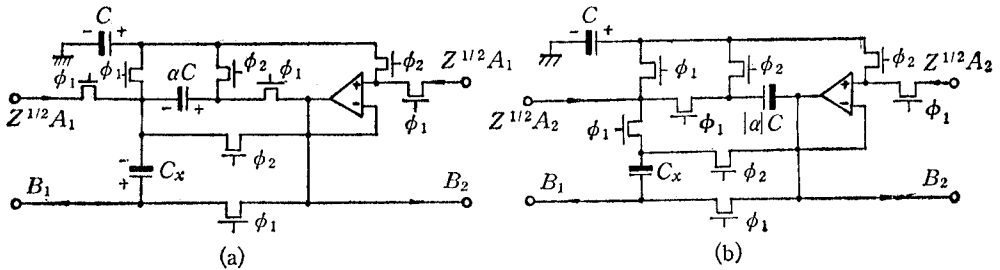


图6 两种基本节电路的 SC 实现
(a) $\alpha \geq 0$; (b) $\alpha \leq 0$

以图 6(a) 为例对电路的工作过程作一简要分析。当时钟 ϕ_1 处于高电平时,通过模拟开关,使电容 C 、 αC 和 C_x 充电,各电容上的电压分别为

$$\left. \begin{aligned} V_c &= A_1, \\ V_{\alpha c} &= V_{c_x} = A_2 - A_1. \end{aligned} \right\} \quad (5)$$

假定的相应方向标在图 6(a) 中。

在时钟 ϕ_2 处于高电平时, 电容 αC 上存贮的电荷通过单位增益器被全部转移到电容 C 上, 因而电容 C 上的电压为

$$V_c = A_1 + \alpha(A_2 - A_1). \tag{6}$$

经单位增益器缓冲输出便得到 B_2 。在得到 B_2 的同时, B_2 与 C_x 上存贮的电压迭加得到

$$B_1 = B_2 + (A_2 - A_1). \tag{7}$$

这就完成了基本节的功能。因为信号在时钟处于相位 ϕ_1 时输入, ϕ_2 时输出, 正好利用半拍 $T/2$ 时延。需要说明的是, B_1 没有经过专门缓冲, 它的缓冲是利用下一级的单位增益器完成的。与它相对应, 输入信号 $Z^{1/2}A_2$ 则不需要经过缓冲。

图 6 中, 基本节电路的实现必须根据不同情况 ($\alpha \geq 0$ 或 $\alpha \leq 0$) 采用两种不同的结构, 这对于程控是不利的, 为此, 将式 (3) 重新改写为

$$\left. \begin{aligned} B_2 &= A_2 + (1 - \alpha)(A_1 - A_2); \\ B_1 &= B_2 + (A_2 - A_1). \end{aligned} \right\} \tag{8}$$

由于 $-1 \leq \alpha \leq 1$, 所示 $0 \leq (1 - \alpha) \leq 2$ 。式(8)的实现电路如图 7 所示。一个 7 bit 程控电容阵列如图 8 所示。

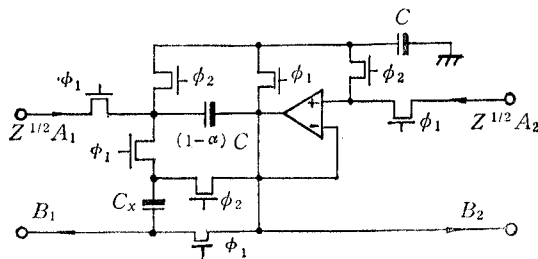


图 7 适于程控的基本节实现

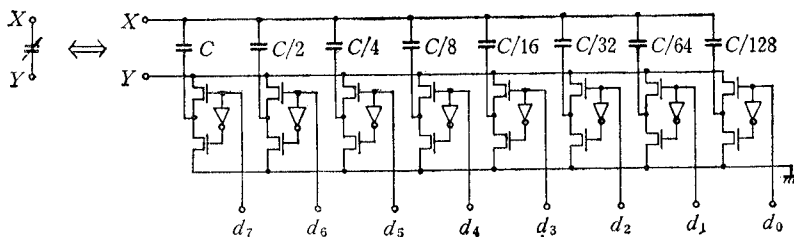


图 8 7 bit 程控电容阵列

利用图 8, 可以使得 $(1 - \alpha)C$ 的值从 $0 - (255/128)C$ 按步长 $C/128$ 调变。在控制信号 $d_0 - d_7$ 的控制下, 可实时程控。

3. 次寄生电容的分析 在集成电路中, MOS 电容器的上下极板对地、MOS 开关的源极和漏极对地都存在不同大小的寄生电容, 如图 9 所示。

在寄生电容中, 电容的下极板对地的寄生电容 C_{pm} 较大, 一般为电容器本身值的 (5—20)%, 我们称它为主寄生电容。这一寄生电容的影响必须消除, 否则电路就无法工作。而电容器的上极板对地及 MOS 开关的源极和漏极对地的寄生电容则很小, 我们称它为次寄生电容。一些文献往往不考虑次寄生电容的影响, 本文将综合考虑所有这些寄

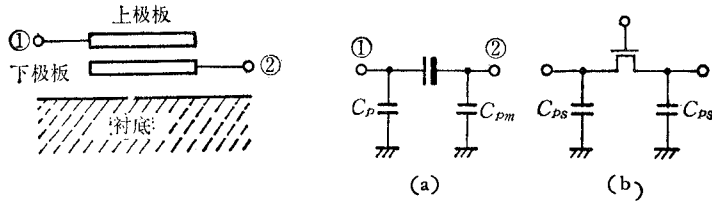


图9 MOS 电容器的寄生电容 (a) 和开关的寄生电容 (b)

生电容的影响。

以图 6(a) 的基本节电路为例，假定输入信号 $Z^{1/2}A_1$ 和 $Z^{1/2}A_2$ 都是理想的，考虑寄生电容影响后的电路重画于图 10(a)。将时钟 ϕ_1 处于高电平时的电路拓扑画于图 10(b)；当 ϕ_2 处于高电平时，电路拓扑如图 10(c) 所示。

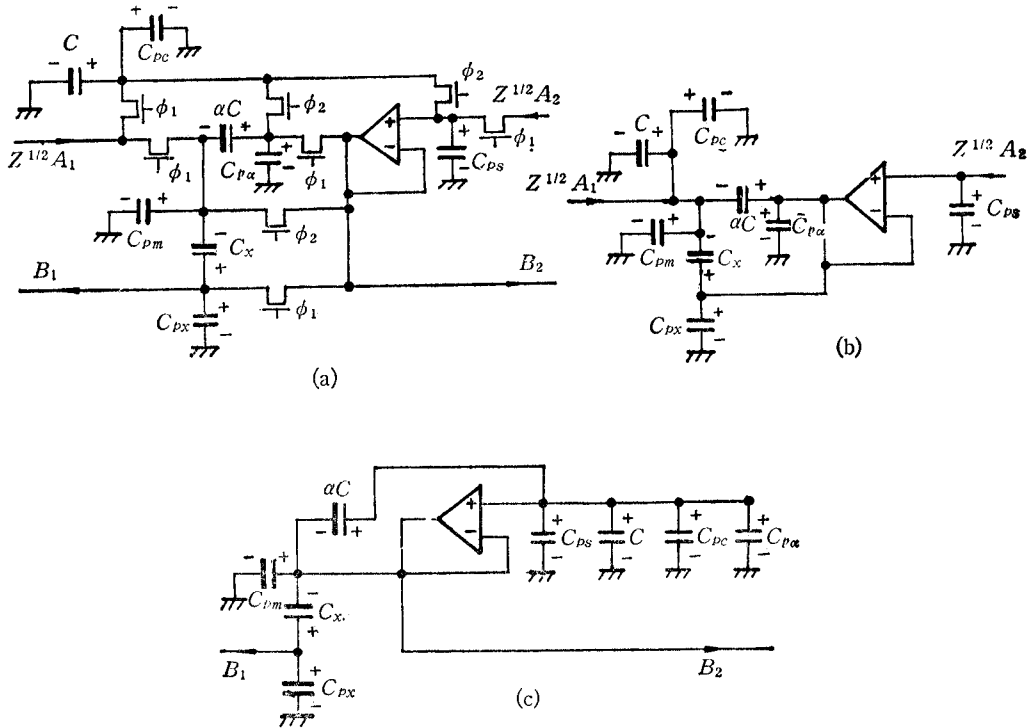


图 10 寄生电容影响的分析图

当 ϕ_1 处于高电平时(图 10(b))，电容 C 、 C_x 、 αC 以及各点的寄生电容分别被充电。

$$\left. \begin{aligned} V_c &= V_{cpc} = V_{cpm} = A_1, \\ V_{cps} &= V_{cpa} = V_{cpx} = A_2, \\ V_{ac} &= V_{cx} = A_2 - A_1. \end{aligned} \right\} \quad (9)$$

假定方向标在图 10(b) 中。

当时钟 ϕ_2 处于高电平时(图 10(c))，电容 C 、 C_{pc} 、 C_{pa} 和 C_{ps} 都接到单位增益器的输入端，主寄生电容 C_{pm} 接到单位增益器的输出端，因而它将不影响电路特性。 αC 则

通过单位增益器放电,于是,得到

$$B_2 = [A_1(C + C_{pc}) + A_2(C_{ps} + C_{pa}) + \alpha C(A_2 - A_1)] / (C + C_{pc} + C_{ps} + C_{pa}). \quad (10)$$

整理后得

$$\left. \begin{aligned} B_2 &= A_1 + (\alpha + \delta_2)(A_2 - A_1), \\ \delta_2 &= [(1 - \alpha)(C_{ps} + C_{pa}) - \alpha C_{pc}] / (C + C_{ps} + C_{pc} + C_{pa}). \end{aligned} \right\} \quad (11)$$

B_1 的计算模型如图 11 所示. 可以求得

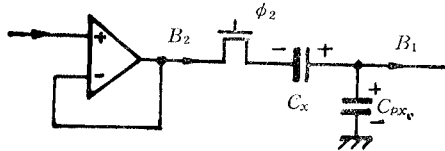


图 11 B_1 的计算模型

$$B_1 = C_x / (C_x + C_{px})(B_2 + A_2 - A_1) + C_{px} / (C_x + C_{px})A_2.$$

整理后得

$$\left. \begin{aligned} B_1 &= A_2 + (\alpha + \delta_1)(A_2 - A_1), \\ \delta_1 &= (C_x \delta_2 - \alpha C_{px}) / (C_x + C_{px}). \end{aligned} \right\} \quad (12)$$

综合式 (11), (12) 便得到考虑次寄生电容影响后的电路特性为

$$\left. \begin{aligned} B_1 &= A_2 + (\alpha + \delta_1)(A_2 - A_1), \\ B_2 &= A_1 + (\alpha + \delta_2)(A_2 - A_1), \\ \delta_2 &= [(1 - \alpha)(C_{ps} + C_{pa}) - \alpha C_{pc}] / (C + C_{ps} + C_{pc} + C_{pa}), \\ \delta_1 &= (C_x \delta_2 - \alpha C_{px}) / (C_x + C_{px}). \end{aligned} \right\} \quad (13)$$

从式 (13) 可知, 整个次寄生电容效应集中表现为对反射系数 α 的影响. 调整电容 C 或 αC 可使 B_1 或 B_2 所受影响得到补偿. 例如要使 B_1 所受影响得到补偿, 可令

$$\alpha + \delta_1 \Rightarrow \alpha, \quad (14)$$

则

$$\alpha + \delta_2 \Rightarrow \alpha + (\delta_2 - \delta_1) \quad (15)$$

由式 (13),

$$\delta_2 - \delta_1 = C_{px}(\delta_2 + \alpha) / (C_x + C_{px}). \quad (16)$$

一般情况下, $\delta_2 \ll 1$, $-1 < \alpha < 1$, 因而

$$|\alpha + \delta_2| < 1. \quad (17)$$

由式 (16) 和式 (17)

$$|\delta_2 - \delta_1| < C_{px} / (C_x + C_{px}) < C_{px} / C_x \triangleq \varepsilon. \quad (18)$$

ε 称为次寄生电容的寄生率.

同样的分析表明, 图 6 (b) 和图 7 两个电路都具有与图 6 (a) 类似的特性, 所有次寄生电容的效应都集中表现在对反射系数 α 的影响上. 只要适当调整与 α 相关的电容, 就可以使这一效应对 B_1 (或 B_2) 产生的影响得到完全补偿. 而这一效应引起的 B_2 (或 B_1) 的反射系数的改变不超过一个次寄生电容的寄生率 ε . 由于波滤波器对反射系数的灵敏度极低, 因而反射系数的这一很小的改变对电路特性几乎没有什么影响. 限于篇幅, 这里不作深入讨论.

三、实验结果

为了验证电路的正确性,用分立元件组装了一个五阶切比雪夫单位元低通滤波器,其参考原型电路和等效波流图分别如图 1 和图 4 所示。

电路的技术指标: 通带波动为 0.177 dB; 截止频率为 $1/8 f_s = 3 \text{ kHz}$; 取样率 $f_s = 24 \text{ kHz}$ 。

从文献 [5] 查得如下数据 (见表 1)。(文献 [3] 也曾引用此例。)

实际装置的波 SCF 采用图 6 的两个电路构成。 $\alpha > 0$ 时采用图 6(a); $\alpha < 0$ 时采用图 6(b)。整体电路如图 12 所示。图中,单位电容 C 取 3300 pF,各适配器中的 C_x 一律取 2700 pF,单位增益器由 BG 313 运放构成,开关则选用 MC 14066。实验曲线由网络分析仪 HP 3570 A 测得,如图 13 所示。从零频—2.2 kHz,通带波动 $\leq 0.177 \text{ dB}$; 从 2.2 kHz—3 kHz,特性不十分理想,通带波动为 0.42 dB; 这主要是由于运放的非理想特性所致,同时,元件有误差,开关又有寄生效应等造成的。

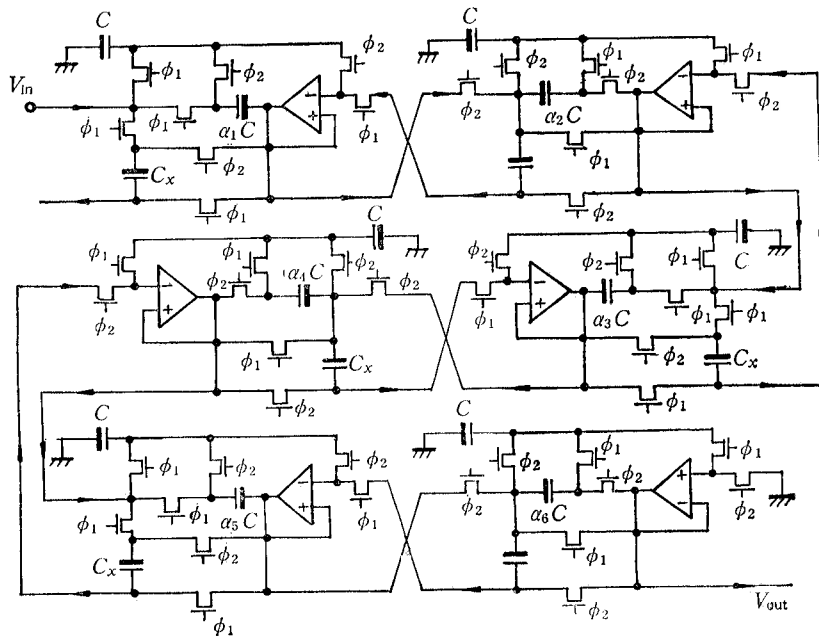


图 12 五阶低通波 SCF

表 1 五阶单位元低通滤波器的数据

	0	1	2	3	4	5	6
R	1	3.404	0.3048	5.256	0.3048	3.404	1
α	—	-0.5459	0.8356	-0.8904	0.8904	-0.8356	0.5459

在每个电容器的下极板上对地串接一个 1800 pF 的电容后,测得的滤波器特性曲线

如图 14 所示, 它与未串接寄生电容时的特性几乎没有差别; 仅在截止频率处衰耗增大了 0.05 dB, 变为 0.47 dB; 阻带则根本看不出差别。因此可得出这样的结论, 即本文设计的电路对主寄生电容效应是极不敏感的。

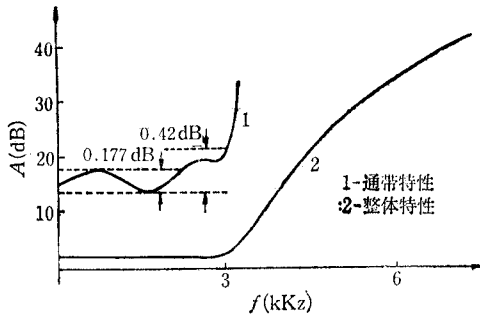


图 13 五阶低通波 SCF 幅频特性曲线

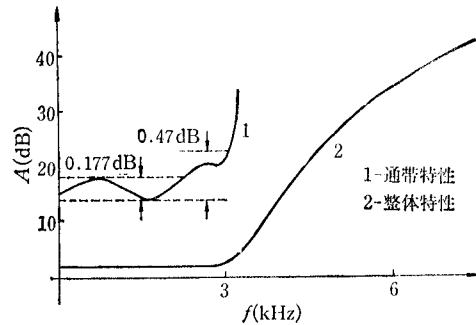


图 14 串接 1800 pF 的主寄生电容后波 SCF 幅频曲线

四、结 束 语

本文给出了对寄生电容效应不灵敏的波 SCF 的新实现。具有 $T/2$ 时延的适配器是用一只单位增益器构成的, 整个电路由两相时钟信号驱动, 所以电路硬件和时钟都比较简单。电路还有效地抑制了主寄生电容的影响。通过对次寄生电容的分析表明, 次寄生电容效应通过调整一只电容器也就可得到较好的补偿。文中还给出了适于程控的单位元波 SCF 电路。

最后的实验结果表明, 所设计的电路是可行的、有效的。

工作中得到杜锡钰教授指导。黄大卫老师、张世演副教授、莫悟生副研究员曾给予许多帮助, 全文由籍义忠老师审阅, 在此一并表示感谢。

参 考 文 献

- [1] U. Kleine, D. Herbst, B. Hoefflinger, B. J. Hosticka and R. Schweer, *Electron. Lett.*, **17**(1981), 600.
- [2] K. Martin, *IEEE Trans. on CAS*, **CA3-30**(1983), 462.
- [3] J. Mavor, H. M. Reekie, P. B. Denyer, S. O. Scanlan and T. M. Curran, *IEEE J. of SC*, **SC-16**(1981), 716.
- [4] A. Fettweis, *Arch. Elektr. Übertr.*, **25**(1971), 79.
- [5] R. Levy, *IEEE Trans. on MTT*, **MTT-13** (1965), 514.

NOVEL REALIZATION OF UNIT ELEMENT WAVE SWITCHED CAPACITOR FILTER

Gu Qunshan, Wang Wenxuan

(Northern Jiaotong University)

In this paper some novel adaptor circuits are proposed to realize the unit element wave switched capacitor filters driven by two phase clock signals. These circuits are very insensitive to the bottom plate parasitic capacitances. To realize an adaptor only one unit-gain buffer is needed. The effects of top plate parasitic capacitances and switch parasitic capacitances on the adaptor are analyzed. The results show that the effects of the parasitics are small and can be reduced further by changing only one of the capacitances. These circuits are adaptable for realizing programmable filters and very useful to the PLC real-time speech synthesis. As an example, a 5th order unit element low-pass filter is given. The experimental results are in good agreement with the theoretical ones.