

## 阈算术代数系统及多值电流型 CMOS 电路设计

姚茂群<sup>\*①</sup> 张官志<sup>①</sup> 施锦河<sup>②</sup>

<sup>①</sup>(杭州师范大学信息科学与工程学院 杭州 310018)

<sup>②</sup>(浙江大学信息与电子工程学系 杭州 310027)

**摘 要:** 该文根据电流信号易于实现算术运算的特点, 定义了阈算术运算及非负运算, 建立了一个适合于电流型电路设计的阈算术代数系统, 并在阈算术代数系统中定义和图作为阈算术函数的图形表示。在此基础上, 通过三值电流型 CMOS 电路的设计实例, 阐述了运用和图将逻辑函数转化为阈算术函数的电流型 CMOS 电路设计方法。采用 TSMC 0.18  $\mu\text{m}$  CMOS 工艺参数的 HSPICE 模拟结果表明, 所设计的电路具有正确的逻辑功能。阈算术代数系统的提出及和图的运用为电流型电路设计提供了一种新的简单有效的方法。

**关键词:** 电流型 CMOS 电路; 阈算术代数系统; 阈算术函数; 和图; 多值逻辑

中图分类号: TN433; TN79

文献标识码: A

文章编号: 1009-5896(2012)07-1773-06

DOI: 10.3724/SP.J.1146.2011.01185

## Threshold-arithmetic Algebraic System and Design of Multiple-valued CMOS Circuits

Yao Mao-qun<sup>①</sup> Zhang Guan-zhi<sup>①</sup> Shi Jin-he<sup>②</sup>

<sup>①</sup>(School of Information Science and Engineering, Hangzhou Normal University, Hangzhou 310018, China)

<sup>②</sup>(Department of Information & Electronic Engineering, Zhejiang University, Hangzhou 310027, China)

**Abstract:** Based on the characteristics of current-mode circuits, which can easily realize arithmetic operations, the threshold-arithmetic operation and the nonnegative operation are defined in this paper, and the threshold-arithmetic algebraic system suitable to design current-mode circuits is established. Then, HE map is defined and used as the graphic representation of threshold-arithmetic functions, and the method of converting traditional logic function to threshold-arithmetic function with HE map is expounded. Finally, the design method of current-mode CMOS circuits based on threshold-arithmetic algebraic system and HE map is proposed. The HSPICE simulation results using TSMC 0.18  $\mu\text{m}$  technology show that the designed current-mode CMOS circuits have the correct logic functions. The threshold-arithmetic algebraic system is a new simple and effective method for designing the current-mode circuits.

**Key words:** Current-mode CMOS circuits; Threshold-arithmetic algebraic system; Threshold-arithmetic function; HE map; Multi-valued logic

### 1 引言

随着大规模集成电路的发展, 人们对低电压、低功耗电路的设计要求更加迫切<sup>[1-4]</sup>。电流型电路以其具有高速度、宽带宽、失真小等优点, 一直受到国际学术界的关注<sup>[4,5]</sup>, 尤其在实现多值逻辑特别是高基值逻辑电路方面, 电流型电路比电压型电路具有明显的优势<sup>[4-6]</sup>。多值逻辑电路由于提高了电路信息密度, 减少了输入输出的引线数, 一直得到国际上学者的重视<sup>[7,8]</sup>。

电流信号易于实现加法、减法、倍乘等算术运算, 若能以算术运算形式表示电流型电路逻辑关系,

将有助于电流型电路设计的简化<sup>[9,10]</sup>。然而, 现有的逻辑电路代数系统主要以与、或、非运算为基本运算构成, 更适于电压型电路的设计实现, 如布尔代数系统与格代数系统。模代数系统中引入了模加法运算及模乘法运算, 有利于电流型电路设计, 但其代数结构复杂, 根据模运算设计电路难度较大<sup>[8]</sup>。为充分发挥电流信号的运算特点, 本文提出了阈算术代数系统, 定义阈算术运算及非负运算为其基本运算, 提出以阈算术函数表示电流型电路的逻辑关系, 并定义了阈算术函数的图形表示——和图。进一步提出基于和图的三值电流型 CMOS 电路设计方法, 所设计的电路结构简单, 经 HSPICE 仿真软件模拟具有正确的逻辑功能。和图在电流型 CMOS 电路设计中的应用, 达到了简化电流型电路设计的目的。

2011-11-14 收到, 2012-03-09 改回

国家自然科学基金(61071062)资助课题

\*通信作者: 姚茂群 yaomaqun@163.com

## 2 阈算术代数系统

首先提出一个对任意基数  $R$  完备的运算集合, 其中定义信号变量  $x, y, z \in (0, 1, 2, \dots, m)$  为  $m$  值逻辑信号, 阈值  $t, t_1, t_2 \in (0.5, 1.5, \dots, m - 0.5)$ ,  $m$  为正整数。下面定义基本运算。

**定义 1** 阈算术运算。

文献[11]建立了基于开关-信号理论的电流型电路设计方法。将电路中的变量分为状态变量与信号变量, 并提出了它们相互作用的联结运算。

**联结运算 I:** 描写开关信号控制元件开关状态的物理过程。

**联结运算 II:** 描写开关状态控制信号操作的物理过程。

**开关:** 信号理论就是通过信号与阈值的比较控制开关的通断从而实现对信号传输的控制。为建立阈算术代数系统, 本文将两个联结运算结合, 提出阈算术运算, 其定义为

(1) 高阈算术运算:

$$\langle x \rangle_t = \begin{cases} 1, & x > t \\ 0, & x < t \end{cases} \quad (1)$$

(2) 低阈算术运算:

$$\langle x \rangle^t = \begin{cases} 1, & x < t \\ 0, & x > t \end{cases} \quad (2)$$

(3) 双阈算术运算:

$$\langle x \rangle_{t_1}^{t_2} = \begin{cases} 1, & t_1 < x < t_2 \\ 0, & \text{其它} \end{cases} \quad (3)$$

式(1)–式(3)中,  $x \in (0, 1, 2, \dots, m)$ , 阈值  $t, t_1, t_2 \in (0.5, 1.5, \dots, m - 0.5)$ ,  $m$  为正整数。

电流型 CMOS 电路中, 包括串联开关传输运算与并联开关传输运算。串联开关传输运算可由阈算术运算及乘法运算直接实现。对于并联开关传输运算, 其物理意义为当电路中有一个开关导通, 就能实现信号的传输, 为此本文定义了并阈算术运算, 以符号 “ $\vee$ ” 表示, 如式(4)所示。

$$\langle x \rangle_{t_1} \vee \langle y \rangle_{t_2} = \begin{cases} 0, & \langle x \rangle_{t_1} = \langle y \rangle_{t_2} = 0 \\ 1, & \text{其它} \end{cases} \quad (4)$$

我们规定并阈算术运算 “ $\vee$ ” 的优先级高于乘法运算 “ $\cdot$ ”。

根据阈算术运算的特点, 可有如下性质:

$$\left. \begin{aligned} \langle x \rangle_{t_1} \cdot \langle x \rangle_{t_2} &= \langle x \rangle^{\min(t_1, t_2)} \\ \langle x \rangle_{t_1} \vee \langle x \rangle_{t_2} &= \langle x \rangle^{\max(t_1, t_2)} \end{aligned} \right\} \quad (5)$$

$$\left. \begin{aligned} \langle x \rangle_{t_1} \cdot \langle x \rangle_{t_2} &= \langle x \rangle_{\max(t_1, t_2)} \\ \langle x \rangle_{t_1} \vee \langle x \rangle_{t_2} &= \langle x \rangle_{\min(t_1, t_2)} \end{aligned} \right\} \quad (6)$$

$$\left. \begin{aligned} \langle x \rangle^t \cdot \langle y \rangle^t &= \langle \max(x, y) \rangle^t \\ \langle x \rangle^t \vee \langle y \rangle^t &= \langle \min(x, y) \rangle^t \end{aligned} \right\} \quad (7)$$

$$\left. \begin{aligned} \langle x \rangle_{t_1} \cdot \langle y \rangle_{t_1} &= \langle \min(x, y) \rangle_{t_1} \\ \langle x \rangle_{t_1} \vee \langle y \rangle_{t_1} &= \langle \max(x, y) \rangle_{t_1} \end{aligned} \right\} \quad (8)$$

**定义 2** 非负运算。

普通算术运算中包含减法运算, 由其构成的函数运算结果可为正值或负值, 正负值混合情况的出现使代数运算复杂化。并且应用于电流型电路, 正值及负值分别代表电流信号的正向及反向, 电流的双向性使电路结构复杂化。为避免此种情况, 需限制函数值的取值范围, 因此本文定义了非负运算:

$$[F(x)] = \begin{cases} F(x), & F(x) > 0 \\ 0, & F(x) \leq 0 \end{cases} \quad (9)$$

式(9)中变量  $x \in (0, 1, 2, \dots, m)$ ,  $F(x)$  表示由算术运算和阈算术运算组成的函数。

**定义 3** 阈算术代数系统与阈算术函数。

以算术运算、非负运算及阈算术运算为基本运算组成的代数系统称为阈算术代数系统, 其逻辑关系的解析表示称为阈算术函数。

要建立一个代数系统, 首先必须证明其基本运算构成完备运算集。根据文献[8], 如果使用某组运算集合可以把任何单变量函数以变量与诸函数值之间的具体运算给予表示, 那该组运算集合也可用于表示更多变量的函数, 并因此而组成完备运算集。

由阈算术运算的特点, 可以方便地得到任意三值单变量阈算术函数  $F(x)$  的如下表示:

$$F(x) = F(0) \cdot \langle x \rangle^{0.5} + F(1) \cdot \langle x \rangle_{0.5}^{1.5} + F(2) \cdot \langle x \rangle_{1.5} \quad (10)$$

为便于区分, 本文规定以大写  $F$  表示的函数为阈算术函数, 以小写  $f$  表示的函数为逻辑函数, 在逻辑函数中 “ $\cdot$ ” “ $+$ ” 分别表示 “与” “或” 运算, 而在阈算术函数中 “ $\cdot$ ” “ $+$ ” 则分别表示算术乘法运算和算术加法运算, 表示乘法的点符可省略。按照文献[8]的定理即可证明阈算术运算和算术运算组成完备运算集。

由式(10)通过对变量的逐次展开可获得有更多变量的函数的规范展开, 以二变量三值阈算术函数  $F(x, y)$  为例, 可有

$$\begin{aligned} F(x, y) &= F(0, y) \cdot \langle x \rangle^{0.5} + F(1, y) \cdot \langle x \rangle_{0.5}^{1.5} + F(2, y) \cdot \langle x \rangle_{1.5} \\ &= F(0, 0) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle^{0.5} + F(0, 1) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle_{0.5}^{1.5} \\ &\quad + F(0, 2) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle_{1.5} + F(1, 0) \cdot \langle x \rangle_{0.5}^{1.5} \cdot \langle y \rangle^{0.5} \\ &\quad + F(1, 1) \cdot \langle x \rangle_{0.5}^{1.5} \cdot \langle y \rangle_{0.5}^{1.5} + F(1, 2) \cdot \langle x \rangle_{0.5}^{1.5} \cdot \langle y \rangle_{1.5} \\ &\quad + F(2, 0) \cdot \langle x \rangle_{1.5} \cdot \langle y \rangle^{0.5} + F(2, 1) \cdot \langle x \rangle_{1.5} \cdot \langle y \rangle_{0.5}^{1.5} \\ &\quad + F(2, 2) \cdot \langle x \rangle_{1.5} \cdot \langle y \rangle_{1.5} \end{aligned} \quad (11)$$

仿照二值代数中的术语，式(11)各项中阙算术运算的乘积可称为最小项，各变量取值下的阙算术函数值为最小项对应的系数。

可以证明在三值代数系统中有如下性质：

(a)相补率：

$$\langle x \rangle_{0.5}^{0.5} + \langle x \rangle_{0.5}^{1.5} + \langle x \rangle_{1.5} = 1 \quad (12)$$

(b)变量还原律：

$$\left. \begin{aligned} x &= \langle x \rangle_{0.5} + \langle x \rangle_{1.5} \\ 2 - x &= \langle x \rangle_{1.5} + \langle x \rangle_{0.5} \end{aligned} \right\} \quad (13)$$

(c)阈值变换律：

$$\left. \begin{aligned} \langle x \rangle_t^t &= \langle 2 - x \rangle_{2-t} \\ \langle x \rangle_{t_1}^{t_2} &= \langle x \rangle_{t_1} \cdot \langle x \rangle_{t_2} = 1 - \langle x \rangle_{t_1} \vee \langle x \rangle_{t_2} \end{aligned} \right\} \quad (14)$$

式(13)，式(14)中， $2 - x$  即为三值逻辑代数中变量  $x$  的非运算。

**定义 4** 和图。阙算术函数的图形表示，称为和图。

与逻辑函数的 K 图相似，本文提出和图为阙算术函数的图形表示。和图坐标排列与 K 图一样，其中格内填入值为对应变量取值下的阙算术函数值。如图 1 为一个任意二变量三值阙算术函数  $F(x, y)$  的和图。

	$y$	0	1	2
$x$	0	$F(0,0)$	$F(0,1)$	$F(0,2)$
1		$F(1,0)$	$F(1,1)$	$F(1,2)$
2		$F(2,0)$	$F(2,1)$	$F(2,2)$

图 1 和图的一般表示

从和图的定义可知，K 图实际上也是和图，是和图的一个子集。通过和图表示阙算术函数使其特点清晰，各输入输出项之间的关系可以得到直观判定，并且阙算术函数间的相互运算可通过对应的和图经阙算术代数运算直接得到，和图的这一特性对于阙算术函数的简化具有重要的作用。

### 3 基于和图的三值电流型 CMOS 电路设计

电路的结构设计取决于其所对应函数的运算关系。本文阙算术代数系统理论根据电流型电路易于实现算术运算的特点提出，充分发挥了电流信号在算术运算中的潜力，阙算术函数由算术运算、非负运算、阙算术运算为基本运算组成，相较于传统逻辑

函数的表示方式具有显著优势。

逻辑电路基本的电路单元是构成电路的基础，电流型 CMOS 电路中加、减、倍乘等算术运算对应的电路单元可通过电流镜及线接方便地实现<sup>[12]</sup>，图 2 为本文提出的电流型 CMOS 电路阙算术运算实现。根据逻辑电路的阙算术函数表示，结合电流型 CMOS 电路的基本算术单元，可以方便地设计出对应的电流型电路。

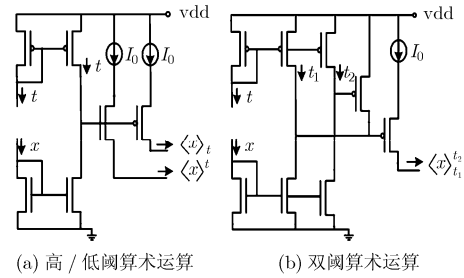


图 2 电流型 CMOS 阙算术运算电路

本文以三值电流型 CMOS 电路设计为例，提出一种基于和图的三值电流型 CMOS 电路设计方法。K 图是和图的一个子集，我们将待设计逻辑函数的 K 图称为目标和图，可以写出阙算术函数规范展开形式，再通过式(12)–式(14)的性质化简函数式。结合图 2 所示的单元电路就可以设计出相应的电流型 CMOS 电路。然而阙算术函数的函数式往往较为复杂，难以直观采用阙算术运算的性质化简。为此本文提出一种基于和图设计三值电流型 CMOS 电路的方法，步骤如下：

- (1)根据所需设计电路的逻辑函数，画出 K 图，即目标和图。
- (2)观察目标和图的特点，构造一个较为简单的阙算术函数，使其和图与目标和图尽可能相似。
- (3)再构造一个或多个和图将其与步骤(2)的和图进行阙算术代数运算得到目标和图，由此图形运算过程求得对应的阙算术函数表达式。
- (4)根据所得的阙算术函数，结合图 2 的单元电路，设计出相应的三值电流型 CMOS 电路。

步骤(3)中，和图的阙算术代数运算具体包括阙算术运算及加法、减法(非负)、乘法 3 种算术运算形式。图 3 所示为高阙算术运算相应的和图运算。

步骤(3)中，和图的阙算术代数运算具体包括阙算术运算及加法、减法(非负)、乘法 3 种算术运算形式。图 3 所示为高阙算术运算相应的和图运算。

**例 1** 设计三值比较运算的电流型 CMOS 电路。当  $x > y$  时，输出为 0； $x = y$  时，输出为 1； $x < y$  时，输出为 2。

如图 4(a)为三值比较运算的 K 图，即目标和图。由比较运算包含的实际算术意义，容易想到对  $x$  与  $y$  做相减运算，结合目标和图的特点，可构造出阙

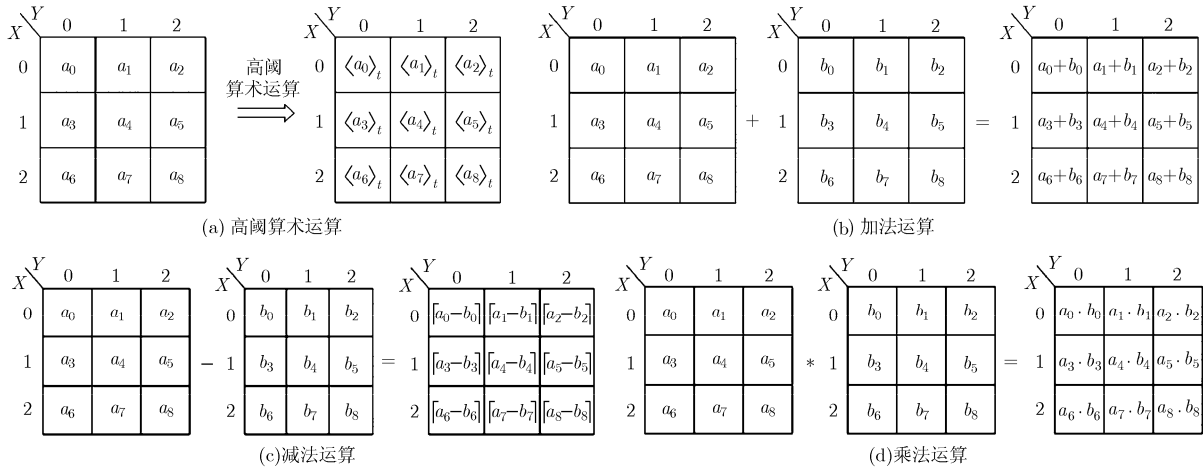


图 3 和图的高阈算术代数运算

算术函数  $F_1(x, y) = [y + 1 - x]$ , 其和图与目标和图相似, 如图 4(b)所示。

比较图 4(a), 4(b), 对所构造的阈算术函数  $F_1(x, y)$  做进一步的阈算术代数运算, 使最终得到的阈算术函数的和图与目标和图相同, 由此可得

$$F_2(x, y) = \langle F_1(x, y) \rangle_{0.5} + \langle F_1(x, y) \rangle_{1.5} = \langle [y + 1 - x] \rangle_{0.5} + \langle [y + 1 - x] \rangle_{1.5} \quad (15)$$

根据式 (15) 设计出三值比较运算的电流型 CMOS 电路, 如图 4(c)所示, 输入电流信号  $x$  首先经过电流镜反向再接入电路。

**例 2** 设计三值二变量模三乘运算  $f_1(x, y) = x \otimes y$  的电流型 CMOS 电路。

模三乘运算的目标和图如图 5(a)所示, 由目标和图发现在  $x = 0$  或  $y = 0$  时, 阈算术函数的值为 0。因此  $f_1(x, y)$  对应的阈算术函数可以表示成如下形

式:

$$F_4(x, y) = F_3(x, y) \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle_{0.5} \quad (16)$$

式 (16) 中函数  $F_3(x, y)$  表示对目标和图进行裁剪, 即不考虑  $x=0$  或  $y=0$  的和图对应的阈算术函数。裁剪后变量  $x$  与  $y$  的取值范围由三值变为二值, 目标和图的规模大幅减少。构造和图并通过图形间的相互运算得到最终和图, 过程如图 5(b)所示。

由图 5(b)得出阈算术函数  $F_3(x, y)$  的表达式:

$$F_3(x, y) = 1 + \langle x + y \rangle_{2.5}^{3.5} \quad (17)$$

因此, 模三乘运算经和图化简后, 最终的阈算术函数表达式为

$$F_4(x, y) = [1 + \langle x + y \rangle_{2.5}^{3.5}] \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle_{0.5} \quad (18)$$

由式 (18) 设计出二变量模三乘运算的电流型 CMOS 电路, 如图 5(c)所示。

采用 TSMC 0.18  $\mu\text{m}$  CMOS 标准工艺参数对图 5(c)电路进行 Hspice 模拟, 模拟时选取逻辑值 (0, 1, 2) 相对应的电流值分别为 (0, 10  $\mu\text{A}$ , 20  $\mu\text{A}$ ), 并取  $v_{\text{dd}} = 1.8 \text{ V}$ , 负载为图 2(a)所示高阈算术运算电路。模拟得到的电路瞬态特性如图 5(d)所示, 模拟结果表明所设计电路具有正确的逻辑功能, 电路的平均延迟为 0.69 ns, 体现了电流型电路的高速特点。

例 2 二变量模三乘运算的电流型 CMOS 电路设计过程, 充分发挥了图形表示的直观性, 利用目标和图构造阈算术函数, 再通过所构造的阈算术函数的和图与目标和图比较, 对阈算术函数做进一步阈算术代数处理, 最终得出所设计逻辑函数的阈算术函数表示。和图方法的设计过程具有规范性和普遍适用性。电路设计的过程简单, 所设计的电路结构简单并且具有整形功能。阈代数系统及和图方法的运用简化了电流型 CMOS 电路的设计。目前电流型数字电路设计的主要方法是由开关-信号理论作指

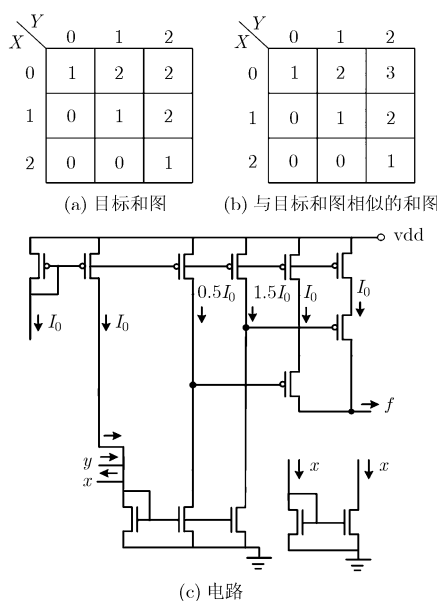


图 4 三值比较运算的电流型 CMOS 电路

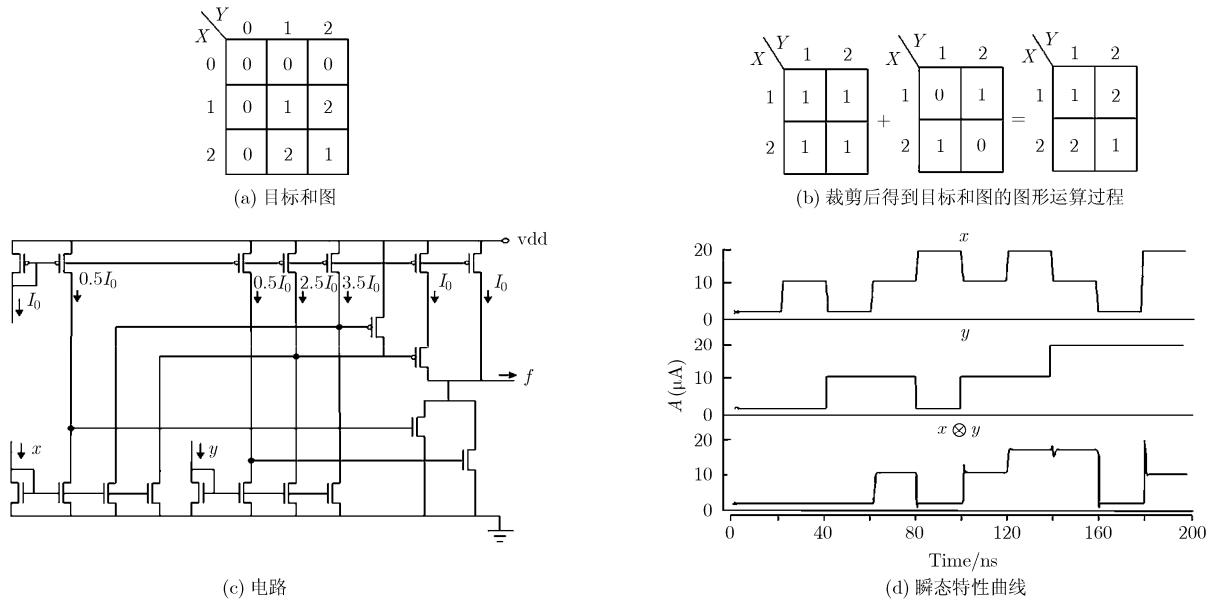


图 5 二变量模三乘运算的电流型 CMOS 电路

导<sup>[6,8,12,13]</sup>，但开关-信号理论中电流型电路定义的基本运算未充分运用电流信号易于求和、相减、倍乘等特性。并且开关-信号理论指导电流型电路设计时，没有提出系统的逻辑函数化简方法，逻辑电路的函数表示往往通过其真值表或 K 图直接得到，电路设计过程具有特殊性。本文提出的阈算术代数系统理论及基于和图的设计方法，充分利用电流信号易于求和、相减、倍乘的特性，使电流型电路的设计及函数化简过程简单、规范。因此本文提出的阈算术代数系统及电流型电路设计方法具有系统、规范和高效的特点。

#### 4 结束语

电流信号易于实现算术运算，这一特性使电流型电路在算术运算和多值领域展示了巨大潜力。本文定义了阈算术运算、非负运算，证明了阈算术运算与算术运算构成完备集，从而建立了阈算术代数系统，并进一步提出了和图为阈算术函数的图形表示。最后将阈算术代数系统应用于三值电流型 CMOS 电路设计，提出了基于和图的电流型三值 CMOS 电路设计方法，利用和图将逻辑函数表示成阈算术函数形式，所得的函数形式简单，适合电流型 CMOS 电路的实现。所设计的电路经 Hspice 模拟具有正确的逻辑功能，阈算术代数系统的提出为电流型电路的设计提供了一种新的简单有效的方法。

#### 参考文献

- [1] Aan-Tuan D, Kong Z H, Yeo K S, *et al.* Design and sensitivity analysis of a new current-mode sense amplifier for low-power SRAM[J]. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2011, 19(2): 196-204.
- [2] 殷树娟, 李翔宇, 孙义和. 标准数字工艺下 16 位精度低电压低功耗  $\Sigma\Delta$  模数调制器设计[J]. *电子与信息学报*, 2010, 32(1): 464-469.
- [3] Yin Shu-juan, Li Xiang-yu, and Sun Yi-he. Design of 16 bit low-power  $\Sigma\Delta$  modulator with standard digital technology [J]. *Journal of Electronics & Information Technology*, 2010, 32(1): 464-469.
- [4] Trescases O, Prodić A, and Wai Tung-ng. Digitally controlled current-mode DC-DC converter IC[J]. *IEEE Transactions on Circuits and Systems*, 2011, 58(1): 219-231.
- [5] Yuan F. Low-voltage CMOS current-mode circuits: topology and characteristics[J]. *IEE Proceedings-Circuits Devices and Systems*, 2006, 153(3): 219-230.
- [6] Bhatia V, Pandey N, and Bhattacharyya A. A 4-bit expandable algorithmic current-mode analog to digital converter for use in digital control systems[C]. India International Conference on Power Electronics (IICPE), New Delhi: IICPE, 2010: 1-4.
- [7] 盛法生, 杭国强, 吴训威. 多值模运算的 I<sup>2</sup>L 电路实现[J]. *浙江大学学报(理学版)*, 2002, 29(1): 50-54.
- [8] Sheng Fa-sheng, Hang Guo-qiang, and Wu Xun-wei. I<sup>2</sup>L circuits design of multiple-valued modulo-operations [J]. *Journal of Zhejiang University (Science Edition)*, 2002, 29(1): 50-54.
- [9] 高虹, 汪鹏君. 三值钟控传输门绝热逻辑电路研究[J]. *电路与系统学报*, 2011, 16(3): 93-97.
- [10] Gao Hong and Wang Peng-jun. Study on ternary clocked transmission gate adiabatic logic circuit[J]. *Journal of Circuits and Systems*, 2011, 16(3): 93-97.

- [8] 吴训威. 多值逻辑电路设计原理[M]. 杭州: 杭州大学出版社, 1994: 18-46.  
Wu Xun-wei. Design Principles of Multivalued Logic Circuits [M]. Hangzhou: Hangzhou University Press, 1994: 18-46.
- [9] 杭国强, 应时彦. 新型电流型 CMOS 四值边沿触发器设计[J]. 浙江大学学报(工学版), 2009, 43(8): 1970-1974.  
Hang Guo-qiang and Ying Shi-yan. Novel current-mode CMOS quaternary edge-triggered flip-flops [J]. *Journal of Zhejiang University (Engineering Science)*, 2009, 43(8): 1970-1974.
- [10] El-Hariry Yassmeen M, and Madian A H. MOS Current mode logic realization of digital arithmetic circuits[C]. 2010 International Conference on Microelectronics (ICM 2010), Cario: ICM, 2010: 128-131.
- [11] Wu X W and Deng X W. Design of ternary current-mode CMOS circuits based on switch-signal theory[J]. *Journal of Electronics*, 1993, 10(3): 193-202.
- [12] 沈继忠, 邵志龙, 蒋征科. 基于并联开关的低电压低功耗电流型 CMOS 电路设计[J]. 电子与信息学报, 2004, 26(8): 1325-1331.  
Shen Ji-zhong and Shao Zhi-long, Jiang Zheng-ke. Design of low voltage low power current-mode CMOS circuits based on parallel switches[J]. *Journal of Electronics & Information Technology*, 2004, 26(8): 1325-1331.
- [13] 杭国强. 基于开关信号理论的电流型 CMOS 多值施密特电路设计[J]. 电子学报, 2006, 34(5): 924-927.  
Hang Guo-qiang. Design of current-mode CMOS multiple-valued Schmitt triggers based on switch-signal theory[J]. *Acta Electronica Sinica*, 2006, 34(5): 924-927.
- 姚茂群: 女, 1967 年生, 博士, 教授, 从事数字集成电路与系统、嵌入式系统与应用研究.
- 张官志: 男, 1986 年生, 硕士生, 研究方向为数字集成电路与系统设计.
- 施锦河: 男, 1984 年生, 博士生, 研究方向为脑机接口、低功耗设计.