

一种适用于 IEEE802.15.4 协议的全集成 CMOS 复数滤波器

钟伦贵^{①②} 杨海钢^① 刘飞^① 高同强^① 张辉^{①②}

^①(中国科学院电子学研究所 北京 100190)

^②(中国科学院研究生院 北京 100049)

摘要: 复数滤波器是低中频结构接收机中的一个重要模块,起到镜像抑制的作用。该文针对 IEEE802.15.4 的低功耗要求,提出了一种可以灵活配置共模反馈模块的伪差分结构 OTA,该 OTA 具有内部共模前馈和共模检测功能,适用于级联应用。基于该 OTA 结构实现了一个 3 阶巴特沃斯 Gm-C 复数滤波器,中心频率在 1 MHz,带宽 1.3 MHz,带内群延时波动小于 0.16 μ s,镜像抑制能力满足 IEEE802.15.4 协议要求。该文还提出了一种频率调节方法,用于控制复数滤波器的中心频率,与传统的锁相环结构相比,该调谐电路结构简单,适合在低功耗应用场合。

关键词: 复数滤波器; OTA; 频率调谐

中图分类号: TN432

文献标识码: A

文章编号: 1009-5896(2010)11-2740-06

DOI: 10.3724/SP.J.1146.2009.01495

A Fully Integrated CMOS Complex Filter for IEEE802.15.4 Standard

Zhong Lun-gui^{①②} Yang Hai-gang^① Liu Fei^① Gao Tong-qiang^① Zhang Hui^{①②}

^①(Institute of Electronics, Chinese Academy of Sciences, Beijing 100190, China)

^②(Graduate University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: Complex filter is one of the major parts in low-if receiver to reject imagine signal. Considering the low-power requirement of IEEE802.15.4 standard, this paper presents a pseudo OTA with flexible configuration of common mode feedback block, which is suitable to use in cascade systems for its inner common mode feed-forward and common mode detection. A third-order Butterworth Gm-C complex filter is designed based on this OTA, its center frequency locate at 1 MHz, with a 1.3 MHz bandwidth, the in-band group delay ripple is less than 0.16 μ s, its IRR(Imagine Rejection Ratio) can satisfy IEEE802.15.4 standard's requirements. A frequency tuning method is also presented in this paper, it is simple and power efficiency comparing to traditional PLL tuning method.

Key words: Complex filter; OTA; Frequency tuning

1 引言

随着 CMOS 工艺技术的发展,越来越多的射频电路系统采用低成本、高集成度的 CMOS 工艺来实现单片集成。为满足单芯片集成的要求,射频系统的接收机结构主要考虑两种:直接变频接收机及低中频接收机。前者所面临的最主要问题是直流失调和 $1/f$ 噪声,特别是在窄带系统中,信号功率主要集中在直流附近较窄的带宽内(如 Bluetooth, IEEE802.15.4 等),将会显著的降低输出信噪比^[1-3]。虽然直流失调也可以通过一些方法消除,但这需要增加电路的复杂度和功耗^[4]。与直接变频结构相比,低中频接收机同样具有全集成的优点,避免了直流失调和 $1/f$ 噪声的影响。其主要缺点在于需要较高

的镜像抑制,这一点,可以通过复数滤波器来有效实现^[5]。考虑到功耗、集成度、噪声的平衡,低中频接收机使用得比较普遍。

IEEE802.15.4 是 IEEE 制定的无线个域网标准,主要针对低速、短距离传输应用场合。其信道带宽 2 MHz,信号带宽 1.2 MHz,对邻道、次邻道的抑制要求为:2 MHz 频偏处 0 dB 抑制、4 MHz 频偏处 30 dB 抑制^[6]。针对 IEEE802.15.4 标准的实际应用要求,所设计的复数滤波器除了满足上述抑制能力,还必须具备低功耗的特点。传统的 OPA-RC 结构,由于 OPA 的带宽需远大于滤波器的截止频率,而大的带宽意味着电路功耗增加,无法满足低功耗的要求;而传统的 Gm-C 结构,虽然可以显著降低功耗^[7],但跨导器的设计采用差分结构,需要额外的共模反馈电路,会增加电路功耗,也带来稳定性问题。为了克服工艺偏差导致的中心频率偏移,所设计的滤波器需要带有频率调节电路来校正,传

2009-11-20 收到,2010-03-29 改回

国家 863 计划项目(2008AA010710)资助课题

通信作者:杨海钢 yanghg@mail.ie.ac.cn

统的调节方式是采用锁相环(PLL)技术^[8],这种技术电路较复杂,增加了系统设计的复杂度,或者采用调节电容电阻的办法,但精度上得不到保证^[9]。

本文提出了一种可以灵活配置共模反馈模块的伪差分结构 OTA。基于该 OTA 设计了一个 3 阶巴特沃斯复数滤波器,用于 IEEE802.15.4 标准的低中频接收机,其中心频率在信道带宽的一半处^[10] (1 MHz),转角频率为 650 kHz,能够满足系统的镜像抑制要求。与传统的全差分结构 OTA 相比,该 OTA 结构可以通过级联方式方便地实现共模反馈功能,避免了采用额外共模反馈电路引入的功耗,适用于低功耗应用要求;同时,采用了伪差分结构后可以提高滤波器的输入范围,满足低电压应用要求。另外,本文提出了一个简单的频率调节方法,基于基本的数字电路进行控制就可以方便地调节复数滤波器的中心频率,而不增加设计复杂度。

本文结构如下:第 2 节对复数滤波器的工作原理进行阐述,分析了复数滤波器整体结构和设计考虑;第 3 节描述了电路模块的具体实现方式;第 4 节为电路仿真结果;第 5 节为总结。

2 工作原理及整体结构

2.1 复数滤波器工作原理

典型的低中频接收机结构如图 1 所示,包括低噪声放大器、正交本振信号、混频器和复数滤波器。在图 1 所示的接收机中,两路并行信号可以当作一个复数信号进行处理。为简单起见,考虑低噪声放大器的输出信号中仅包含有用信号和镜像信号,在复数域中表示为

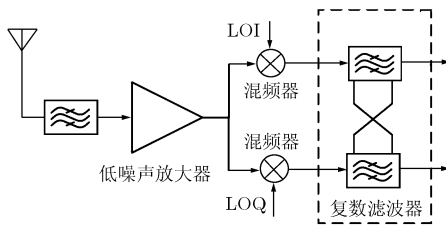


图 1 典型的低中频接收机结构图

$$X(t) = x_{sig} \cos(\omega_{LO} + \omega_{IF})t + x_{image} \cos(\omega_{LO} - \omega_{IF})t \quad (1)$$

本振信号在复数域内表示为

$$Y(t) = \cos \omega_{LO}t + j \sin \omega_{LO}t \quad (2)$$

假设混频器的转换增益为 G , 经过混频器后, 输出信号在复数域内表示为

$$Z(t) = X(t) \times Y(t) = G(x_{sig} e^{j\omega_{IF}t} + x_{image} e^{-j\omega_{IF}t}) \quad (3)$$

由此可见, 镜像信号经过混频后会出现在负的中频频率处, 用普通的带通滤波器无法将它滤除。为了

滤除负频率部分的干扰, 可以采用一个中心频率在正的中频频率处的复数滤波器, 其通带在正频率附近, 其余频率部分均为阻带。图 2 表示了射频信号、混频信号的频谱以及复数滤波器的频率传输特性。

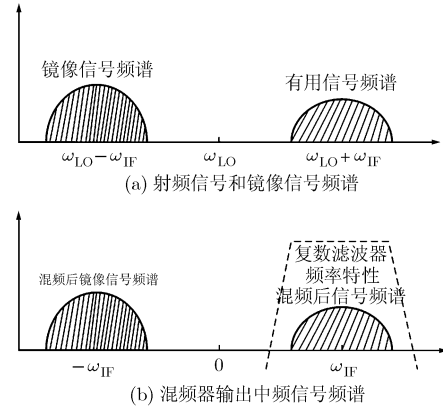


图 2 频谱特性

复数滤波器的一种直观实现方式就是将低通滤波器进行频移, 使中心频率从 0 移动到 ω_{IF} , 即在拉普拉斯变化中用 $s - j\omega_{IF}$ 代替 s 。如图 3(a)所示, 其中 ω_{LP} 为低通滤波器的转角频率, 从图中可以得到等效的传输函数为

$$\frac{Y_i}{X_i} = \frac{\omega_0}{s + \omega_{LP} - j\omega_{IF}} \quad (4)$$

具体的电路实现方式是通过实部信号通路与虚部信号通路进行交叉连接。如图 3(b)所示, I, Q 两支路通过交叉连接, 构成了频率移动。以 Gm-C 滤波器中常用的接地电容为例, 如图 3(c), I, Q 两路的接地电容通过跨接两个跨导器, 跨导值一正一负, 这样就构成了接地电容导纳的频率移动: $(s - j\omega_{IF})c$ 。

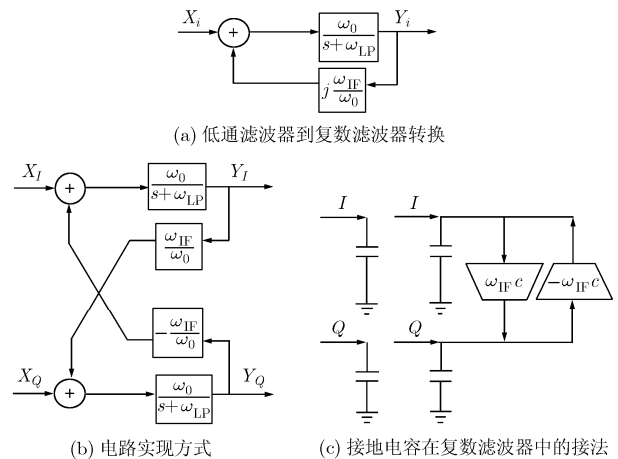


图 3 复数滤波器的实现方式

2.2 整体结构及稳定性分析

从 IEEE802.15.4 标准可以知道, 一个 3 阶巴特沃斯滤波器就能够满足镜像抑制的要求。因此, 可以先设计一个 3 阶巴特沃斯滤波器的低通原型, 然后通过频率移动的方法构成所需的复数滤波器。考虑到复数滤波器中跨导器交叉连接的方便, 滤波器原型应该结构简单、元器件少, 所有电容均接地以吸收寄生电容。采用多积分器回路反馈的滤波器结构能够很好地满足这些要求, 如图 4 为 3 阶低通滤波器原型。

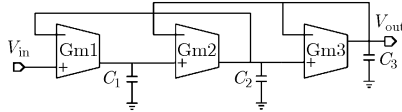


图4 单端3阶多积分器回路反馈结构低通滤波器原型

将上述单端 3 阶巴特沃斯低通滤波器转换成双端结构, 再按照复数滤波器的设计方法对接地电容进行频移转换, 就得到整体滤波器结构, 如图 5 所示。其中, Gm4, Gm5, Gm6 模块为跨接跨导, 不需要共模反馈, 而其它 Gm 模块取值相同, 需要共模反馈来稳定节点共模电平。该结构包含 3 个基本环路: (1)OTA 本身的共模反馈环路; (2) 两个 OTA 首尾相接构成的环路, 即 Gyrator 结构环路; (3)由 4 个 gyrator 结构形成的环路。

滤波器的整体结构必须满足稳定性要求。由于差模信号并不存在稳定性问题, 所以考虑的重点在于上述 3 个环路的共模信号。如果上述 3 个环路均满足稳定性条件的话, 整个滤波器电路将不会出现

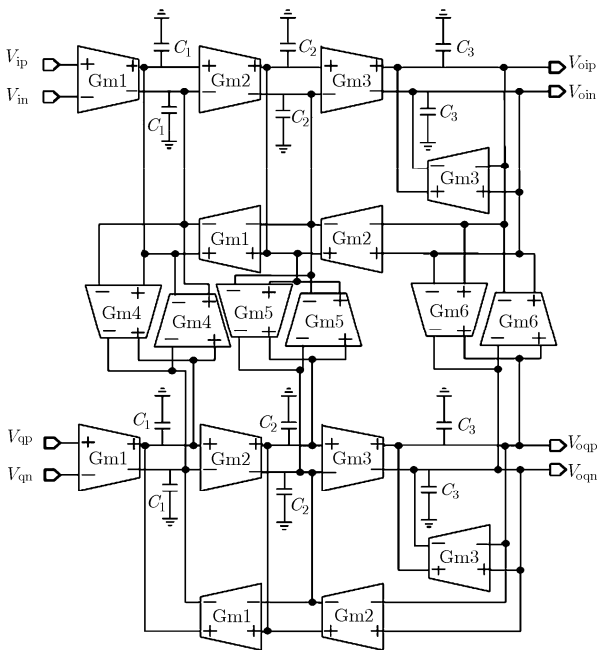


图5 3阶巴特沃斯复数滤波器整体结构

稳定性问题。对 OTA 模块而言, 滤波器各个节点的电容较大, 能起到稳定性补偿作用, 因此其本身环路很容易达到稳定性要求; 在此基础上, 由于跨导器的设计采用了内嵌的共模前馈和共模反馈技术, 所以 OTA 的共模增益远小于单位增益, 因此 Gyrator 不会引起振荡问题; 同理 4 个 Gyrator 结构组成的环路也不会引起电路振荡。

3 电路实现

3.1 伪差分跨导器设计及分析

通常的跨导器设计采用全差分结构以增强共模抑制能力, 改善失真性能。然而, 全差分结构需要额外的共模反馈电路, 这会导致功耗增加, 电路变得复杂, 也必然引入相关的寄生参数, 导致频率响应变差。

考虑到差分结构的上述缺点, 以及复数滤波器系统中交叉连接的跨导器的特点。本文设计了一个可以灵活配置共模反馈环路的伪差分跨导器, 在不需要共模反馈的情况下, 采用普通的伪差分结构(图 6(a)), 在需要共模反馈的节点上采用带共模反馈功能的伪差分结构(图 6(b))。

为改善伪差分结构对共模信号的抑制能力, 该结构采用了共模前馈技术, 如图 6(a), NM3, NM4, PM3, PM4 提供共模前馈。输入信号产生两路电流 I_1, I_2 , 经过共模前馈后, PM5, PM6 形成共模电流 $(I_1+I_2)/2$, 在输出端, 两路输出电流分别为 $(I_2-I_1)/2, (I_1-I_2)/2$ 。图中, PM3-PM6 尺寸相同, NM1-NM6 尺寸相同。可以推导得到跨导器的差模增益如下, 其中 C_y 为 V_y 节点的所有寄生电容。

$$G_m = g_{pm1} \frac{g_{nm1}}{g_{nm1} + sC_y} = \frac{g_{pm1}}{1 + s/\omega_y} \quad (5)$$

共模前馈不仅对本级共模信号起到抑制作用, 还在跨导器级联的时候提供共模检测功能, 将检测到的共模电压反馈到前级, 形成共模反馈环路, 如图 6(b)。得到共模反馈环路的增益为

$$A_{CMFB} = \frac{g_{pm1}}{g_{nm1} + sC_y} \cdot \frac{g_{nm3}}{g_{pm3} + sC_x} \cdot \frac{g_{pm7}}{g_o + sC_L} \quad (6)$$

其中 C_x 为 V_x 节点的所有寄生电容, g_o 为输出端的电导, C_L 为输出端负载电容, 该电容同时起到稳定性补偿作用。由上式可知, 只要第一、第二项中的两个极点频率远比第三项中的极点频率高, OTA 本身环路就不会有稳定性问题。

采用上述设计的 OTA 可以方便地应用于复数滤波器设计中, 通过级联, 后级电路提供共模检测功能, 反馈到前一级 OTA, 实现了共模反馈功能, 而在公共节点上只需要一个后级电路提供共模反馈控制, 其它的连接可以采用普通的伪差分结构。因

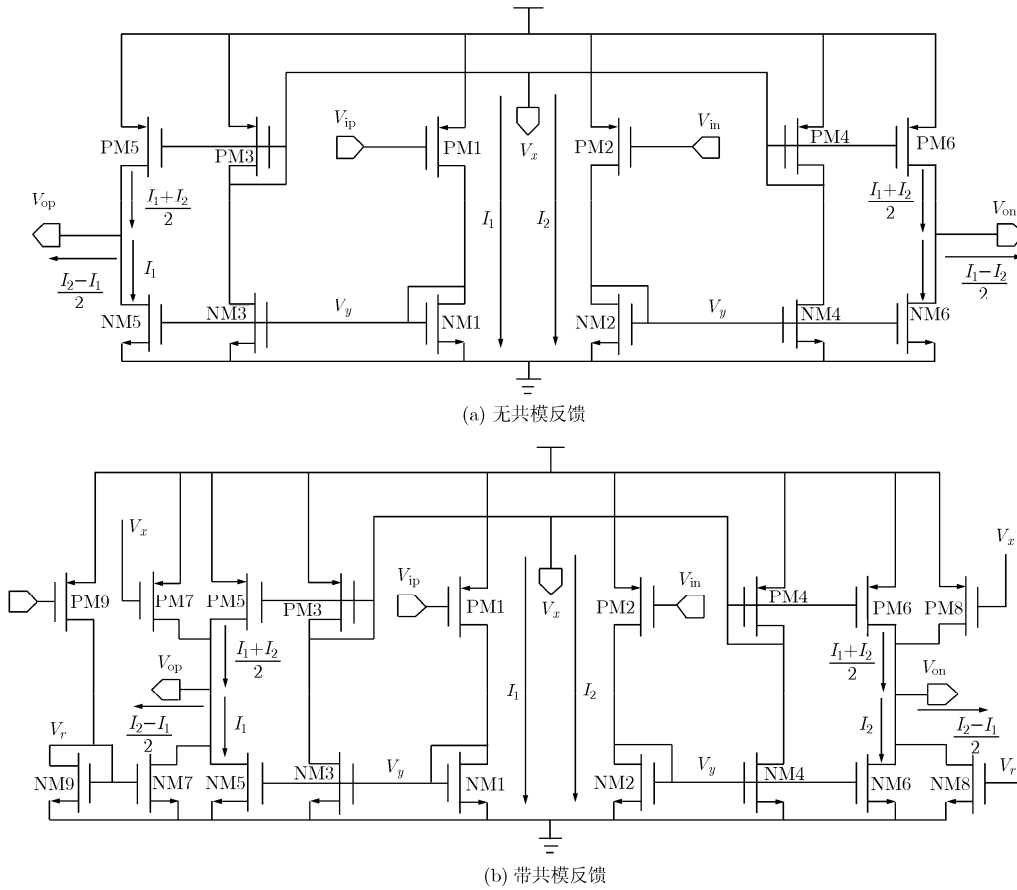
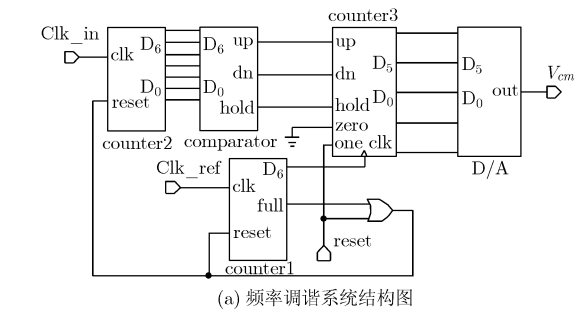


图 6 伪差分跨导器的伪差分 OTA 结构

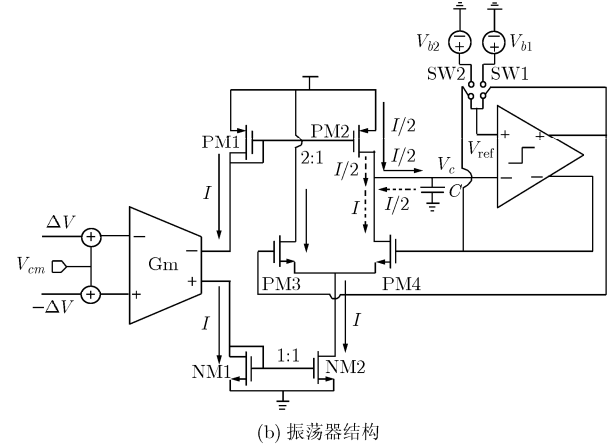
此，通过这种连接方式，避免了传统全差分结构所需要的额外共模反馈回路，可以降低滤波器的功耗。

3.2 频率调谐系统设计

由于工艺偏差会引起复数滤波器中心频率的变化，需要设计一个频率调谐系统来保持滤波器中心频率稳定在设计值。本文采用一个简单的振荡器和数字电路来完成频率锁定。如图 7(a)所示，Clk_in 为振荡器输出频率，Clk_ref 为设计的参考中频频率，counter1，counter2 均为 6 位计数器，分别对参考频率信号和振荡器输出信号进行计数。counter2 计数后经过一个数字比较器(comparator)，得到控制信号：up，dn，hold，counter3 为双向计数器，根据控制信号向上或向下计数，或者保持当前计数值，它的驱动时钟是 counter1 的最高位信号。最后经过一个简单的 D/A 转换得到一个模拟共模电压值反馈回滤波器，控制滤波器的中心频率。当振荡器输出频率与参考中频频率一致时，counter3 保持当前计数值，得到一个稳定的模拟共模电压值。由于振荡器中用到的跨导器就是滤波器中所用的跨导器，因此在这个稳定的共模电压下，滤波器的中心频率能够稳定在设计的中频上。



(a) 频率调谐系统结构图



(b) 振荡器结构

图 7 频率调谐系统

振荡器结构如图 7(b)所示, 跨导器与滤波器中所用的相同, 共模信号 V_{cm} 和差模信号 $\pm \Delta V$ 叠加, 作为跨导器的输入, 跨导器的输出电流经过比例变换后对电容 C 充放电, 节点电压 V_c 与比较器比较后得到反馈信号控制充放电过程的切换。当 PM4 管关断, PM3 开启时, PM2 管对电容充电, 电压上升直至 V_{b1} , 比较器输出信号翻转, 然后 PM4 开启, PM3 关断, 电容通过 PM4 管放电, 电压下降直至 V_{b2} , 比较器输出信号翻转, 开始下一周期循环。通过上述工作过程可以推导该振荡器的输出信号频率如下:

$$f = \frac{G_m}{4C} \frac{\Delta V}{V_{b1} - V_{b2}} \quad (7)$$

当 V_{cm} 使得振荡器的输出频率与参考的中频频率相近时, 调谐电路进入锁定状态, 此时, 复数滤波器的中心频率调谐到所需要的中频频率处。采用这种频率调谐方式, 能够大大简化设计的复杂度, 其中 D/A 可以采用简单的电阻分压来实现, 而数字控制电路也容易设计, 模拟部分则只要设计一个电压比较器。

4 仿真结果

基于共模反馈模块灵活配置的伪差分 OTA 结构和简单合理的频率调谐系统, 实现了一个 3 阶巴特沃斯复数滤波器, 其中心频率为 1 MHz, 带宽为 1.3 MHz, 采用 CMOS chrt35dg 工艺。在输入端加入正交信号进行复数滤波器传输特性仿真, 如图 8 所示, 仿真结果显示, 中心频率 (-360° 相位处) 为 1 MHz, 3 dB 带宽范围为 (354 kHz~1.653 MHz), 2 MHz 频偏处衰减 28 dB, 4 MHz 频偏处衰减 47 dB。可以满足 IEEE802.15.4 低中频结构接收机对滤波器的性能要求。

针对滤波器中心频率的变化, 调谐系统可以起到校正的作用。仿真时预设跨导器的共模电压偏离设计值, 经过频率调谐后, 最终的共模电压可以回到设计值。如图 9 所示, 调谐系统的 D/A 输出值增加到设计的共模值时, 进入锁定状态, 此时, 振荡

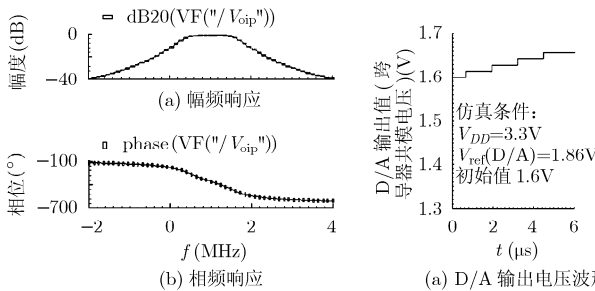


图 8 复数滤波器传输特性仿真

图 9 调谐电路 D/A 输出值和振荡器输出最终波形

器输出频率为 1 MHz, 由于振荡器中所用的跨导器就是复数滤波器设计中采用的跨导器, 所以此时滤波器指标也调谐回到了设计初始值。

巴特沃斯滤波器在通带内具有最小群延时特性, 仿真得到滤波器在不同工艺角下的群延时特性如图 10。其中 tt 代表典型工艺参数下的情况, ff 代表高速的极端情况, ss 代表低速的极端情况。在通带内, 群延时抖动最大为 0.16 μ s。表 1 列出了滤波器的主要参数, 并与其它文献做了对比, 综合功耗、噪声、群延时等性能得到了一个较好的结果。本文设计的滤波器能够集成到 IEEE802.15.4 标准的低中频接收机中, 实现接收机的单片集成化。

5 结论

本文根据 IEEE802.15.4 协议, 针对低中频接收机结构, 设计了一个能满足系统要求的复数滤波器。滤波器所用的跨导为可灵活配置共模反馈的伪差分结构跨导, 由于没有全差分结构中的尾电流源, 可以实现高输入动态范围, 适合在低电压场合应用; 同时通过合理的安排共模检测电路和共模前馈技术, 在提供足够的共模抑制能力下, 避免了额外的共模反馈电路, 因此减小了由共模反馈电路引起的额外功耗, 适用于低功耗应用场合。为了补偿工艺偏差带来的中心频率偏移, 设计了一个简单的调谐系统, 可以很好地完成对复数滤波器中心频率的调

表 1 滤波器主要参数比较

滤波器类型	6 阶 巴特沃斯 ^[3]	5 阶 契比雪夫 ^[11]	本文 3 阶 巴特沃斯
中心频率 (MHz)	2	1	1
带内群延时变化 (μ s)	0.6	NA	0.16
噪声 (μ v _{rms})	29	50.4	18.5
电源 (V)	2.7	1.8	3.3
电流 (mA)	4.7	0.53	1.1
工艺 (μ m)	0.35	0.18	0.35
面积 (mm^2)	1.68	0.23	1.26

图 10 滤波器群延时特性

节。

与采用传统全差分的跨导结构相比,本文实现的滤波器功耗大大降低,便于和射频前端单片集成。所采用的调谐系统比起传统的锁相环结构来,易于设计,又能很好地完成调节功能。

参 考 文 献

- [1] Camus M, Butaye B, and Garcia L, *et al.*. A 5.4mW 0.07mm² 2.4GHz front-end receiver in 90nm CMOS for IEEE 802.15.4 WPAN standard. *IEEE Journal of Solid-State Circuits*, 2008, 43(6): 1372-1383.
- [2] Soorapanth T. A 1V CMOS RF front-end for IEEE 802.15.4-based wireless sensor networks in intelligent transportation system. 8th International Conference on ITS Telecommunications, Phuket, Thailand, Oct. 24, 2008: 187-190.
- [3] Morici A, Rodriguez S, and Rusu A, *et al.*. A 3.6mW 90nm CMOS 2.4GHz receiver front-end design for IEEE 802.15.4 WSNs. International Symposium on Signals Circuits and Systems, Lasi, Romania, July 9-10, 2009: 1-4.
- [4] Razavi B. Design considerations for direct-conversion receivers. *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, 1997, 44(6): 428-435.
- [5] Song Jia-you, Liu Xiao-ye, and Wang Zhi-gong. Design of an active polyphase filter in GSM receiver with low-IF topologies. 9th International Conference on Solid-State and Integrated-Circuit Technology, Beijing, China, Oct. 20-23, 2008: 1673-1676.
- [6] IEEE Computer Society. IEEE Std 802.15.4TM-2006-wireless Medium Access Control(MAC) and Physical Layer(PHY) Specifications for low-rate Wireless Personal Area Network(WPANs). New York, Sep. 2006.
- [7] D'Amico S, Giannini V, and Baschirotto A. A 4th-order active-Gm-RC reconfigurable filter(UMTS/WLAN) filter. *IEEE Journal of Solid-State Circuits*, 2006, 41(7): 1630-1637.
- [8] Hideaki M, Hiroki I, and Kenichi A, *et al.*. A 1.2-V CMOS complex bandpass filter with a tunable center frequency. Proceedings of the 31st European Solid-State Circuits Conference, Grenoble, France, September 2005: 327-330.
- [9] Chen Fang-xiong, Lin Min, and Jia Hai-long, *et al.*. A complex BPF with on chip auto-tuning architecture for low-if receivers. 9th International Conference on Solid-State and Integrated-Circuit Technology, Beijing, China, Oct. 20-23, 2008: 1665-1668.
- [10] Janssens J and Steyaert M. CMOS Cellular Receiver Front-Ends: From Specification to Realization, Boston, Kluwer Academic Publishers, 2002: 24-29.
- [11] Guthrie B and Hughes J, *et al.*. A CMOS gyrator low-IF filter for a dual-mode Bluetooth/ZigBee transceiver. *IEEE Journal of Solid-State Circuits*, 2005, 40(9): 1872-1879.

钟伦贵: 男, 1984 年生, 博士生, 研究方向为射频集成电路设计技术、模拟集成电路设计技术。

杨海钢: 男, 1960 年生, 研究员, 研究方向为高性能可编程逻辑芯片设计技术、数模混合信号 SOC 设计技术。

刘 飞: 男, 1974 年生, 副研究员, 研究方向为高性能模拟集成电路设计技术、数模混合信号 SOC 设计技术。

高同强: 男, 1970 年生, 助理研究员, 研究方向为射频集成电路设计技术、模拟集成电路设计技术。

张 辉: 男, 1983 年生, 博士生, 研究方向为射频集成电路设计技术、模拟集成电路设计技术。