考虑工艺波动影响的 RLC 互连统计延时

李建伟 董 杨银堂 王增 刚

(西安电子科技大学宽禁带半导体材料与器件教育部重点实验室 西安 710071)

摘 要:该文提出了一种考虑工艺波动的统计 RLC 互连延时分析方法。文中首先给出了考虑工艺波动的寄生参数 和矩的构建方法,然后基于 Weibull 分布给出了 RLC 互连的统计延时模型。所提方法同样适用于已有的延时模型 如 Elmore 模型,等效 Elmore 模型和 D2M 模型。通过对几种模型的比较,表明,基于 Weibull 分布的 RLC 互连 的统计延时模型是最精确的,和 HSPICE 相比,50% 延时误差最大 0.11%,蒙特卡洛分析中的均值和平均偏差误差 最大 2.02%。

关键词:集成电路;工艺波动; RLC 互连延时;统计模型; Weibull 分布

中图分类号: TN405.97 文献标识码:A 文章编号:1009-5896(2009)11-2767-05

Statistical RLC Interconnect Delay Considering Process Variations

Li Jian-wei Dong Gang Yang Yin-tang Wang Zeng

(Key Laboratory of Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices, Xidian University, Xian 710071, China)

Abstract: Analysis of RLC Statistical delay considering process fluctuation is presented in this paper. Construction of parasitic parameters and moments with process variation is first given, and then a statistical delay model based on Weibull distribution is achieved. The proposed method is also applied to the other available delay such as Elmore, equivalent Elmore and D2M. For the statistical delay model based on Weibull distribution, compared with HSPICE, results show that the maximum error of 50% delay is 0.11%, the maximum error of mean and the average in Monte Carlo analysis is 2.02%.

Key words: IC; Process variations; RLC interconnect delay; Statistical model; Weibull distribution

1 引言

随着半导体集成电路技术的进步和特征尺寸的 不断缩减,工艺波动极大地影响着深亚微米集成电 路的性能[1]。工艺的波动是带有随机性的,它会直接 造成集成电路物理结构的改变,进而影响电路的性 能,相关研究已经成为集成电路设计和验证中热点 问题之一[2]。

在深亚微米集成电路中,互连延时已经成为设 计高性能芯片的关键参数之一。至今,已经提出了 多种互连延时模型。Elmore 延时模型在业界有着极 为广泛的应用,其不足在于忽略了电阻屏蔽的影 响^[3]。陆续还出现一些改进延时模型, D2M 延时模 型^[4]基于互连树的前二阶矩进行延时计算,WED 延 时模型⁵⁵将冲击响应的前二阶矩和 Weibull 分布密 度函数相结合,等效 Elmore 延时模型^[6]考虑互连 电感效应,基于 Elmore 模型同样的近似方法,给出

了一种 RLC 互连延时估计方法。

互连延时对工艺波动的敏感性显著增加,对于 0.13 µm 及以下的工艺, 互连的延时分析不能再忽 略工艺波动的影响^[7]。如何对已有延时模型进行改 进,使之适用于当今的深亚微米集成电路设计是急 需解决的问题。正是出于这样的考虑,本文提出了 一种考虑工艺波动的 RLC 互连延时估计方法,首先 讨论了工艺波动对互连寄生参数和矩的影响,将改 进的考虑工艺波动的矩参数应用于已有延时模型可 以得到工艺波动致延时的变化。经过分析认为,基 于 Weibull 分布统计延时模型具有很好的精度,和 HSPICE 的 Monte Carlo 分析相比,均值和平均偏 差误差最大 2.02%, 仿真效率明显提高。

工艺波动对互连参数的影响 2

2.1 工艺波动

互连线的工艺波动主要来源于两个方面,化学 机械抛光(CMP)所引起的互连线厚度的不均匀;由 光刻所引起的线边缘粗糙(LER)或线宽度粗糙 (LWR)。工艺波动对互连线形状的影响如图1所示,

²⁰⁰⁹⁻⁰¹⁻⁰⁹ 收到, 2009-07-21 改回

国家自然科学基金(60606006),国家杰出青年基金(60725415)和重点 实验室基金(9140C030102060C0303)资助课题

其中*T*表示线厚度,*H*表示绝缘介质(ILD)厚度,*W* 表示线宽,*S*表示线间距。注意到互连线间距*S*并没 有被看作一个独立的变量,这是因为互连线宽度*W* 波动的同时,自动引起了间距*S*的波动,如图1。



图1 工艺波动致互连变化示意图

工艺波动导致工艺参数改变,造成了互连线的 电学特性波动,直接影响集成电路性能。所以讨论 工艺波动对电路的影响,必须首先讨论工艺波动对 互连线电学参数的影响。

2.2 工艺变化对寄生参数的影响

在图 1 所示的平行互连结构中,居中的互连单位长度的电阻、电容和电感可以表示为^[8,9]

$$R = \rho_{\text{eff}} \frac{1}{WT}$$
(1)
$$\frac{C_{\text{af}}}{\varepsilon_{ox}} = \left(\frac{2W}{H}\right) + 4.08 \left(\frac{T}{T + 4.53411H}\right)^{0.071} \cdot \left(\frac{S}{S + 0.5255H}\right)^{1.773}$$
(2)

$$\frac{C_{\text{couple}}}{\varepsilon_{ox}} = 1.4116 \frac{T}{S} \exp\left(-\frac{4S}{S+8.014H}\right) + 2.3704 \left(\frac{W}{W+0.3078S}\right)^{0.25724} \cdot \left(\frac{H}{H+8.961S}\right)^{0.7571} \exp\left(-\frac{2S}{S+6H}\right)$$
(3)

$$L_{\text{self}} = \frac{\mu_0}{2\pi} \left[\ln\left(\frac{2l}{W+T}\right) + \frac{1}{2} + 0.2235 \left(\frac{W+T}{l}\right) \right],$$

$$l >> (W+T) \tag{4}$$

$$L_{\rm mut} = \frac{\mu_0}{2\pi} \left[\ln\left(\frac{2l}{S}\right) - 1 + \frac{S}{l} \right], \quad l > S$$
(5)

其中 R 表示线电阻; C_{af} 和 C_{couple} 分别表示线到地的 电容和线间电容; L_{self} 和 L_{nut} 分别表示自感和互感; ρ_{eff} 表示有效电阻率; ε_{ox} 表示有效介电常数; μ_0 表 示真空磁导率; W, S, T, H 和 l 分别表示线宽, 线 间距, 线厚度, 绝缘介质厚度和线长。

互连的任何物理尺寸的波动都会影响其寄生参数,同样也造成了互连延时的波动。假定线宽(W)和线间距(S)是严格负相关的,并且C_{af}和C_{couple}, L_{self}和L_{mut}与单位互连线总电容和总电感之间有固定的计算关系,所以单位互连线总电阻、总电容和 总电感等寄生参数受工艺变化影响可以表示为

$$R = \left[1 + f_1\left(\frac{\Delta W}{W}, \frac{\Delta T}{T}\right)\right] R_{\text{nom}}$$
(6)

$$C = \left[1 + f_2\left(\frac{\Delta W}{W}, \frac{\Delta T}{T}, \frac{\Delta H}{H}\right)\right] C_{\text{nom}}$$
(7)

$$L = \left[1 + f_3\left(\frac{\Delta W}{W}, \frac{\Delta T}{T}\right)\right] L_{\text{nom}}$$
(8)

其中 R_{nom} , C_{nom} 和 L_{nom} 是未考虑工艺波动影响的互 连线电阻、电容和电感; $\Delta W/W$, $\Delta T/T$ 和 $\Delta H/H$ 表示线宽(W), 线厚度(T)和绝缘介质厚度(H)的变 化率。

f₁, f₂和 f₃为考虑工艺波动影响的互连线电学参数的关系函数,可使用线性函数拟合获得,可表示为

$$f_1 = a_1 \frac{\Delta W}{W} + a_2 \frac{\Delta T}{T} \tag{9}$$

$$f_2 = b_1 \frac{\Delta W}{W} + b_2 \frac{\Delta T}{T} + b_3 \frac{\Delta H}{H}$$
(10)

$$f_3 = c_1 \frac{\Delta W}{W} + c_2 \frac{\Delta T}{T} \tag{11}$$

2.3 考虑工艺变化的矩的生成

如图 2 所示的 RLC 互连树,各节点的矩可以 以迭代的方法求得。这里只关心前二阶矩。



图 2 RLC 互连树

节点*i*的前二阶矩
$$m_1^i \ \pi m_2^i$$
可以表示为^[6]
 $m_1^i = -\sum_i C_k R_{ik}$ (12)

$$m_2^i = \sum_k \sum_j C_k R_{ik} C_j R_{kj} - \sum_k C_k L_{ik}$$
(13)

其中 k 值是遍历电路中每个电容的节点序数, R_{ki}和 L_{ki} 是从输入到节点 i 和 k 的公共路径上的电阻和电感。

将工艺波动的影响考虑进来,即将考虑工艺波 动的互连寄生参数式(6)-式(8)代入式(12)和式(13) 得

$$m_1^i = (1 + f_1)(1 + f_2)(m_1^i)_{\text{nom}}$$
(14)

$$m_{2}^{i} = (1 + f_{1})^{2} (1 + f_{2})^{2} (m_{2}^{i})_{\text{nom}} + \left[(1 + f_{1})^{2} (1 + f_{2})^{2} - (1 + f_{2})(1 + f_{3}) \right] \\ \cdot \sum_{l} (C_{k})_{\text{nom}} (L_{ik})_{\text{nom}}$$
(15)

3 基于 Weibull 分布的 RLC 统计延时模型

3.1 WED 延时模型

可以使用一个统计分布函数去拟合互连系统的 冲击响应来分析延时。Weibull 分布函数是正偏态单 峰函数,它的分布密度函数(PDF)和累积分布函数 (CDF)为

$$f(t) = \frac{\alpha}{\beta} \left(\frac{t}{\beta}\right)^{\alpha - 1} \exp\left[-\left(\frac{t}{\beta}\right)^{\alpha}\right]$$
(16)

$$F(t) = 1 - \exp\left[-\left(\frac{t}{\beta}\right)^{\alpha}\right]$$
(17)

Weibull 分布具备有充足的灵活性去拟合冲击 响应。考虑到分布函数的均值和方差与互连系统前 二阶矩的关系^[3, 5],可得

$$m_1 = -\beta \Gamma \left(1 + 1/\alpha \right) \tag{18}$$

$$m_2 = \frac{1}{2}\beta^2 \left(\Gamma\left(1+2/\alpha\right)\right) \tag{19}$$

因此

$$\frac{m_2}{m_1^2} = \frac{1}{2} \cdot \frac{\Gamma(1+2/\alpha)}{\Gamma^2(1+1/\alpha)}$$
(20)

根据式(17),可以得到 50%延时可以表示为 $t_{50\%} = \beta (\ln 2)^{1/\alpha}$ (21)

3.2 基于 Weibull 分布的 RLC 统计延时

将考虑工艺波动的互连系统的矩带入以上分析,就可以得到基于 Weibull 分布的 RLC 统计延时。

为了方便, 定义
$$r^{i} = \frac{m_{2}^{i}}{\left(m_{1}^{i}\right)^{2}} = \frac{1}{2} \cdot \frac{\Gamma\left(1 + 2/\alpha^{i}\right)}{\Gamma^{2}\left(1 + 1/\alpha^{i}\right)}$$
和
 $r_{\text{nom}}^{i} = \frac{\left(m_{2}^{i}\right)_{\text{nom}}}{\left(m_{1}^{i}\right)_{\text{nom}}^{2}} = \frac{1}{2} \cdot \frac{\Gamma\left(1 + \frac{2}{\alpha_{\text{nom}}^{i}}\right)}{\Gamma^{2}\left(1 + \frac{1}{\alpha_{\text{nom}}^{i}}\right)}, \quad 风而$
 $r^{i} = 1 - \frac{1 + f_{3}}{\left(1 + f_{1}\right)^{2}\left(1 + f_{2}\right)}\left(1 - r_{\text{nom}}^{i}\right)$ (22)

进一步可以得到
$$\alpha^i$$
和 α^i_{nom} 的关系函数:

$$\alpha^{i} = g_{1}(\alpha^{i}_{\text{nom}}) \tag{23}$$

其中 g_1 是 α^i 和 α^i_{nom} 的关系函数。

也可以得到工艺波动对βⁱ的影响为

$$\beta^{i} = g_{2} \left[\alpha^{i}_{\text{nom}}, \left(m_{1}^{i} \right)_{\text{nom}} \right]$$
(24)

其中
$$g_2$$
 是 β^i 与 α^i_{nom} 和 $(m_1^i)_{nom}$ 的关系函数。
因此,在节点*i* 考虑工艺波动 50%延时可以表

示为

$$t_{50\%}^{i} = \beta^{i} \left(\ln 2\right)^{1/\alpha^{*}} \tag{25}$$

以上分析方法和思路同样适用于 Elmore 模型, 等效 Elmore 模型和 D2M 模型,将在下一节进行各 种方法的比较。

4 分析与讨论

在本节中,把本文所提出的基于 Weibull 的考 虑工艺波动影响的 RLC 统计模型与基于 Elmore 模 型,等效 Elmore 模型和 D2M 模型等统计延时模型 进行比较,分析各种模型的有效性和仿真效率。为 了充分考虑电感效应的影响,输入信号采用阶跃信 号,针对图 3 所示全局互连来完成讨论,图中,1, 2,3,4,5,6,7 表示节点的编号。不同工艺节点 的全局互连参数列于表 1。



图 3 全局互连树结构(单位 µm)

表1 全局互连工艺参数[10]

工艺节点(nm)	45	32	22
线宽(nm)	67.5	48	33
线厚(nm)	162	120	85.8
绝缘介质厚度(nm)	148.5	110.4	79.2
导体有效电阻率(μΩ-cm)	3.10	3.52	4.20
有效介电常数	2.6 - 2.9	2.4 - 2.8	2.1 - 2.5

在表 2 中列出了以节点 4 为代表的 HSPICE 的 50%延时和各种延时模型的 50%延时及其误差。发现在所列出的工艺节点的实验中,基于 Weibull 分布的 RLC 延时模型,相对应其它延时模型,其精度都是最好的,而且其误差是比较一致的。从而可以保证基于 Weibull 分布的统计延时模型的均值具有最优性。

下面将讨论各种统计延时模型针对工艺波动所 引起延时分布状况。继续采用表 1 中所列的参数,



图 4 工艺波动影响下的 45 nm 延时分布 图 5 工艺波动影响下的 32 nm 延时分布

图 6 工艺波动影响下的 22 nm 延时分布

表 2 节点 4 的 50%延时和误差比较

工艺节点(nm)	45	32	22
HSPICE (ps)	38956	81634	180203
Elmore (ps)	36219	75901	167549
误差(%)	-7.03	-7.02	-7.02
等效 Elmore(ps)	36324	76120	168032
误差(%)	-6.76	-6.75	-6.75
D2M(ps)	37945	79517	175532
误差(%)	-2.60	-2.59	-2.59
Weibul (ps)	38914	81547	180013
误差(%)	-0.11	-0.11	-0.11

同时依据国际惯例使用高斯分布来模拟工艺波动的 影响,即在3个方向上波动±10%,并且公差为3σ。

实验结果证明仿真效率提高明显,在相同的计算平台下,进行 10000 次 Monte-Carlo 分析, HSPICE 花费时间达到 5980 s,而 Elmore 模型、等效 Elmore 模型、D2M 模型和 Weibull RLC 模型在 各种工艺节点下的运算时间都小于 100 ms。

图 4-图 6 以 HSPICE 中的 Monte-Carlo 分析为 参照,针对不同工艺节点,比较了基于 Elmore 模型、 等效 Elmore 模型、D2M 模型和 Weibull RLC 模型 的延时统计方法,重点讨论了在不同工艺节点由工 艺波动所引起的延时分布。从仿真结果可以看出基 于 Weibull 分布的 RLC 统计延时模型在各种工艺节 点上都是最精确的。在表 3 中给出了各种延时统计 模型的均值和平均偏差,结果同样说明了基于 Weibull 分布的 RLC 统计延时模型在各种工艺节点 上模拟工艺波动对互连延时的影响是最好的。

5 结束语

本文提出了一种新的考虑工艺波动影响的统计 RLC 延时分析方法。首先讨论了工艺波动对电路性 表 3 比较工艺波动影响下的延时分布

工艺	艺节点(nm)	45	32	22
HSPICE	均值(ns)	38.98	81.68	180.30
	平均偏差(ps)	1566	3297	7313
Elmore	均值(ns)	36.22	75.95	167.45
	误差(%)	-7.08	-7.02	-7.13
	平均偏差(ps)	1454	3071	6835
	误差(%)	-7.15	-6.85	-6.54
	均值(ns)	36.32	76.12	168.02
等效 Elmore	误差(%)	-6.82	-6.81	-6.81
	平均偏差(ps)	1480	3084	6762
	误差(%)	-5.49	-6.46	-7.53
D2M	均值(ns)	37.97	79.47	175.59
	误差(%)	-2.59	-2.71	-2.61
	平均偏差(ps)	1542	3224	7104
	误差(%)	-1.53	-2.21	-2.86
Weibul	均值(ns)	38.29	80.03	181.12
	误差(%)	-1.77	-2.02	0.45
	平均偏差(ps)	1579	3297	7313
	误差(%)	-0.83	0.00	0.00

能的影响,给出了考虑工艺波动的互连寄生参数和 矩的构建。然后基于 Weibull 分布给出了一种考虑 工艺波动影响的统计 RLC 延时分析方法,所提方法 同样适用于其他延时模型。最后通过和 HSPICE 结 果比较,验证了在多种工艺节点条件下基于 Weibull 分布的统计模型的延时分布、均值和平均偏差都是 最好的,且具有一致性。

参考文献

- ITRS. Modeling and simulation (2007). http://www.itrs.net/, 2008, 11.
- [2] Qu H, Kong L, and Xu Y S, et al.. Finite-element

computation of sensitivities of interconnect parasitic capacitances to the process variation in VLSI. *IEEE Transactions on Magnetics*, 2008, 44(6): 1386–1389.

- [3] Ravindra J V R and Srinivas M B. A statistical model for estimating the effect of process variations on delay and slew metrics for VLSI interconnects. Proc IEEE Digital System Design Architectures, Methods and Tools (DSD2007), Lübeck, Germany, 2007: 325–330.
- [4] Alpert C J, Devgan A, and Kashyap C V. RC delay metric for performance optimization. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2001, 20(5): 571–582.
- [5] Liu F, Kashyap C, and Alpert C J. A delay metric for RC circuits based on the Weibull distribution. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2004, 23(3): 443–447.
- [6] Ismail Y I, Friedman E G, and Neves J L. Equivalent Elmore delay for RLC trees. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*. 2000, 19(1): 83–97.
- [7] Dai W and Hao J. Timing analysis taking into account

interconnect process variation. IEEE International Workshop on Statistical Methodology, Kyoto, Japan, 2001: 51–53.

- [8] Wong S C, Lee G Y, and Ma D J. Modeling of interconnect capacitance, delay, and crosstalk in VLSI. *IEEE Transactions* on Semiconductor Manufacturing, 2000, 13(1): 108–111.
- [9] Qi X N, Wang G F, and Yu Z P, et al.. On-chip inductance modeling and RLC extraction of VLSI interconnects for circuit simulation. Proc IEEE Custom Integrated Circuits Conference (CICC 2000), Orlando, Florida, USA, 2000: 487-490.
- [10] ITRS. Interconnect (2007). http://www.itrs.net/, 2008, 11.
- 李建伟: 男,1977年生,博士生,研究方向为超大规模集成电路 设计方法.
- 董 刚: 男,1978年生,副教授,研究方向为系统集成技术与超 大规模集成电路设计方法.
- 杨银堂: 男,1962 年生,教授,博士生导师,研究方向为 VLSI 技术与集成电路设计.
- 王 增: 男,1977年生,博士生,研究方向为超大规模集成电路 设计方法.