

JPEG2000 中 DWT-EBCOT 联合的高效低存储 VLSI 结构

郭 杰 李云松 吴成柯 刘 凯 王柯伊

(西安电子科技大学综合业务网理论及关键技术国家重点实验室 西安 710071)

摘 要: 针对 JPEG2000 硬件实现中小波变换与编码之间占用大量存储的问题, 该文提出一种基于码块的存储方案。通过对码块大小片内存储最大程度的复用以及对其高效简单的调度控制, 从面积和功耗两方面减小了硬件实现的开销。在实现中, 采用基于行的提升变换结构和比特平面并行的编码方式, 提高了效率, 确保整个过程的实时处理。实验结果表明: 在实时编码要求下, 对分辨率为 512×512 的图像分片进行四级 9/7 或者 5/3 小波分解, 码块大小为 32×32 , 采用本文结构所用的存储量与直接使用外部存储器的方法相比可减少 80% 以上。整个结构已通过 FPGA 验证, 且系统时钟可以工作在 100MHz。

关键词: JPEG2000; 离散小波变换; EBCOT 算法; 低存储; 码块

中图分类号: TN402; TN919.81

文献标识码: A

文章编号: 1009-5896(2009)03-0731-05

An Efficient DWT-EBCOT Combined VLSI Architecture with Low Memory for JPEG2000

Guo Jie Li Yun-song Wu Cheng-ke Liu Kai Wang Ke-yan

(State Key Lab. of Integrated Service Networks, Xidian Univ., Xi'an 710071, China)

Abstract: Motivated by an enormous amount of storage between DWT and EBCOT in JPEG2000 hardware implementation, a novel memory-efficient scheme based on code block size is proposed. Further reuse of on-chip code block size memories and efficient scheduling of them reduce hardware cost in both area and power. In the implementation, line-based lifting DWT architecture and bit plane parallel EBCOT design are used. The resulting coding efficiency is improved and the whole architecture can achieve real time processing. Experimental results show that on demand of real time coding, when a tile with resolution up to 512-width and 512-height is decomposed with four levels in 9/7 or 5/3 filters and the size of code block is 32×32 , the wavelet coefficients memory needed in the proposed architecture is reduced by over 80%, compared with existing architectures that wavelet coefficients are directly deposited in off-chip memories. The whole design has been synthesized and mapped into Xilinx FPGA, passing the verification when the system is working at the clock of 100MHz.

Key words: JPEG2000; DWT; EBCOT; Low memory; Code block

1 引言

作为最新一代静止图像压缩的国际标准, JPEG2000^[1] 将离散小波变换(Discrete Wavelet Transform, DWT)和具有优化截取的内嵌码块编码(Embedded Block Coding with Optimized Truncation, EBCOT)分别采纳成为其核心的变换和编码算法。DWT 以精确的时频局部特性和优异的去相关能力, 成为目前图像压缩领域的强大工具; EBCOT 对 DWT 产生的小波系数按码块和比特平面进行分割, 通过 Tier-1 扫描编码后进行二进制算术编码和 Tier-2 依照率失真准则进行优化截取, 获得了码流的空间和质量渐进特性。图 1 给出了简化的 JPEG2000 编码器的原理框图。

连接 DWT 和 EBCOT 的桥梁是经过量化(对 5/3 小波可看作量化步长为 1)的小波系数, 即图 1 虚框表示的部分,

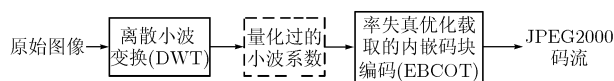


图 1 JPEG2000 标准的原理框图

对其存储和调度是本文研究的重点。在处理中图像分片(image tile)的大小直接影响整幅图像的压缩质量, 这是由于当 tile 划分过小时会带来明显的边界效应, 而同时带来的直接后果是存储资源会随着图像分片的增大而增加。由于量化系数必须积累到一定程度才能用于后续的 EBCOT 编码, 因此一种最直接的方法是存储整个 tile 的小波系数。在已有的众多 JPEG2000 硬件结构中较为常见的是选择较小尺寸的分片(例如 tile 大小为 128×128), 小波系数存储直接在片内; 或者选择大分片尺寸, 在硬件实现中利用外部存储。两者仅在存储器的来源方面存在差别, 很少涉及节省存储器的高效结构。

在进行 Tier-1 编码时各子带被划分成码块, 以码块为单

位进行独立编码。基于这一思想,本文提出的基于码块大小的存储设计方案,可以在大尺寸 tile 下有效地组织存储区域,通过复用片内存储器减少小波系数占用的缓存,很大程度上避免了由于小波系数累计而占用大量存储的现象,同时采用有效的调度机制防止缓存在复用时出现读写冲突,从而可以在保证恢复图像质量的前提下节省存储资源,降低功耗。在具体实现中采用基于行的提升变换体制和比特平面并行的编码结构,极大地提高了变换和编码的效率及速度。

2 2D-DWT 的提升算法及基于行的 VLSI 实现

传统的DWT采用滤波器组卷积算法,需要复杂的计算和大量的存储空间。Daubechies 等人提出的提升小波变换算法^[2],也可以构造出具有紧支集特性的双正交小波,同时具有运算复杂度低和存储空间小等优点,同时指出小波变换的滤波器组可以分解为有限的提升步骤。设 $\tilde{h}(z)$ 和 $\tilde{g}(z)$ 分别表示低通和高通分解滤波器,相应的矩阵表示为 $\tilde{\mathbf{P}}(z) = \begin{bmatrix} \tilde{h}_e(z) & \tilde{h}_o(z) \\ \tilde{g}_e(z) & \tilde{g}_o(z) \end{bmatrix}$,可以证明 $\tilde{\mathbf{P}}(z)$ 可以分解为一系列上三角和

下三角矩阵交替相乘的形式,即

$$\tilde{\mathbf{P}}(z) = \begin{bmatrix} K & 0 \\ 0 & \frac{1}{K} \end{bmatrix} \prod_{i=1}^m \begin{bmatrix} 1 & 0 \\ \tilde{t}_i(z) & 1 \end{bmatrix} \begin{bmatrix} 1 & \tilde{s}_i(z) \\ 0 & 1 \end{bmatrix} \quad (1)$$

对分辨率为 $N \times N$ 大小的图像 $\mathbf{X} = \{x(i, j) | i, j = 0, 1, \dots, N - 1\}$,经过 9/7 滤波器完成一级 2D-DWT 的矩阵表示为

$$\mathbf{Y} = ((\mathbf{X} \cdot \mathbf{T}_h)^T \cdot \mathbf{T}_v)^T = \mathbf{T}_v^T \mathbf{X} \mathbf{T}_h \quad (2)$$

其中 \mathbf{T}_h 和 \mathbf{T}_v 分别为水平和垂直变换矩阵,且有 $\mathbf{T}_h = \mathbf{T}_v = \mathbf{P}_1 \mathbf{U}_1 \mathbf{P}_2 \mathbf{U}_2 \mathbf{K}$, 这里

$$\mathbf{P}_1 = \begin{bmatrix} 1 & \alpha & 0 & \dots & \dots & \dots & 0 \\ 0 & 1 & 0 & 0 & \dots & \dots & \dots \\ 0 & \alpha & 1 & \alpha & 0 & \dots & \dots \\ \dots & 0 & 0 & 1 & 0 & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & 1 & \alpha & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots & 0 & 1 & 0 \\ 0 & \dots & \dots & \dots & 0 & \alpha & 1 & \dots & \dots \end{bmatrix},$$

$$\mathbf{U}_1 = \begin{bmatrix} 1 & 0 & 0 & \dots & \dots & \dots & 0 \\ 0 & 1 & \beta & 0 & \dots & \dots & \dots \\ 0 & 0 & 1 & 0 & 0 & \dots & \dots \\ \dots & 0 & \beta & 1 & \beta & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & 0 & 0 & 1 & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & 1 & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots & \beta & 1 & 0 \\ 0 & \dots & \dots & \dots & 0 & 0 & 1 & \dots & \dots \end{bmatrix},$$

$$\mathbf{P}_2 = \begin{bmatrix} 1 & \gamma & 0 & \dots & \dots & \dots & 0 \\ 0 & 1 & 0 & 0 & \dots & \dots & \dots \\ 0 & \gamma & 1 & \gamma & 0 & \dots & \dots \\ \dots & 0 & 0 & 1 & 0 & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & 1 & \gamma & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots & 0 & 1 & 0 \\ 0 & \dots & \dots & \dots & 0 & \gamma & 1 & \dots & \dots \end{bmatrix},$$

$$\mathbf{U}_2 = \begin{bmatrix} 1 & 0 & 0 & \dots & \dots & \dots & 0 \\ 0 & 1 & \delta & 0 & \dots & \dots & \dots \\ 0 & 0 & 1 & 0 & 0 & \dots & \dots \\ \dots & 0 & \delta & 1 & \delta & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & 0 & 0 & 1 & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & 1 & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots & \delta & 1 & 0 \\ 0 & \dots & \dots & \dots & 0 & 0 & 1 & \dots & \dots \end{bmatrix} \quad (3)$$

其中 $\alpha = -1.586, \beta = -0.053, \gamma = 0.883, \delta = 0.4435$, $\mathbf{P}_1, \mathbf{P}_2, \mathbf{U}_1, \mathbf{U}_2$ 分别为提升步骤中的两级预测和更新矩阵, \mathbf{K} 为增益因子调整矩阵,作用是使提升运算与卷积核的计算结果保持一致。

本文采用基于行的变换方式实现了多级提升 2D-DWT,图 2 所示为多级小波变换的实现结构。行变换器负责各级行变换,变换结果输出给行变换缓存器和该级对应的列变换器;列变换器从各级行变换缓存器以及对应的行变换器读取数据进行列变换,结果送入输出控制模块;各级行变换缓存器由内部 FIFO 组成,用于存储行变换中间结果;输出控制模块负责暂存列变换结果,并按优先级由高到低的顺序连续输出各子带系数,其内部缓存也由 FIFO 组成;尺度因子 \mathbf{K} 加权矩阵对不同子带小波系数进行尺度加权随后进行标量

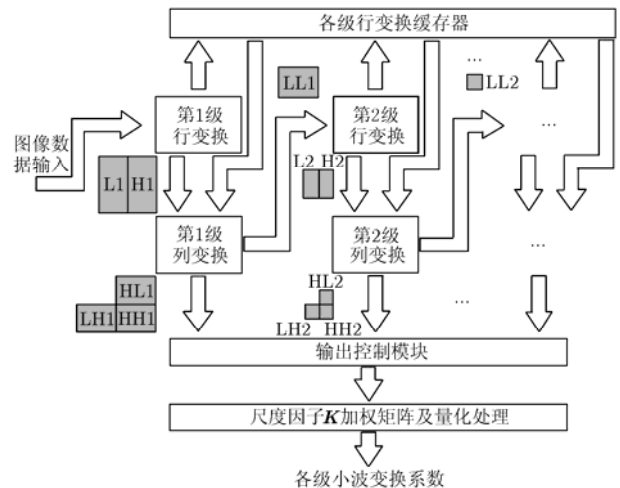


图 2 基于行的多级提升小波变换结构

量化处理; 最终的小波变换系数存储于 DWT 与 EBCOT 之间的存储器中。由于在这个过程中各级小波变换并行处理, 辅之行、列变换中对时序的精确控制, 该结构可以确保一幅图像在逐行输入的时间内完成其多级变换, 实现了 DWT 的实时处理。

3 EBCOT 编码器的 VLSI 结构

EBCOT 算法分为两部分, 即 Tier-1 和 Tier-2。Tier-1 由内嵌比特平面编码和自适应算术编码器 MQ 组成。Tier-2 完成率控制和码流组织。在进行编码时, 各个小波系数子带划分为更小的码块(如 64×64 或 32×32), 以码块为单位独立作 Tier-1 编码; Tier-2 对各码块产生的比特流按其恢复图像质量的贡献进行分层和率失真优化截取, 完成码流的率控制和组织, 从而使码流具有 SNR 和空间可扩展特性。EBCOT 编码器的结构如图 3 所示。

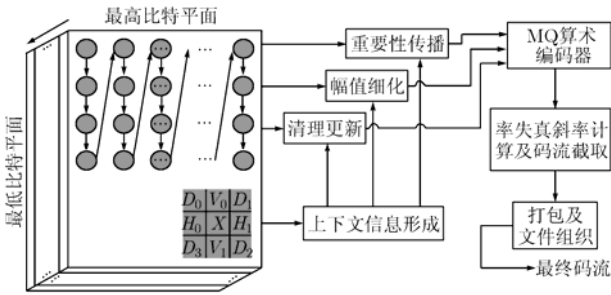


图 3 EBCOT 编码器结构示意图

由图 3 可以看出, 对某一码块进行 Tier-1 编码时, 从最高比特平面(MSB)开始依次向最低比特平面(LSB)分析。在每一比特平面中, 对码块内部按照 stripe 条带顺序扫描, 对每个位置分别采用 3 种编码过程, 即重要性传播过程(significance propagation pass)、幅值细化过程(magnitude refinement pass)和清理更新过程(cleanup pass)。每一过程的结果取决于该位置(即图中的 X)的状态变量值以及该点的 8-邻域像素形成的上下文信息。JPEG2000 将与 X 相邻的 $(V_0V_1H_0H_1D_0D_1D_2D_3)$ 的组合进行合并简化, 形成 19 种不同的上下文信息, 据此决定采用零编码(zero coding)、符号编码(sign coding)、幅值细化编码(magnitude refinement coding)和游程编码(run length coding)4 种方式中的一种或几种。各编码过程的结果依次进入 MQ 编码器完成算术编码。经过算术编码器的码流根据由率失真定理计算出的斜率值进行截取, 按照 JPEG2000 标准进行组织和打包, 最终形成满足要求的标准码流。

由于编码点在各比特平面的状态变量值可以在产生量化系数后预先得到, 因此比特平面编码不必由高到低串行输出, 而采用并行方式。这里采用一种比特平面并行处理的 VLSI 结构, 如图 4 所示。从图中可以看到, 比特平面并行结构的并行度为 n (设比特平面个数为 n), 而编码过程并行

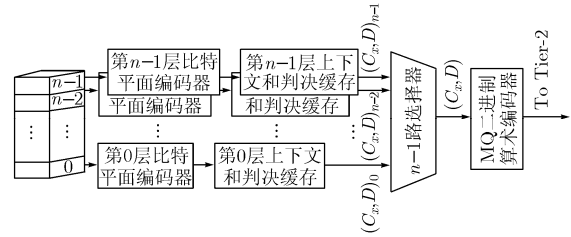


图 4 比特平面并行的 Tier-1 编码结构

(coding pass parallel)结构^[3]每次最多有 3 个编码过程, 即并行度为 3。由于一般情况下所用的比特平面数 $n > 3$, 因此从并行角度来讲, 虽然编码并行结构和基于列(column-based)结构^[4]采用了诸如样点跳过(sample skipping)和列跳过(group-of-column skipping)等加速方式, 但是本文的比特平面并行方式具有更高的并行度, 而且避免了时钟浪费, 提高了编码效率。

每一层比特平面编码器接收小波系数和状态变量在该平面的值, 生成该层对应的上下文和判决信息数据对 (C_x, D) , 将其存放到每个平面对应的上下文和判决缓存中, 然后通过 $n-1$ 多路选择器输出到算术编码器(MQ)进行压缩编码。MQ 产生的压缩码流提供给 Tier-2 编码模块进行优化截取, 最终形成码流。

4 高效低存储空间的小波系数存储设计

硬件实现结构的存储策略和 EBCOT 编码的效率及并行度直接取决于小波系数的存储方案设计。在传统的 JPEG2000 硬件结构中, 量化系数按照子带中对应的位置存放于外部存储器中, 用于后续的 Tier-1 编码。在这个过程中不是按照子带内逐行扫描的顺序, 而是对划分成互不重叠区域的码块进行条带扫描, 因此一般的做法是存储整幅图像的量化系数, 扫描时进行简单的地址控制即可。文献[5]提出的方法就采用空间为 N^2 的外部存储器, 在这种前提下如果对分辨率为 $N \times N$ 的图像分片采用实时的小波变换结构, 就需要两块外部存储乒乓互倒, 由此占用的存储空间就高达 $2 \times N \times N$ 。文献[6]指出, 在硬件实现中外部存储使用的功耗要比内部存储高一个数量级。在考虑面积和功耗的背景下, 本文提出的利用片内存储实现的高效低存储空间方案可以有效地解决以上问题。

4.1 基于码块大小的小波系数存储设计

在 Tier-1 编码时, 码块是进行处理的最小独立单位。针对这一特点本文提出一种基于码块大小的存储体制(Code block-Based Memory Scheme, CBMS), 有效解决原有结构中存储占用高的问题。原有结构中的系数是按子带对应存储区域中的地址依次存放, 子带存储空间构成所有小波系数读写操作的基本平台。这种存储方案的结构简单, 对地址选择和控制的接口易于实现。但是按子带形成的存储空间会比较大, 占用的面积和消耗的功耗也都很大, 在 tile 尺寸增大的

情况下, 这些问题会更加凸显。

而在 CBMS 中, 将子带空间进一步划分, 形成若干个存储容量与码块大小相同的存储区域, 量化系数不是按其在子带中对应的地址存放, 而是按照在所处码块中的位置组织。当一个码块大小的存储区域(Code block-size Memory, CM)被某个码块的量化系数填充后, 就只能为该码块的其他系数继续使用, 非该码块的系数不能占用该块 CM, 直至该 CM 存储完整并经 Tier-1 的各个编码过程完成后才能释放, 继续为后续码块的量化系数所用。在接收小波系数然后 Tier-1 对其编码直至该 CM 为随后出现系数的码块继续使用的过程中, 每个 CM 都可能存在 5 种状态, 分别为

(1)空闲状态(idle), 表明该 CM 从未被占用, 可以接受某个码块中的小波系数;

(2)存储状态(storing), 表明某个码块的小波系数正写入该 CM, 此时该 CM 被这一个码块的小波系数唯一占用;

(3)写满等待状态(full-waiting), 表明该 CM 对应码块小波系数已经填充完毕, 正处于等待 Tier-1 编码器处理的状态;

(4)编码状态(coding), 在这一状态下, Tier-1 编码器正为这一 CM 对应码块的小波系数进行各个 pass 编码;

(5)读空等待状态(empty-waiting), 此时该 CM 经 Tier-1 扫描之后并编码完成, 正等待接收另一全新码块中的小波系数。

图 5 示意了单个 CM 工作的状态转移图, 并且演示了该方案应用于存储节省方面的整个流程。与传统的单个地址只能存储固定位置系数的方法相比, CBMS 利用了基于行算法的特点, 即各子带的系数是按行的顺序给出的, 各码块系数的完整获得在时间上具有分段特性, 可以利用较小存储空间的精确复用以达到减少存储器的目的。

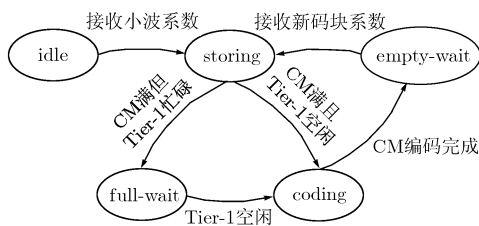


图 5 CM 状态转移图

4.2 等待队列调度机制

正由于以基于行结构实现的小波系数是按照行的顺序得到的, 而 Tier-1 中的编码过程是以码块为单位处理的, 因此如 4.1 节所述, CM 会存在写满等待状态。如何匹配 DWT 的输出速率和 Tier-1 的处理能力是实现低存储空间的关键, 需要对此特殊处理以平衡两者的关系, 来达到对 CM 最大限度的复用。又因为同一级小波变换在 3 个方向(对最高级分解有 4 个方向)是几乎同时进行的, 考虑到 Tier-1 编码器的处理能力受限, 为需要编码器处理的 CM 开辟等待队列。在

Tier-1 编码器对等待队列中某个 CM 对应的码块进行处理过程当中, 一旦 CM 接收某个码块完整的小波系数, 从 storing 状态转到 full-waiting 状态, 该 CM 就屏蔽掉外界所有的操作请求, 同时进入等待队列中直至 Tier-1 对其编码完成进入 empty-waiting 状态。在这一过程中, 编码器需要对等待队列中 CM 的子带类型即时判断, 确保所处理的 CM 与子带内的码块正确对应。图 6 给出了一种可能出现的进入等待队列先后顺序来示意这一过程。

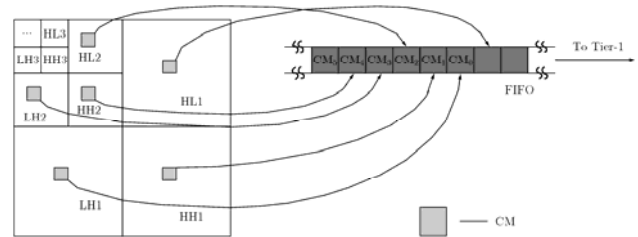


图 6 CBMS 结构示意图

在实际处理过程中, 为解决 DWT 处理及 EBCOT 编码速度不一致的问题, 设置 DWT 将小波系数写入 CM 与 EBCOT 从中读出系数的时钟频率关系为 1: 2。

4.3 基于码块存储方案的特点及比较

与以往的基于图像分片或基于子带的小波系数存储方案相比, 本文提出的基于码块大小的低存储设计结构将处理的存储空间进一步精确到码块尺寸, 在对存储区域的控制和选择上更为灵活和节省, 因此在降低小波系数存储方面具有一定优势, 适合于面向芯片化的设计要求。与大多数文献中提出的存储区域写满即停止小波变换的结构相比, 由于采用了等待队列的 CM 调度策略, 使得本文结构不受 DWT 处理速度的影响, 可以在小波系数不间断输入的情况下实现 Tier-1 编码器的连续处理。

5 性能与分析

采用基于行提升的实时小波变换结构和比特平面并行处理的 EBCOT 结构, 对本文提出的基于码块的节省存储方案进行验证, 在图像分片分辨率为 512×512 , 码块大小为 32×32 的条件下进行分析。对这样的图像进行四级小波分解, 小波系数的精度采用 16bit 表示。采用 CBMS 结构使用了 88 个 CM, 所用的片内存储大小为 1408kbit, 而原有的使用片外存储的乒乓互倒方法所需存储空间为 8Mbit。可以看出本文的结构可节约存储达 80% 以上, 且使用片内存储可以大大降低对功耗的要求。为了表征 DWT 与 EBCOT 之间所用小波系数存储的重复利用程度, 定义存储压缩比(Memory Compression Ratio, MCR)如下:

$$MCR = \frac{\text{小波变换后图像大小}}{\text{小波系数占用存储大小}} \quad (4)$$

表 1 列出了该结构的某些参数并与其他方法的性能进行了比较。

表1 本文方法与其他结构的性能比较

性能参数	文献[7]	文献[8]	本文
tile 大小	128×128	128×128	512×512
码块大小	32×32	32×32	32×32
滤波器类型	9/7 或 5/3	9/7	9/7 或 5/3
小波级数	5	3	4
Tier-1 个数	3	1	1
存储压缩比(MCR)	1.00	1.00	2.91

注: 文献[7,8]中小波系数占用的存储空间均为 128×128。

从表中可以看出, 本文的 MCR 为 2.91, 而其他两种方法均为 1.00。这是由于使用了 CBMS 中基于码块的存储设计方案, 使得片内存储的利用率有效提高。此外, 与在 HL, LH 和 HH 3 个方向上分别设置一个 Tier-1 编码器的结构相比, 由于使用了并行度更高的比特平面并行的 EBCOT 编码以及 CBMS 中的等待队列调度方式, 该结构只需一个编码器就可以实现对各子带方向所有码块的 Tier-1 编码, 节省了由此占用的逻辑资源。

在型号为 XC2VP30 的 FPGA 系统平台中, 同时在 Tier-1 编码器的时钟频率为 100MHz, 图像像素时钟为 50MHz 的条件下, 对本文提出的结构和基于行的 DWT 以及比特平面并行的 EBCOT 进行联调, 其中 CM 以 FPGA 内部的双端口 Block Ram 实现, 所测试的各项功能均与仿真分析的结果一致。

6 结束语

本文针对 JPEG2000 中 DWT 和 EBCOT 之间小波系数占用大量外部存储器的问题, 提出了一种基于码块的低存储解决方案(CBMS)。通过以码块大小的较小片内存储代替大容量片外存储以及这些片内存储之间的高效复用, 从面积和功耗两方面减小了硬件实现的开销; 同时在 CBMS 中以等待队列方式处理各个方向的码块, 与在各子带都使用编码器并行处理的方式相比, 降低了对逻辑资源的要求。在实现中, 采用基于行的实时提升变换算法和比特平面并行的 EBCOT 结构, 提高了变换和编码的效率, 以保证数据压缩的实时进行。

参考文献

- [1] ISO/IEC JTC 1/SC 29/WG N1646R, ISO/IEC FCD15444-1. JPEG2000 Part Final Committee Draft Version 1.0 [S]. 16 March 2000.
- [2] Daubechies I and Sweldens W. Factoring wavelet transform into lifting steps [J]. *J. Fourier Anal. Applicat*, 1998, 4(2): 247-269.
- [3] Chiang Jen-Shiun, Lin Yu-Sen, and Hsieh Chang-Yo. Efficient pass-parallel architecture for EBCOT in JPEG2000 [C]. Proceedings of IEEE International Symposium Circuits and Systems, Scottsdale, Arizona, USA, 2002, I: 773-776.
- [4] Lian Chung-Jr, Chen Kuan-Fu, and Chen Hong-Hui, *et al.* Analysis and architecture design of block-coding engine for EBCOT in JPEG2000 [J]. *IEEE Trans. on Circuits and System for Video Technology*, 2003, 13(3): 219-230.
- [5] Acharya T and Chakrabarti C. A survey on lifting-based discrete wavelet transform architectures [J]. *Journal of VLSI Signal Processing*, 2006, 42(3): 321-339.
- [6] Cheung Ngai-Man, Tang C, and Ortega A, *et al.* Efficient wavelet-based predictive Slepian-Wolf coding for hyperspectral imagery [J]. *Eurasip Journal on Applied Signal Processing*, 2005, 86(11): 3180-3195.
- [7] Andra K, Chakrabarti C, and Acharya T. A high-performance JPEG2000 architecture [J]. *IEEE Trans. on Circuits and System for Video Technology*, 2003, 13(3): 209-218.
- [8] Huang Quanping, Zhou Rongzheng, and Hong Zhiliang. Low memory and low complexity VLSI implementation of JPEG2000 codec [J]. *IEEE Trans. on Consumer Electronics*, 2004, 50(2): 638-646.

郭杰: 男, 1982年生, 博士生, 研究方向为图像压缩及其ASIC设计。

李云松: 男, 1974年生, 副教授, 主要研究领域为图像/视频压缩编解码以及网络视频传输。

吴成柯: 男, 1938年生, 教授, 长期从事计算机视觉、图像压缩编码及视频通信等方面的研究工作。