

## 基于镜像对称参考切片的多扫描链测试数据压缩方法

邝继顺 刘杰镗\* 张亮

(湖南大学信息科学与工程学院 长沙 410082)

**摘要:** 为了减少测试数据和测试时间, 该文提出一种基于镜像对称参考切片的多扫描链测试数据压缩方法。采用两个相互镜像对称的参考切片与扫描切片做相容性比较, 提高了相容概率。若扫描切片与参考切片相容, 只需要很少的几位编码就可以表示这个扫描切片, 并且可以并行载入多扫描链; 若不相容, 参考切片被该扫描切片替换。提出一种最长相容策略, 用来处理扫描切片与参考切片同时满足多种相容关系时的选取问题。根据 Huffman 编码原理确定不同相容情况的编码码字, 可以进一步提高测试数据的压缩率。实验结果表明所提方法的平均测试数据压缩率达到了 69.13%。

**关键词:** 测试数据压缩; 多扫描链; 相容性; 参考切片; 扫描切片

中图分类号: TP302

文献标识码: A

文章编号: 1009-5896(2015)06-1513-07

DOI:10.11999/JEIT141146

## Test Data Compression Method for Multiple Scan Chain Based on Mirror-symmetrical Reference Slices

Kuang Ji-shun Liu Jie-tang Zhang Liang

(College of Information Science & Engineering, Hunan University, Changsha 410082, China)

**Abstract:** In order to reduce test data and test time, a test data compression method for multiple scan chain which bases on mirror-symmetrical reference slices is proposed. This method uses two mutually mirror-symmetrical reference slices for compatibility comparison with scan slice, that improves the compression ratio. If the scan slice is compatible to one of the reference slices, only a few bits are needed to encode it and can be loaded in parallel. Otherwise, the scan slice will replace one reference slice. A longest compatibility strategy is proposed when the scan slice and reference slice satisfy more compatible relationship. It can further improve the test compression ratio to determine the code word according to the different compatibility frequency statistics situations. The experimental results show that the average compression rate of the proposed scheme reaches 69.13%.

**Key words:** Test data compression; Multiple scan chain; Compatibility; Reference slice; Scan slice

### 1 引言

随着现代工业技术的不断发展, 数字电路的集成度越来越高, 单个芯片上集成的知识产权核 (Intellectual Property, IP) 越来越多、功能越来越复杂。测试在确保芯片的质量方面起了至关重要的作用。在测试过程中, 为了保证较高的测试故障覆盖率, 需要大量的测试数据, 对自动测试设备 (Automatic Test Equipment, ATE) 的存储容量要求越来越高。测试数据压缩能有效减少需要存储的数据量, 降低对 ATE 存储容量和带宽的要求。随着电路规模越来越大, 被测电路 (Circuit Under Test, CUT) 的测试扫描链越来越长, 单扫描链结构需要的测试时间也随之增加。多扫描链结构是将一条长的

单扫描链分割成多条相对较短的扫描链, 使测试数据能够并行载入扫描链, 从而大大地减少测试时间。因此基于多扫描链结构的测试数据压缩是解决存储容量和测试时间的有效方法之一。

测试数据压缩分为激励压缩和响应压缩, 本文主要研究测试激励压缩。测试激励压缩方法总体可以分为 3 类: 基于线性解压结构的压缩方法、基于广播扫描的压缩方法和基于编码的压缩方法<sup>[1]</sup>。目前基于编码的压缩方法有很多, 如 FDR 码<sup>[2]</sup>、可变量 Huffman 编码 (VIHC)<sup>[3]</sup>、最优选择 Huffman 编码 (OSHC)<sup>[4]</sup>、共游程码<sup>[5]</sup>和一位标识混合编码<sup>[6]</sup>。这些编码方法都有较好的数据压缩率, 但是一般只针对单扫描链的 CUT。然而现代的片上系统 (SoC) 大都采用多扫描链结构设计, 因此又有一些适用于多扫描链结构的编码压缩方法被提出, 如基于字典压缩的方法<sup>[7-9]</sup>、扫描切片重叠压缩方法<sup>[10, 11]</sup>等。同时为

2014-09-02 收到, 2014-12-23 改回

国家自然科学基金(61472123, 60673085)资助课题

\*通信作者: 刘杰镗 liujietang126@163.com

了减少测试功耗，近年来不断有学者提出一些新的压缩方法和结构<sup>[12-14]</sup>。

扫描切片重叠压缩方法<sup>[10]</sup>是利用扫描切片的相容性来缩减测试数据。该方法只采用了单一的参考切片，因此参考切片的替换频率较高，限制了压缩率的提高和测试时间的减少。本文提出了一种基于镜像对称参考切片的多扫描链数据压缩方法，采用了两个相互镜像对称的参考切片，可以提高扫描切片与参考切片的相容概率，减少参考切片的替换频率。虽然镜像对称参考切片在编码时需要增加额外的编码码字，但是能够提高相容的概率，对于扫描链条数很多的现代 SoC 而言，这种方法能有效提高测试数据压缩率。为了叙述方便，将本压缩方法称为 MSRS(Mirror Symmetry Reference Slices)方法。

## 2 MSRS 方法设计

扫描切片重叠是指相邻扫描切片之间满足相容关系。两个  $N$  位的扫描切片  $(u_1, u_2, \dots, u_N)$  和  $(v_1, v_2, \dots, v_N)$  正向相容，当且仅当  $u_i$  和  $v_i$  的值相同或者它们中至少有一个是 X 位。如图 1 所示，测试向量包含 10 个扫描切片。每个切片包含 4 位。在原始扫描切片中第 1 个切片和第 2 个切片分别为  $\{1 X X 1\}$ ,  $\{X X 1 1\}$ ，这两个切片满足相容条件，因此这两个扫描切片重叠。统计发现一些 ISCAS'89 基准电路的 MINTEST 测试集中都含有大量的 X 位，所以扫描切片重叠的概率可能很高。扫描切片重叠压缩方法就是根据这一特点而提出的压缩方法。

如果出现连续的扫描切片重叠，则一个快速将扫描切片移入扫描链的方法就是将重叠的第 1 个扫描切片串行输入到增加的外部扫描切片中，并锁定这个扫描切片。在接下来的时钟周期，只需要从这个外加的扫描片中将数据并行输入到内部扫描切片，这样可以大大减少冗余的时钟周期。该结构如图 2 所示，内部 4 条扫描链并行连接到一个外部扫描切片上，这个外部扫描切片也称之为参考切片。如果采用扫描切片重叠方法，对于图 1 中填充后的

原始扫描切片	填充后扫描切片
1 2 3 4 5 6 7 8 9 10	1 2 3 4 5 6 7 8 9 10
1 X 1 0 X 0 X X X X	1 1 1 0 0 0 0 X X X
X X 1 X X X X X 0	1 1 1 1 1 1 1 0 0 0
X 1 X X X X 0 X 0 0	1 1 1 0 0 0 0 0 0 0
1 1 1 X X 0 X 1 1 X	1 1 1 0 0 0 0 1 1 1
	<div style="display: flex; justify-content: space-around; width: 100%;"> <span>重叠</span> <span>重叠</span> <span>重叠</span> </div>

图 1 测试向量切片重叠

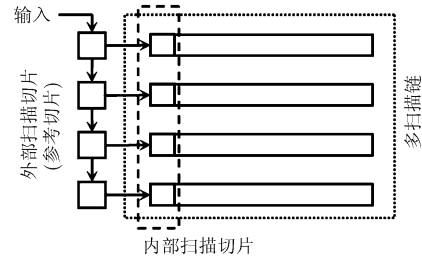


图 2 扫描切片重叠结构

扫描切片，第 1 个扫描切片串行载入参考切片，再把参考切片并行载入扫描链；第 2，第 3 个扫描切片与参考切片相容，直接把参考切片并行载入扫描链。第 4 个扫描切片与参考切片不相容，因此先把第 4 个扫描切片串行载入外部扫描切片，替换上一个参考切片，再并行载入扫描链。第 5，第 6，第 7 个扫描切片可以直接把参考切片并行载入扫描链。整个测试集中的 10 个扫描切片只有 3 个切片需要串行载入参考切片，其他的都可以并行载入。

### 2.1 MSRS 压缩框架

MSRS 方法中设置了两个镜像对称的参考切片，扫描切片可以同时与两个参考切片做正(反)向相容比较。这样大大增加了扫描切片与参考切片的相容概率。只要发生相容，就可以将参考切片直接并行载入内部扫描切片，不需要从外部串行载入。不仅减少了扫描周期，也减少了输入到外部扫描切片的数据。当然，我们也需要增加额外的编码码字表示不同的相容情况。

MSRS 方法的压缩框架如图 3 所示。假定被测电路含有  $N$  条扫描链，镜像对称的参考切片 **RS1**、**RS2** 分别存储在两个移位寄存器中。假设 **RS2** 中的数据为  $(r_1, r_2, \dots, r_N)$ ，则对应的 **RS1** 中数据为  $(r_N, r_{N-1}, \dots, r_1)$ 。我们将 **RS2** 参考切片称为原参考切片，**RS1** 参考切片称为镜像参考切片。当扫描切片与参考切片相容时，把对应的参考切片移入扫描链。当扫描切片与参考切片不相容时，先将扫描切片移入两个寄存器中替换参考切片，然后再将替换后的原参考切片移入扫描链。MUX 为二路选择器，用来选择哪一个参考切片被送入扫描链，随后的异或门用来选择正反向相容。参考切片选择信号和正反向相容选择信号都由有限状态机(Finite State Machine, FSM)提供。

### 2.2 参考切片更新与替换

当扫描切片与参考切片相容时，根据相容关系对参考切片中无关位 X 进行选择填充的过程称为参考切片更新。为了叙述方便，进行如下定义：

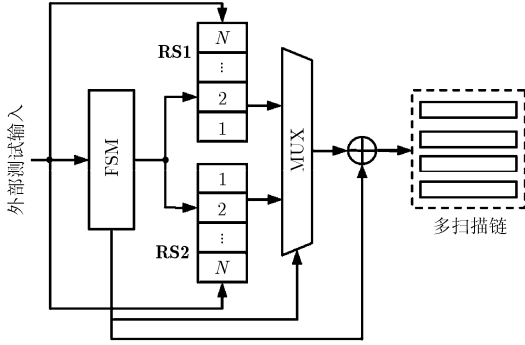


图 3 MSRS 压缩结构原理图

对长度为  $N$  的扫描切片  $a = (a_1, a_2, \dots, a_N)$ ，定义

$$a^D = (a_N, a_{N-1}, \dots, a_1) \quad (1)$$

根据文献[15]，定义测试数据 0, 1, X 求交( $\cap$ )、求反(!)运算规则

$$1 \cap 1 = 1, 1 \cap X = 1, 0 \cap 0 = 0, 0 \cap X = 0, X \cap X = X \quad (2)$$

$$!1 = 0, !0 = 1, !X = X \quad (3)$$

对扫描切片  $U = (u_1, u_2, \dots, u_N)$  和  $V = (v_1, v_2, \dots, v_N)$ ，定义

$$U \cap V = (u_1 \cap v_1, u_2 \cap v_2, \dots, u_N \cap v_N) \quad (4)$$

$$!U = (!u_1, !u_2, \dots, !u_N) \quad (5)$$

当扫描切片  $SS_i$  与原参考切片  $RS2_i$  相容时，原参考切片  $RS2_i$  被移入扫描链，同时更新参考切片  $RS2_{i+1} = RS2_i \cap SS_i$  (正向相容) 或  $RS2_{i+1} = RS2_i \cap (!SS_i)$  (反向相容)， $RS1_{i+1} = RS2_i^D$ 。当扫描切片  $SS_i$  与镜像参考切片  $RS1_i$  相容时，镜像参考切片  $RS1_i$  被移入扫描链，同时更新参考切片  $RS1_{i+1} = RS1_i \cap SS_i$  (正向相容) 或  $RS1_{i+1} = RS1_i \cap (!SS_i)$  (反向相容)， $RS2_{i+1} = RS1_i^D$ 。当扫描切片  $SS_i$  与两个参考切片都不相容时，替换两个参考切片  $RS2_{i+1} = SS_i$ ， $RS1_{i+1} = SS_i^D$ ，然后将原参考切片  $RS2_i$  移入扫描链。

### 2.3 最长相容策略

根据 Huffman 编码原理，通过对扫描切片与参考切片不同相容情况的出现频率进行统计，构造出一种编码规则，如表 1 所示。扫描切片与原参考切片正向相容，用标识位“0”表示；扫描切片与原参考切片反向相容，用标识位“1110”表示；扫描切片与两个参考切片都不相容的情况，用标识位“10”表示，并且在后面附加  $N$  位的当前扫描切片；扫描切片与镜像参考切片正向(反向)相容，用标识位“110”(“1111”)表示。

当扫描切片与参考切片只有一种相容情况时，可以直接确定编码码字、更新参考切片。但是当扫描切片与参考切片同时满足多种相容情况时，选择

表 1 编码规则

编码结果	说明
0	扫描切片与原参考切片正向相容
110	扫描切片与镜像参考切片正向相容
1110	扫描切片与原参考切片反向相容
1111	扫描切片与镜像参考切片反向相容
10+N	不相容，并附加 $N$ 位当前扫描切片

哪种相容情况来确定编码码字、更新参考切片对压缩结果有直接影响。假设当前的原参考切片  $RS2_1 = "11X10XXX"$ ，镜像参考切片  $RS1_1 = "XXX01X11"$ ，当前扫描切片  $SS_1 = "1XXXXX11"$ ，下一个扫描切片  $SS_2 = "1XX1XX01"$ 。不难发现， $SS_1$  与  $RS2_1$ 、 $RS1_1$  都正向相容。如果选择  $SS_1$  与  $RS2_1$  正向相容，编码为“0”。参考切片更新为  $RS2_2 = "11X10X11"$ ， $RS1_2 = "11X01X11"$ 。接下来扫描切片  $SS_2$  与  $RS2_2$ 、 $RS1_2$  做相容比较，发现不相容。 $SS_2$  只能编码为“101XX1XX01”，同时替换参考切片。如果一开始选择  $SS_1$  与  $RS1_1$  正向相容，编码为“110”。参考切片更新为  $RS2_2^* = "11X10XX1"$ ， $RS1_2^* = "1XX01X11"$ 。下一个扫描切片  $SS_2$  与  $RS2_2^*$  正向相容，编码为“0”。显然，后者的压缩率更高。因此，当扫描切片与参考切片满足多种相容情况时，应该考虑参考切片与接下来的扫描切片之间的相容性，使之后尽可能多的扫描切片与参考切片相容，减少替换操作的发生。

MRSR 方法采用的策略是以一个刚替换的参考切片为根节点，将扫描切片与参考切片不同相容情况用树节点的方式表示，一个扫描切片的不同相容节点处于树形结构的同一层，不同相容情况下更新的参考切片以及编码码字分别记录在对应的节点中，接着取下一个扫描切片分别与上一层中不同相容节点的参考切片做相容比较，若仍然存在相容的节点则继续取下一个扫描切片，若不存在相容的节点则说明这棵相容树构建完成，替换参考切片作为下一棵树的根节点。一旦构建完成一棵相容树，就采用广度优先搜索对这棵树进行遍历，找出从树根到最后一个相容扫描切片的最少编码码字的路径。为了防止计算量过于庞大，将相容树的最大深度限制为 15。若达到最大深度，仍然有节点与参考切片相容，先找出这棵树的最少编码码字路径，以最短路径上的叶子节点作为下一个树的根节点。全为无关位的扫描切片可以直接填充，因为全为无关位的扫描切片总是可以选择最短编码码字的相容情况，并且不需要更新参考切片。我们将这个策略称为最

长相容策略 (Longest Compatibility Strategy, LCS)。通过图 4 所示相容树做进一步说明,  $RS_2$  ( $!RS_2$ )表示扫描切片与原参考切片正(反)向相容,  $RS_1$  ( $!RS_1$ )表示扫描切片与镜像参考切片正(反)向相容。扫描切片  $SS_1$  与根节点参考切片满足 3 种相容情况, 产生 3 个节点  $!RS_2_1$ ,  $RS_1_1$ ,  $!RS_1_1$ 。下一个扫描切片  $SS_2$  与节点  $!RS_2_1$  中的参考切片满足两种相容关系, 与节点  $!RS_1_1$  中的参考切片也满足两种相容关系, 与节点  $RS_1_1$  不相容, 扫描切片  $SS_2$  总共产生 4 个节点。同理下一个扫描切片  $SS_3$  与  $SS_2$  产生的节点做相容比较, 产生 3 个相容节点。扫描切片  $SS_4$  与上一层的节点做相容比较, 产生 2 个相容节点。扫描切片  $SS_5$  与扫描切片  $SS_4$  产生的两个节点都不相容, 替换参考切片作为下一个相容树的根节点。从扫描切片  $SS_1$  到  $SS_4$  有两条路径, 一条为  $1 \rightarrow 5 \rightarrow 9 \rightarrow 11$ , 根据编码规则, 总共需要 12 位码字; 另一条为  $3 \rightarrow 7 \rightarrow 10 \rightarrow 12$ , 需要 16 位码字。因此, 最终选择第 1 条路径完成扫描切片  $SS_1$  到  $SS_4$  的编码。

2.4 编码压缩流程

我们以表 2 所示为例介绍 MRSR 方法的编码压缩流程。这里,  $SS_i$  表示当前扫描切片,  $RS_2_i$  和  $RS_1_i$  分别表示原参考切片和镜像参考切片, 每个切片都包含 8 位。  $E_i$  表示编码后对应的码字。

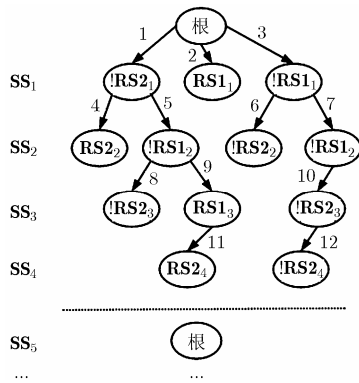


图 4 相容树结构

编码开始, 扫描切片  $SS_1 = "11X10XXX"$ , 参考切片  $RS_2_1 = RS_1_1 = "00000000"$ 。扫描切片  $SS_1$  与参考切片  $RS_2_1, RS_1_1$  不相容, 替换参考切片  $RS_2_2 = SS_1 = "1X1XX0XX"$ ,  $RS_1_2 = SS_1^D = "XX0XX1X1"$ 。采用最长相容策略确定扫描切片  $SS_2, SS_3, SS_4$  与参考切片的相容关系, 并根据编码规则对扫描切片进行编码。根据参考切片  $RS_2_5 = "11X10101"$ , 扫描切片  $SS_5$  的编码结果  $E_5 = "1011X10101"$ 。扫描切片  $SS_5 = "01XXXX1X"$  与  $RS_2_5, RS_1_5$  都不相容, 替换后参考切片  $RS_2_6 = SS_5 = "01XXXX1X"$ ,  $RS_1_6 = SS_5^D = "X1XXXX10"$ 。扫描切片  $SS_6 = "X10XX XX1"$  只与  $RS_2_6$  正向相容,  $SS_6$  编码结果  $E_6 = "0"$ 。更新参考切片  $RS_2_7 = "010XXX11"$ ,  $RS_1_7 = "11XX X010"$ , 扫描切片  $SS_5$  的编码结果  $E_5 = "10010XXX 11"$ 。至此, 6 个扫描切片的测试数据全部编码完成。编码后的码字中仍然含有无关位 X, 为了减少测试功耗, 可以采用随机填充或者相邻填充(adjacent filling)<sup>[15]</sup>方法。未压缩的源测试集需要存储 48 bit, 压缩后只需要存储 29 bit。只有 2 个扫描切片需要串行加载, 其它 4 个扫描切片可以并行加载。

3 解压器设计

MRSR 方法的解压器结构如图 5 所示, 整个电路由 FSM 模块、计数器模块、门控时钟模块、镜像对象参考切片、多路选择器和异或门阵列组成。

当解压器使能信号“Dec\_en”为“1”, “Data\_in”端口开始接收数据。若扫描切片与参考切片不相容, 参考切片需要更换。此时, “inc”信号为“1”, “shift”信号为“1”, “ssen”信号为“0”。计数器开始计数, “Data\_rs”端将输入数据移入参考切片。当计数到 N 个时钟周期时, “rst”信号被置为“0”, “inc”, “shift”, “ssen”信号的值翻转。一个扫描切片的输入数据完全移入参考切片, 被测电路将相应的数据移入扫描链。若扫描切片与参考切片正向

表 2 编码压缩流程

序号 $i$	当前扫描切片 $SS_i$	原参考切片 $RS_2_i$	镜像参考切片 $RS_1_i$	相容性	编码 $E_i$
1	11X10XXX	00000000	00000000	不相容	1011X10101
2	1XXXXX11	11X10XXX	XXX01X11	与镜像参考切片正向相容	110
3	1XX1XX01	11X10XX1	1XX01X11	与原参考切片正向相容	0
4	0XXXX01X	11X10X01	10X01X11	与原参考切片反向相容	1110
5	01XXXX1X	11X10101	10101X11	不相容	10010XXX11
6	X10XXXXX1	01XXXXX1X	X1XXXXX10	与原参考切片正向相容	0
		010XXX11	11XXXX010		
码字数	48	-	-	-	29

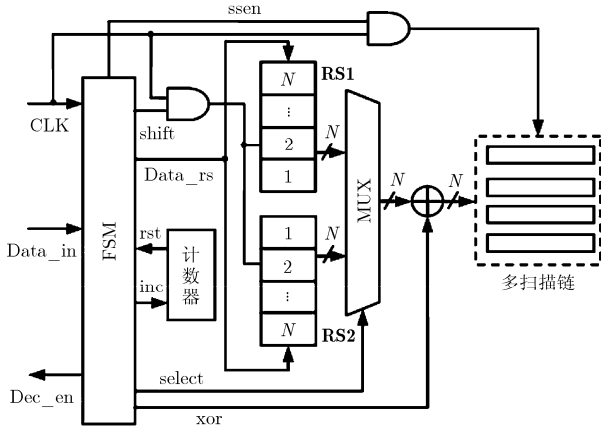


图 5 解压器结构

相容则“xor”信号为“1”，反向相容“xor”信号为“0”。“select”信号为“1”则选择镜像参考切片载入扫描链，“select”信号为“0”则选择原参考切片。

FSM 状态转换如图 6 所示。S0 是初始状态，根据编码规则，当“Data\_in”输入为“0”时，表示扫描切片与原参考切片正向相容，FSM 状态保持不变。当“Data\_in”输入为“1”时，FSM 转入 S1 状态，若“Data\_in”的下一时钟周期输入为“0”，表示扫描切片与参考切片不相容，经过  $N$  个时钟周期后，完成参考切片的更换，FSM 进入 S0 状态；若“Data\_in”输入为“1”，FSM 从 S1 状态转入 S2 状态。接下来，若“Data\_in”的下一时钟周期输入为“0”，表示扫描切片与镜像参考切片正向相容，FSM 进入 S0 状态；若 Data\_in 输入为 1，FSM 从 S2 状态转入 S3 状态。最后，FSM 始终执行从 S3 状态转入 S0 状态。若“Data\_in”的下一个时钟周期输入为“0”，表示扫描切片与原参考切片反向相容；若“Data\_in”输入为“1”，表示扫描切片与镜像参考切片反向相容。需要说明的是，MSRS 方法中只有原参考切片 RS2 需要外部寄存器存储，镜像参考切片 RS1 并不需要直接存储，而是通过对原参考切片 RS2 寄存器组进行硬布线的方式产生。

#### 4 实验结果与数据分析

为证实 MSRS 方法的有效性，对 ISCAS'89 中的部分大电路进行了实验，各电路的测试激励数据由 MINTTEST 生成。MSRS 方法的压缩结果如表 3 所示，其中  $T_D$  是原始测试集大小， $T_E$  是压缩后测试集大小，#sc 是划分的扫描链数量，CR 是数据压缩率，CT 是时间压缩率。从表 3 中可以看出，时间压缩率 CT 比数据压缩率 CR 大，这是因为采用最

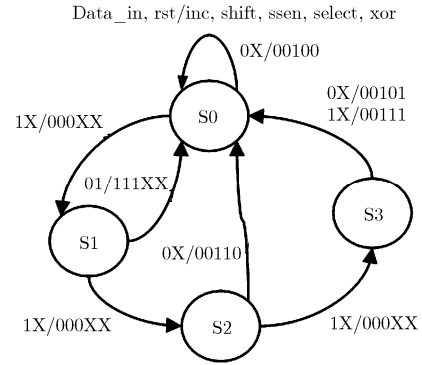


图 6 FSM 状态转换

表 3 MSRS 方法压缩结果

电路名称	$T_D$ (bit)	$T_E$ (bit)	#sc	CR(%)	CT(%)
S5378	23754	9405	12	60.41	66.25
S9234	39273	15533	11	60.45	70.16
S13207	165200	20386	35	87.66	88.77
S15850	76986	21172	15	72.50	77.10
S38417	164736	64824	11	60.65	67.80
S38584	199104	53460	18	73.15	77.56

长相容策略使相容情况尽量增加，而出现相容时只需要一个时钟周期就可以将参考切片并行送入多扫描链，因此大大减少了测试时间。

表 4 所示为 MSRS 方法与单扫描链压缩方法的比较，第 1 列为电路名称，第 2 列到第 5 列分别为 FDR<sup>[2]</sup>、VIHC<sup>[3]</sup>、SRLC<sup>[5]</sup>和 OSHC<sup>[4]</sup>的压缩率，最后一列为本文方法的压缩率。从实验结果可以看出，MSRS 方法中只有电路 S38417 的压缩率低于其他方法，这是由电路 S38417 测试集的数据特征决定的。一方面是因为电路 S38417 测试集中无关位 X 的比例只有 68%，是所有实验电路中最低的；另一方面是因为电路 S38417 测试集中相邻切片间的相容性较差，参考切片需要经常替换。由于这两方面的影响导致电路 S38417 的压缩率低于其他方法。在平均压缩率方面，MSRS 方法比 FDR 码高 11.92%，比 VIHC 码高 8.13%。

表 5 所示为 MSRS 方法与其他多扫描链压缩方法的比较，#sc 表示划分的扫描链数量，CR 表示百分比压缩率。文献[11]中方法只采用了一个参考切片。文献[12]中提出了扫描切片之间的多层复制方法。本文的方法采用了两个参考切片，采用最长相容策略，平均压缩率比文献[11]高 6.01%，比文献[12]高 1.94%。

测试功耗是集成电路测试技术中另一个重要的问题。我们采用电路的加权跳变度量<sup>[16]</sup>(Weighted

表 4 MSRS 方法与单扫描链压缩方法的比较(%)

电路名称	FDR <sup>[2]</sup>	VIHC <sup>[3]</sup>	SRLC <sup>[5]</sup>	OSHC <sup>[4]</sup>	MSRS
S5378	48.02	51.78	54.85	57.5	<b>60.41</b>
S9234	43.59	47.25	57.46	57.7	<b>60.45</b>
S13207	81.30	83.51	86.07	84.5	<b>87.66</b>
S15850	66.22	67.94	69.99	70.4	<b>72.50</b>
S38417	43.26	53.36	<b>64.50</b>	62.8	60.65
S38584	60.91	62.28	62.86	68.0	<b>73.15</b>
平均	57.22	61.01	65.96	66.8	<b>69.14</b>

表 5 MSRS 方法与多扫描链压缩方法的比较

电路名称	Basic PRL <sup>[11]</sup>		MDC <sup>[12]</sup>		MSRS	
	#sc	CR(%)	#sc	CR(%)	#sc	CR(%)
S5378	16	54.97	35	56.2	12	<b>60.41</b>
S9234	11	54.03	20	54.7	11	<b>60.45</b>
S13207	40	83.11	50	86.5	35	<b>87.66</b>
S15850	20	66.54	64	<b>72.8</b>	15	72.50
S38417	13	53.25	36	<b>61.8</b>	11	60.65
S38584	20	66.89	64	71.2	18	<b>73.15</b>
平均	-	63.13	-	67.2	-	<b>69.14</b>

Transition Metric, WTM)模型来评估功耗。设扫描链长度为  $l$ , 测试向量  $\mathbf{t}_j=(a_{j,1}, a_{j,2}, \dots, a_{j,l})$ , 则向量  $\mathbf{t}_j$  的 WTM 值为

$$\text{WTM}_j = \sum_{i=1}^{l-1} (l-i)(a_{j,i} \oplus a_{j,i+1}) \quad (6)$$

对于含有  $n$  个测试向量的测试集, 其平均功耗  $\text{WTM}_{\text{avg}}$  和峰值功耗  $\text{WTM}_{\text{pk}}$  分别为

$$\text{WTM}_{\text{avg}} = \left( \sum_{i=1}^n \text{WTM}_i \right) / n \quad (7)$$

$$\text{WTM}_{\text{pk}} = \max(\text{WTM}_i)_{i=1, \dots, n} \quad (8)$$

针对 MINTEST 测试集, 表 6 列出了 FDR 编码与 MSRS 方法的测试功耗比较结果。FDR 编码的测试功耗是 MSRS 方法的 13 倍之多, 这是由于 MSRS 方法采用的是多扫描链结构, 缩短了扫描链长度, 使得功耗计算公式中的权值  $(l-i)$  大大减小。MSRS 方法作为一种多扫描链压缩方法, 在测试功耗方面与单扫描链压缩方法相比有明显优势。

## 5 结论

针对近年来集成电路测试中测试数据显著增加的问题, 本文提出一种基于镜像对称参考切片的多扫描链数据压缩方法。该方法充分利用了扫描切片与参考切片之间的相容性, 采用两个相互镜像对称

表 6 测试功耗比较(加权跳变度量)

电路名称	FDR		MSRS	
	WTM <sub>pk</sub>	WTM <sub>avg</sub>	WTM <sub>ak</sub>	WTM <sub>avg</sub>
S9234	12994	5692	1261	<b>281</b>
S13207	101127	12416	3188	<b>306</b>
S15850	81832	20742	5413	<b>993</b>
S38417	505295	172665	56544	<b>19160</b>
S38584	531321	136634	28694	<b>5495</b>
平均	140420	69630	95100	<b>5247</b>

的参考切片与扫描切片做相容性比较, 从而提高了扫描切片与参考切片的相容概率, 减少了参考切片的替换频率。不仅取得了较高的压缩率, 而且大大减少了测试应用时间和测试功耗。

## 参考文献

- [1] Touba N A. Survey of test vector compression techniques[J]. *Design & Test of Computers*, 2006, 23(4): 294-303.
- [2] Chandra A and Chakrabarty K. Test data compression and test resource partitioning for system-on-a-chip using frequency-directed run-length (FDR) codes[J]. *IEEE Transactions on Computers*, 2003, 52(8): 1076-1088.
- [3] Gonciari P T, Al-Hashimi B M, and Nicolici N. Variable-length input huffman coding for system-on-a-chip test[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2003, 22(6): 783-789.
- [4] Kavousianous X, Kalligeros E, and Nikolos D. Optimal selective huffman coding for test-data compression[J]. *IEEE Transaction on Computers*, 2007, 56(8): 1146-1152.
- [5] 詹文法, 梁华国, 时峰, 等. 一种共游程码的测试数据压缩方法[J]. *计算机研究与发展*, 2008, 45(10): 1646-1653.  
Zhan Wen-fa, Liang Hua-guo, Shi Feng, et al. A scheme of test data compression based on sharing run length code[J]. *Journal of Computer Research and Development*, 2008, 45(10): 1646-1653.
- [6] 马会, 邝继顺, 马伟. 基于一位标识的测试向量混合编码压缩方法[J]. *电子测量与仪器学报*, 2013, 27(4): 312-318.  
Ma Hui, Kuang Ji-shun, and Ma Wei. Hybrid coding compression method of test vector based on an identification [J]. *Journal of Electronic Measurement and Instrument*, 2013, 27(4): 312-318.
- [7] Sismanoglou P and Nikolos D. Input test data compression based on the reuse of parts of dictionary entries: static and dynamic approaches[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2013, 32(11): 1762-1775.
- [8] Sismanoglou P and Nikolos D. Test data compression based

- on reuse and bit-flipping of parts of dictionary entries[C]. Proceedings of 17th International Symposium on Design and Diagnostics of Electronic Circuits & Systems, Warsaw, Poland, 2014: 110-115.
- [9] 刘杰, 易茂祥, 朱勇. 采用字典词条衍生模式的测试数据压缩[J]. 电子与信息学报, 2012, 34(1): 231-235.  
Liu Jie, Yi Mao-xiang, and Zhu Yong. Test data compression using entry derivative mode of dictionary[J]. *Journal of Electronics & Information Technology*, 2012, 34(1): 231-235.
- [10] Han Yin-he, Hu Yu, Li Hua-wei, *et al.* Ripad and energy-efficient testing for embedded cores[C]. Proceedings of 13th IEEE Asian Test Symposium, Washington DC, USA, 2004: 8-13.
- [11] Ruan X and Katti R. An efficient data-independent technique for compressing test vectors in systems-on-a-chip[C]. Proceedings of IEEE Computer Society Annual Symposium on Emerging VLSI Technologies and Architectures, Karlsruhe, Germany, 2006: 153-158.
- [12] Lin Shih-ping, Lee Chunag-len, Chen Jwu-e, *et al.* A multilayer data copy test data compression scheme for reducing shifting-in power for multiple scan design[J]. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2007, 15(7): 767-776.
- [13] Tyszer J, Filipek M, Mrugalski G, *et al.* New test compression scheme based on low power BIST[C]. Proceedings of 18th IEEE European Test Symposium, Avignon, France, 2013: 1-6.
- [14] Chloupek M, Jenicek J, Novak O, *et al.* Test pattern decompression in parallel scan chain architecture[C]. Proceedings of 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems, Karlovy Vary, Czech Republic, 2013: 219-223.
- [15] Yi Mao-xiang, Liang Hua-guo, Zhang Lei, *et al.* A novel x-ploiting strategy for improving performance of test data compression[J]. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2010, 18(2): 324-329.
- [16] Sankaralingam R, Oruganti R P, and Toubia N A. Static compaction techniques to control scan vector power dissipation[C]. Proceedings of IEEE VLSI Test Symposium, Montreal, Canand, 2000: 35-40.
- 邝继顺: 男, 1959年生, 博士, 教授, 研究方向为集成电路测试与设计、嵌入式系统.
- 刘杰镗: 男, 1989年生, 硕士, 研究方向为集成电路测试.
- 张亮: 男, 1989年生, 硕士, 研究方向为集成电路测试.