

# 产生彩色电视同步信号和彩色测试卡的微处理机系统\*

夏永平 翁默颖 李培健

(华东师范大学电子科学技术系)

## 提 要

彩色电视测试卡是一种以直观方式评价彩色电视接收机质量的测试信号。我们以 Z80 微处理机为核心,组成了彩色电视同步信号和彩色测试卡发生装置。将微机技术、数字技术和模拟技术结合在一起,并发挥微机软件的作用,使原先需要使用大量组合和时序逻辑电路才能产生的各种信号(如复合同步、复合消隐等同步信号和圆、彩条、灰条、时钟等测试卡信号)尽可能地用软件直接产生或用软件简化控制电路,通过“以软代硬”来实现整个系统的小型化、高可靠、低成本。所有软件均固化于 EPROM 中,通过改变软件即可方便地改变测试卡图形的排列和图案的内容而不必大量地改变硬件结构。同样,只需修改软件中同步信号形成程序,便可按需要产生各种非广播电视标准的同步信号和测试卡。

## 一、概 述

彩色电视同步机需要产生复合同步、复合消隐、K 脉冲、P 脉冲、迂迴脉冲和副载波等信号,而测试卡需要形成圆、线格、边框棋格、特殊彩色矢量、圆内灰条、圆内彩条、肤色、台标、频道标号、清晰度线和实时时钟等信号。所有这些信号若全由数字电路产生,则整个系统是相当复杂的,需要使用数量可观的器件。本文提出一种以 Z80 CPU 为核心的系统,在一些中、小规模集成电路的搭配下,可以产生上述所有信号,形成全电视信号输出。由于使用软件完成了许多以前必须由硬件来实现的功能,从而使整个系统的硬件数量减少了很多。

系统框图见图 1, 简要的工作过程如下:

Z80 CPU 在固化于系统 ROM2732 中的执行程序控制下向“多路分时复用输出缓冲寄存器”送出一系列严格定时的控制信号,其中复合同步等同步信号和灰条、彩条等测试卡信号直接送入编码器,而任意图形启动信号控制了台标、时钟等非规则图形在屏幕上的位置。另外,圆发生电路所需的每一行弦长参数和圆启动信号亦由多路输出缓冲寄存器提供。以上这些信号再加上由 TTL 电路直接产生的线格等信号,在编码器中形成亮度信号 Y、色差信号 U、V。U、V 信号按 PAL 制进行平衡调制后,在视频混合电路中与 Y

\*1984 年 12 月 20 日收到,1985 年 10 月 29 日修改定稿。

信号混合,获得全电视输出信号。

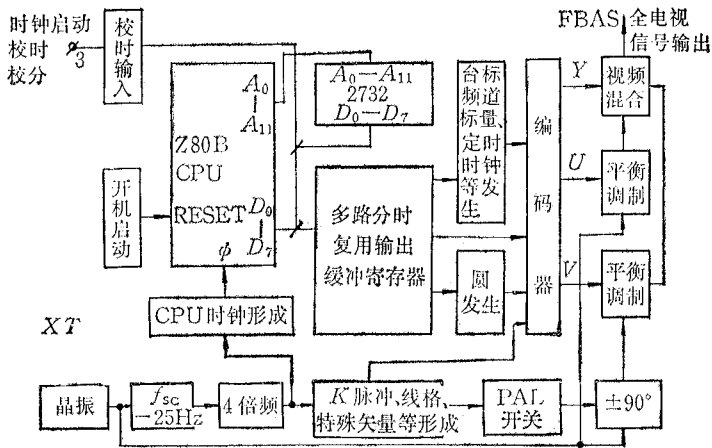


图 1

彩色副载波频率  $f_{sc}$  为 4.43361875MHz, 由一个带恒温槽的高稳定度晶体振荡器产生。将  $f_{sc}$  减 25Hz, 再 4 倍频得到本系统的主时钟信号, 频率为 17.734375MHz。CPU 和其它时序电路的时钟信号均由主时钟信号提供。因 Z80 CPU 产生各种输出信号的脉冲宽度和周期均为 CPU 时钟周期的整数倍, 而时序电路直接产生的线格等信号的脉冲宽度、周期也是主时钟信号周期的整数倍, 所以这种以一个晶体为基准信号源的方案能保证副载波, 各种同步信号、各种测试图形信号之间有严格的时间关系, 不会因环境条件变化而产生误差。

本系统选用 Z80 CPU 为主机, 主要原因是 Z80 微处理机有较高的工作速度, 如 Z80B 最高时钟频率可达到 6MHz, 适合于产生各种宽度较窄的脉冲, 对直接形成测试图形信号较为有利。另外 Z80 CPU 内部有着数量较多的通用寄存器, 这为产生多路输出信号提供了很大的方便。

## 二、系统特点

Z80 CPU 在本系统中主要用于直接产生和控制产生各种彩色同步信号和测试卡信号, 因此整个系统的硬件结构和软件设计方法与普通的微机系统有很大的差别, 主要特点如下:

### 1. 系统中无 RAM

作为一个标准的微机系统, 读写存储器 RAM 是必不可少的。但在本系统中, CPU 的主要任务是控制产生各种信号, 而不是作大量的运算, 加之 Z80 CPU 内部有较大的通用寄存器, 相当于一组小容量 RAM, 另外本系统又不采用中断控制方式, 不必设置堆栈, 所以本系统中无需另加 RAM, 这样不但减少了所用器件数量, 同时为改变 Z80 指令的实际功能提供了方便。

## 2. 将输出缓冲寄存器定义为存储器

因系统中无 RAM, 故可以将几个由 8D 触发器组成的输出缓冲寄存器定义为存储器. 这一点十分关键. 按常规, 若要输出数据, Z80 CPU 应执行一条象  $\text{OUT}(n), A$  这样的输出指令, 执行时间最少需要 11 个时钟周期. 在 4.43MHz 时钟频率下, 11 个时钟周期相当于  $2.48 \mu\text{s}$ , 这使宽度仅  $1.5 \pm 0.3 \mu\text{s}$  的行消隐前肩信号无法由 CPU 直接产生. 另外, 在行正程  $52 \mu\text{s}$  中, 执行时间较长的输出指令对产生各种定时要求严格的测试图形也十分不利. 现将输出缓冲寄存器定义为存储器之后, 用 Z80 的写存储器指令即可将数据送至输出缓冲寄存器. 例如  $\text{LD}(\text{HL}), r$  指令可将 CPU 内任意一个通用寄存器  $r$  的数据送入地址为 HL 的输出缓冲寄存器, 执行时间仅需 7 个时钟周期, 比直接使用输出指令节省时间约 40%. 这样, Z80 的写存储器指令在本系统中相当于输出指令, 可以用于产生较窄的脉冲信号或高速送出数据.

## 3. 输出总线的分时和多路复用

本系统中信号线和控制线数目众多, 单靠 CPU 的 8 位数据线是远远不敷使用的. 为解决这个问题, 引入四个定义为存储器的输出缓冲寄存器, 它们的地址各不相同, 由 CPU 按程序的要求将数据或控制信号分时送入各输出缓冲寄存器. 这样, 四个 8 位输出缓冲寄存器将提供 32 路输出信号, 见图 2.

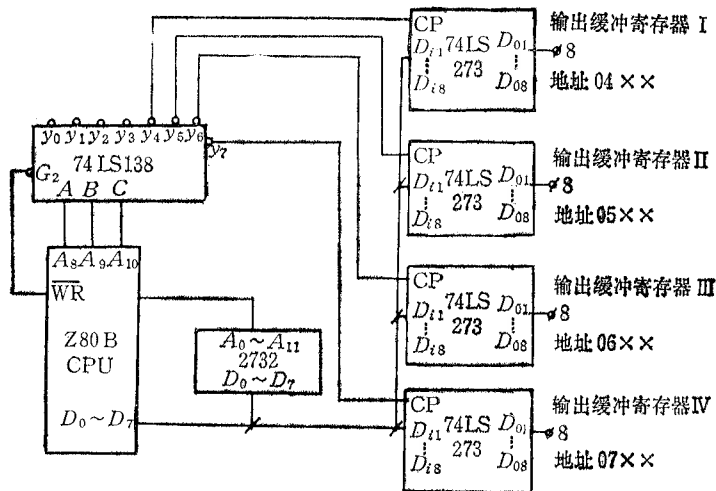


图 2

为了提高工作速度, 有一个输出缓冲寄存器的输出端还采用了多路复用技术, 即在 8 根输出线中设置一根控制线, 当该线处于高电平“1”或低电平“0”时, 其余几根线输出信号的定义完全不同.

## 4. CPU 内部寄存器重新定义

尽管 Z80 CPU 内部通用寄存器较多, 可等效为一组小容量 RAM, 但因本系统需要产生的信号很多, 所以除了合理分配各通用寄存器的用途外, 还要使用 CPU 内部的一些专用寄存器. 本系统不采用中断控制方式, 中断矢量寄存器 I 改作用于产生迂迴脉冲

的四场指示器。另外,变址寄存器 IX 也重新定义为产生实时时钟秒信号的 25 分频器。

### 5. 定时

因为各种同步信号和各种图形信号要求时间关系十分准确,所以本系统在程序设计时必须对所有执行指令严格地统计执行时间。为配准执行时间,程序设计中大量使用了各种不影响系统正常工作的“无效”指令,起着软件延时作用。

## 三、各种信号的形成方法

本系统中四个输出缓冲寄存器输出的信号如下:缓存器 I 输出电子圆的每一行圆弦长参数;缓存器 II 输出肤色、灰条、彩条信号;缓存器 III 输出实时数字时钟信号;缓存器 IV 则输出同步信号和一些控制信号。下面就一些主要信号的形成方法作一简单介绍。

### 1. 同步信号和控制信号的形成

缓存器 IV 输出的信号包括复合同步、复合消隐、迂迴脉冲等同步信号和控制台标、时钟、圆、清晰度线等图形信号发生的控制信号,输出线多达 13 路,必须利用总线多路复用技术来实现 8 线至 13 线的扩展,参见图 3。按惯例,传输的信号低电平有效,即采用负逻辑。以缓存器输出  $D_{06}$  这一位为多路复用标志位,  $D_{06} = "1"$  时,左边一组或门被封住,从右边一组或门输出各同步信号;反之,  $D_{06} = "0"$  时,封住右边一组或门,从左边一组或门输出各控制信号。在这里需要特别指出的是使用多路复用技术的前提是两组信号不在同一时刻出现,因此当  $D_{06} = "1"$  时,输出的主要是同步和消隐信号,出现在电视扫描的逆程时间;而当  $D_{06} = "0"$  时,输出的是电视扫描正程期间的一些控制信号,两者在时间上没有冲突。

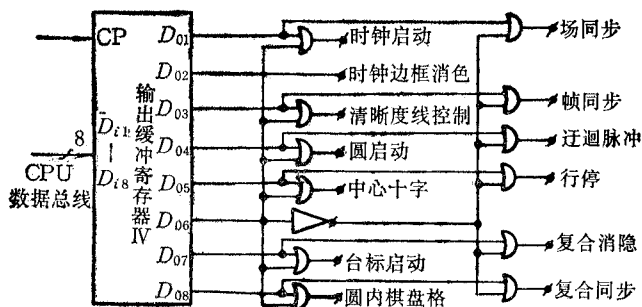


图 3

下面以一小段程序实例(表 1)来说明如何通过微处理机执行程序来产生所需要的信号。所有程序的执行时间必须严格计算,以保证软件产生的信号在时间上符合要求。计算时间以行同步前沿出现时刻为基准点。

在正式执行程序前,CPU 内部的 D、E 寄存器先置成 3FH 和 BFH,HL 置成 0700H。当执行指令 LD(HL),E 时,即将代码 BFH 送入地址为 07XX 的缓存器 IV,使缓存器 IV 的输出从  $D_{08}$  至  $D_{01}$  依次为 10111111,从图 3 可知,此时  $D_{06} = "1"$ ,  $D_{07} = "0"$ ,故低电平有效的复合消隐信号开始输出。执行这条指令需要 7 个 CPU 时钟周期,累

表 1

源程序	本条指令执行周期	累计执行周期	注 释
LD D, 3FH			
LD E, BFH			
LD HL, 0700H			
⋮			
LD (HL), E	7	-7	;输出复合消隐
LD (HL), D	7	0	;输出复合同步
NOP	4	4	;延时
NOP	4	8	;延时
INC BC	6	14	;延时
LD (HL), E	7	21	;输出复合消隐
NOP	4	25	;延时
NOP	4	29	;延时
LD C, 00H	7	36	;延时
LD (HL), FFH	10	46	;无输出
⋮			

计执行周期为-7。接着执行 LD(HL), D 指令, 缓存器内容变为 3FH, 使复合同步, 复合消隐信号同时输出, 累计执行时间为 0, 相当于将同步信号出现的时刻作为累计执行周期的统计基准。以后执行三条“无效”指令, 既不影响 CPU 内部正在使用的各寄存器的状态, 也不影响缓存器的状态, 仅起延时作用。以后再执行一次 LD(HL), E 指令, 将 BFH 重新置入缓存器 IV, 使复合同步信号结束, 复合消隐信号仍然存在, 直至累计时间为 46 时, 执行一条 LD(HL), FFH 指令, 复合消隐信号才结束。

从以上对该段程序的分析, 可画出复合同步和复合消隐信号在程序控制下的时序, 见图 4。由于系统中 CPU 的一个时钟周期

$$T = \frac{1}{f_{sc}} \approx 0.2256 \mu\text{S},$$

故持续 21 个时钟周期的复合同步信号脉宽为  $4.74 \mu\text{S}$ , 持续 53 个周期的复合消隐信号脉宽为  $11.95 \mu\text{S}$ , 持续 7 个时钟周期的行消隐前肩为  $1.58 \mu\text{S}$ , 均在电视标准容差范围之内。

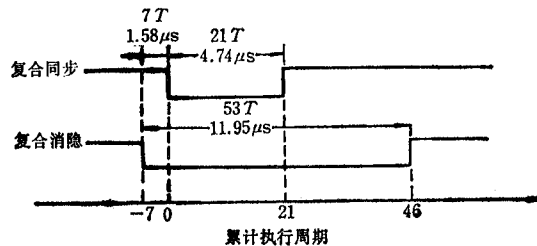


图 4

以上仅是一个最简单的例子, 所有由软件直接产生的输出信号都可以由类似方法形成。

## 2. 彩条等信号的形成

从缓存器 II 输出肤色、彩条、灰条等信号。按测试卡图形排列的要求, 这些信号的每

行宽度都在数微秒至十几微秒范围内,可以由软件按前面介绍的方法直接产生,送入编码器后形成亮度信号 Y 和色差信号 U、V。

### 3. 电子圆的形成

在测试卡图形中需要形成一个电子圆。一般希望电子圆图象的边缘部分应尽可能地光滑,不能有明显的量化台阶出现。根据前面的分析,由微处理机直接产生的脉冲信号宽度是 CPU 时钟周期的整数倍,而 CPU 时钟一个周期长达  $0.2256\mu\text{s}$ ,因此不可能直接产生边缘光滑的圆信号。在此,采用了变通方法,见图 5。微处理机并不直接产生圆信号,而是通过缓存器 I 向由 TTL 电路构成的圆发生电路提供圆在每一行的弦长参数,圆发生电路通过计数的方法对输入不同弦长参数产生不同的圆弦长信号。以  $17.7\text{MHz}$  系统主时钟信号作为圆发生电路的时钟。可以产生边缘十分光滑的电子圆。另外,由于电子圆和系统其它部分用同一个时钟源,从而使圆在荧光屏上的图形位置不会因外界因素的影响而发生变动。

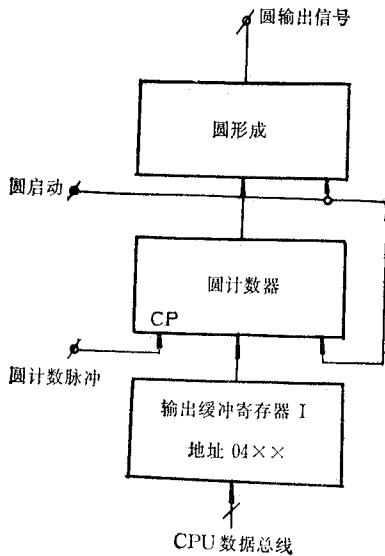


图 5

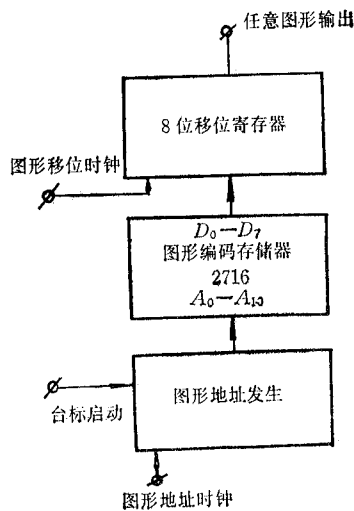


图 6

### 4. 任意图形发生

为了能在电视屏幕上形成汉字台标、频道标号等图形,系统中有一个任意图形发生单元,示意图见图 6。其中主要器件是 EPROM 2716 图形编码存储器。可事先将要求在测试卡上出现的任意图形进行编码,并固化于 2716 中,使用时由微处理机发出台标启动等信号来控制图形地址发生器,图形地址发生器则向图形编码存储器提供行、场方向地址共 11 位。这些地址选+ 2716 不同的存储单元,将已固化于 EPROM 中的图形编码读出,送往 8 位移寄存器。移位寄存器将 8 位并行输入的图形编码变换成一位输出,形成黑白图形信号,这样安排既可以充分利用 2716 全部存储空间,又因每移位 8 次才取一次 2716 内容而降低了对 EPROM 读取速度的要求。一片 2716 有  $16,384\text{Bit}$  存储量,可以形成相

应大小的黑白图形点阵,图形的内容完全可编程。在微处理机程序的控制下,图形可以按测试卡的要求出现在屏幕的相应位置上。

### 5. 数字时钟的形成

按照测试卡的要求,应产生一个数字实时时钟。事实上用微处理机来做一个软件时钟并不困难,在本系统中只要对帧同步信号作软件 25 分频即可获得相当准确的秒信号,再使用 CPU 内部 B'、C'、D'、E' 四个寄存器便可存储实时时钟的时、分、秒以及时与分、分与秒之间的两个间隔点。麻烦的是如何将 CPU 内部 BCD 编码的数字时钟转变成为在测试卡上显示的数字时钟图形。在此采用如图 7 所示的方法。

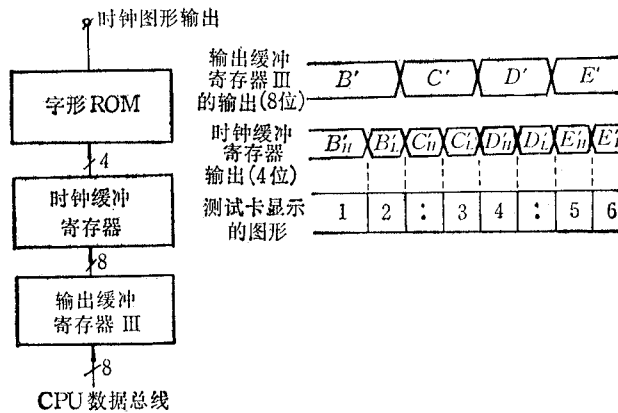


图 7

微处理机在执行到测试卡上应出现数字时钟时自动地将 B'、C'、D'、E' 寄存器内的时钟数据依次送入缓存器 III,再通过时钟缓冲寄存器将这四个 8 位数据拆成八个 4 位数据,按 B<sub>H</sub>、B<sub>L</sub>、……E<sub>H</sub>、E<sub>L</sub> 次序送字形 ROM 地址线。假如此时从 B' 至 D' 内时钟数值正好是 12 点 34 分 56 秒,那么每一次从时钟缓冲寄存器送出的 4 位数据将指定相应的字形 ROM 地址,在测试卡上显示出 12:34:56 图形。

## 四、结 论

本文提出一种采用微处理机的彩色同步信号和测试卡信号发生系统,主要讨论系统中引入微处理机之后所引起的一系列设计方法的改进。

由于微处理机的介入,使许多信号可以由软件直接产生。然而,对一些速度很高的信号目前微处理机还无法直接发生,因此用 TTL 集成电路构成一些高速功能单元,在微处理机的控制下工作。与传统的设计方法相比,引入微处理机后由软件代替了许多硬件,从而既能产生多种复杂的信号,又使整个系统的构成相应简化。

为了能使 8 位微处理机能控制整个系统协调工作,系统设计时采用了一系列独特的方法,如取消系统 RAM、以写存储器指令代替输出指令、CPU 内部寄存器重新定义、总线的分时和多路复用等。程序设计时对每一条指令都统计执行时间,保证了产生的信号符合规定的要求。

## 参 考 文 献

- [ 1 ] W. Barder, Jr., The Z-80 Microcomputer Handbook, 1978.  
[ 2 ] E. A. Nichols, J. C. Nichols and P. R. Rony, Z-80 Microprocessor Programming and Interfacing, 1980.  
[ 3 ] Intel Corp., Component Data Catalog, 1982.

## A MICROPROCESSOR-BASED GENERATOR OF SYNCHRONIZING SIGNAL AND TEST-CARD FOR COLOUR TV

Xia Yongping, Weng Moying, Li Peijian

*(Department of Electronic Science and Engineering, East China Normal University)*

Test-card for colour TV is a signal widely used to evaluate visually the quality of a TV set. Based on the microprocessor Z-80 a test-card generator for colour TV with synchronizing is realized. By taking advantage of microprocessor programming, the techniques of computer, digital and IC are combined to simplify greatly the system circuits which originally need a large quantity of logical gates. Now, the functions of control and the generation of signal, such as compound synchronous signal, compound blanking signal, etc, are realized with the help of CPU programming to get the advantages of low cost, high reliability and small size. All system programs are stored in EPROMs and thus any wanted changes in the pattern of test card can be conveniently realized by changing programs, and it is not necessary to change the whole configuration of the hardware circuits. The system can also be transferred into different types of non-standard TV synchronizers and test-card generators by only changing the programs.