

# 低温多晶硅发射极晶体管电流 增益模型和模拟\*

黄流兴 魏同立 郑 苕 曹俊诚

(东南大学微电子中心低温器件实验室 南京 210018)

**摘要** 本文考虑禁带变窄效应、载流子冻析效应和多晶硅/单晶硅界面复合与氧化层隧穿效应,采用有效复合速度方法,建立了多晶硅发射极晶体管电流增益的温度关系模型。模拟计算结果与实验符合较好。

**关键词** 双极晶体管,多晶硅发射极,电流增益,低温

## 1 引言

多晶硅发射极作为一种简便而有效的手段使得双极器件的结深大大变浅,电流增益增大约 30 倍,因而已成为现代高速双极和 BiCMOS 器件和电路中的一个重要组成部分。自从 80 年代中后期以来,低温(目前主要指液氮温区 77K)微电子学获得了迅猛的发展,受到广泛关注,而低温双极器件的研究则是一个相对薄弱的环节,有关低温多晶硅发射极双极器件的工作报道较少,对低温器件物理更缺乏系统的研究,因此研究多晶硅发射极晶体管电流增益的温度关系模型对于增进对低温器件物理的理解和低温器件的优化设计都有实际意义。

目前,多晶硅发射极理论主要有 3 种不同模型:即载流子输运障碍模型,界面氧化物隧穿模型和晶粒间界分凝模型。这 3 种模型从不同侧面得到实验验证,但又不能完全说明多晶硅发射极晶体管电流增益现象。事实上,这几种模型所考虑的机制往往是同时存在的,因此本文将综合考虑这几种模型,采用有效复合速度方法<sup>[1]</sup>并考虑禁带宽度变窄效应和低温下的载流子冻析效应,建立低温多晶硅发射极晶体管统一的电流增益模型。

## 2 理论模型

设晶体管的多晶硅发射区、单晶硅发射区和基区的宽度和掺杂浓度分别为  $W_{E2}, W_{E1}, W_B$  和  $N_{D0}, N_D(x), N_A(x)$ 。考虑禁带变窄效应、载流子冻析效应和多晶硅/单晶硅界面氧化层隧穿及复合效应,利用漂移-扩散方程和相应的边界条件<sup>[2]</sup>,我们可以得到多晶硅发射极晶体管统一的电流增益公式为

1993-01-06 收到,1993-05-11 定稿

\* 国家自然科学基金资助项目。

黄流兴 男,1965 年生,助研,博士生,现从事半导体低温双极器件物理学方面的研究工作。  
魏同立 男,1934 年生,教授,博士生导师,从事半导体物理和器件方面的教学和研究工作。  
郑 苕 男,1966 年生,副教授,博士,从事半导体物理和器件方面的教学和研究工作。  
曹俊诚 男,1967 年生,博士生,从事半导体低温器件数值模拟方面的研究工作。

$$H_{PE} = \frac{G_E + N_{Deff}(W_{E1}) / \{S_p + P_k \cdot D_{p2} / [L_{p2} \cdot \tanh(W_{E2} / L_{p2})]\}}{G_B} \quad (1)$$

(1)式中各有关量都是温度的函数,其中  $S_p$  和  $P_k$  分别为多晶硅/单晶硅界面有效复合速度和隧穿系数,  $L_{p2}$  为多晶硅中少子扩散长度,而

$$G_E = \int_0^{W_{E1}} \frac{N_{Deff}(x)}{D_{p1}(x)} dx \quad \text{和} \quad G_B = \int_0^{W_B} \frac{N_{Aeff}(x)}{D_n(x)} dx \quad (2)$$

分别为单晶硅发射区和基区 Gummel 数,  $N_{Deff}(x)$ ,  $N_{Aeff}(x)$  和  $D_{p1}(x)$ ,  $D_n(x)$  分别为发射区和基区的有效杂质浓度和少子扩散系数。

### 3 模型参数

**3.1 禁带宽度与温度的关系和禁带变窄效应** 假定多晶硅的禁带宽度和禁带变窄量的依赖关系与单晶硅中的相同,可表示为<sup>[3,4]</sup>

$$E_g = \begin{cases} 1.17 + 1.059 \times 10^{-6} \cdot T - 6.05 \times 10^{-7} \cdot T^2 (\text{eV}), & T \leq 170\text{K}, \\ 1.1785 - 9.025 \times 10^{-5} \cdot T - 3.05 \times 10^{-7} \cdot T^2 (\text{eV}), & T > 170\text{K} \end{cases} \quad (3)$$

和

$$\Delta E_g = 9 \times 10^{-3} [\ln(N_D / 10^{17}) + \sqrt{\ln^2(N_D / 10^{17}) + 0.5}] (\text{eV}). \quad (4)$$

**3.2 载流子迁移率** 考虑晶格散射和电离杂质散射,单晶硅中电子和空穴迁移率的温度关系为<sup>[5]</sup>

$$\mu_{n,p}^{Li} = \mu_{n,p}^{\min} + \frac{\mu_{n,p}^L - \mu_{n,p}^{\min}}{1 + (N_i / n_{n,p}^{\text{ref}}) \alpha_{n,p}}, \quad (5)$$

其中  $N_i$  为总电离杂质浓度。

$$\begin{aligned} \mu_n^L &= 1430 T_n^{-2}, \quad \mu_p^L = 460 T_n^{-2}, \\ \mu_{n,p}^{\min} &= \begin{cases} a_{n,p} T_n^{-0.45}, & T \geq 200, \\ 1.12935 a_{n,p} T_n^{-0.15}, & T < 200, \end{cases} \\ n_n^{\text{ref}} &= 1.12 \times 10^{17} T_n^{1.2}, \quad n_p^{\text{ref}} = 2.23 \times 10^{17} T_n^{3.2}, \\ a_n &= 80 \text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}, \quad a_p = 80 \text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}, \\ \alpha_{n,p} &= 0.72 T_n^{0.065}, \quad T_n = T / 300. \end{aligned}$$

多晶硅的载流子迁移率可表示为<sup>[6]</sup>

$$\mu_{eff} = d_g / [(d_g - d_{gb}) / \mu_i + d_{gb} / \mu_{gb}], \quad (6)$$

其中  $\mu_i$  和  $\mu_{gb}$  分别为晶粒内和晶粒间界的迁移率,  $d_g$  和  $d_{gb}$  分别为晶粒和晶粒间界长度。常温下重掺杂多晶硅的迁移率约为单晶硅的三分之一,而低温下的结果却很少报道,因此本文将用数值模拟方法获得。

**3.3 少数载流子寿命与温度的关系** 计及载流子的 SRH 复合和 Auger 复合过程,少数载流子寿命的温度关系为<sup>[7]</sup>

$$\tau_n = [(\tau_0^{-1} + 3 \times 10^{13} N_i) \cdot T_n^{-1.77} + 1.83 \times 10^{-31} p^2 \cdot T_n^{1.13}]^{-1} \quad (7)$$

和

$$\tau_p = [(\tau_0^{-1} + 11.76 \times 10^{13} N_i) \cdot T_n^{-0.97} + 2.78 \times 10^{-31} n^2 \cdot T_n^{0.72}]^{-1}, \quad (8)$$

其中  $\tau_0$  ( $= 0.0025 \text{ s}$ ) 为硅中载流子本征寿命,  $N_i$  为总电离杂质浓度。

## 4 结果分析和讨论

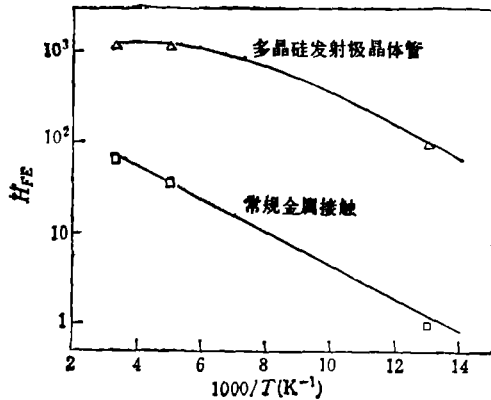


图1 电流增益的温度关系及其与实验的比较  
 $W_{E1} = 400\text{nm}$ ,  $W_E = 700\text{nm}$ ,  $N_A = 5 \times 10^{16}$ ,  $N_D = 5 \times 10^{18}$ , 多晶硅单晶硅界面氧化层厚度  $\delta = 1.0\text{nm}$ , 势垒高度  $\phi_b = 0.39\text{eV}$ , 界面能带偏移量  $\phi_s = 0.03\text{eV}$ .

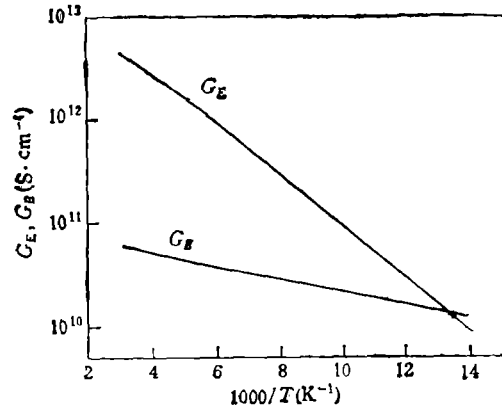


图2 基区和发射区中 Gummel 数与温度的关系曲线

为了验证理论模型, 并对低温多晶硅发射极晶体管电流增益及其与温度的关系进行定量分析, 我们以前边导出的理论模型为基础, 对电流增益的温度关系进行了数值模拟. 模拟结果如图1所示. 该结果与300K和77K下的实验测量值相符. 从图1可以看出, 与常规双极晶体管相比, 多晶硅发射极晶体管不但在常温下具有较大的电流增益, 而且具有较小的电流增益温度系数, 在77K时仍具有实用的电流增益. 影响多晶硅发射极晶体管低温电流增益的主要因素包括禁带宽度变窄效应、载流子冻析效应、载流子界面有效复合和隧穿效应.

**4.1 禁带宽度变窄效应和载流子冻析效应对低温电流增益的影响** 发射区重掺杂使得禁带宽度变窄, 当温度下降时有效掺杂浓度指数下降. 这是常规双极晶体管在低温下电流增益严重衰退的主要原因. 发射区掺杂浓度越高, 禁带宽度变窄量越大, 电流增益下降越多. 这一效应同样也影响到多晶硅发射极晶体管的低温电流增益特性. 而基区一般为轻掺杂, 除大注入情况外, 禁带变窄效应可以忽略.

载流子冻析效应是器件低温工作时不可忽视的因素<sup>[9]</sup>, 对轻掺杂的基区的影响尤为明显. 综合考虑禁带变窄效应和载流子冻析效应后可得多晶硅发射极晶体管的 Gummel 数与温度的关系曲线如图2所示.  $G_E$  的变化主要由禁带变窄效应决定, 而  $G_B$  则主要取决于载流子冻析效应.

**4.2 氧化物隧穿效应的温度关系及其对低温电流增益的影响** 图3给出

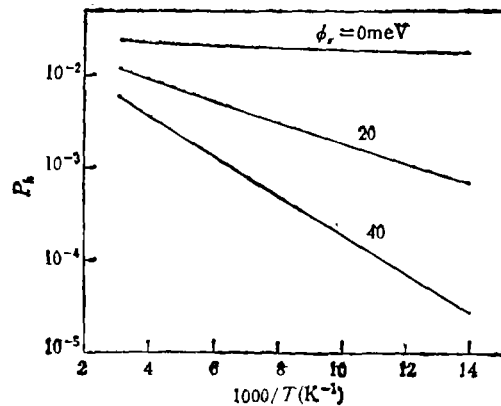


图3 空穴隧穿系数与温度的关系曲线

了具有不同多晶硅/单晶硅界面能带偏移量  $\phi_s$  时隧穿系数  $P_A$  与温度的关系曲线。隧穿系数随温度下降而下降,其下降程度依赖于界面能带偏移量  $\phi_s$ 。而从(1)式可知,隧穿系数  $P_A$  对电流增益有着直接的影响。

从实验测量可知,多晶硅发射区重掺杂时,在多晶硅/单晶硅界面会出现一个磷浓度峰值,正是这个掺杂浓度的峰值使得多晶硅/单晶硅界面能带发生偏移<sup>[9]</sup>。当界面能带偏移量  $\phi_s$  为 0 时,隧穿系数是温度的弱相关函数,电流增益具有较大的正温度系数。 $\phi_s$  的出现使得隧穿系数  $P_A$  大幅度降低,即由基区向发射区反向注入的空穴被抑制,电流增益的温度系数减小,甚至有可能出现负的温度系数,因此低温下的电流增益要比常规晶体管的大得多。

4.3 界面有效复合速度的温度关系及其对低温电流增益的影响 有效复合速度是决定多晶硅发射极晶体管电流增益的重要参数,可表示为<sup>[1]</sup>

$$S_p = S_i + [1/T_b + 1/(S_i + S_c)]^{-1}, \quad (9)$$

其中  $S_i$  和  $S_c$  分别表示多晶硅中晶粒间界和晶粒内的复合速度,  $T_b$  表示界面氧化物隧穿效应对有效复合速度的影响。图 4 给出了 77 K 时电流增益对有效复合速度的依赖关系。当  $S_p$  很大时,相当于金属接触的情形,接近普通双极晶体管的情况;而  $S_p \rightarrow 0$  则代表理想多晶硅的情况。从(1)式也可以看出,界面有效复合速度随温度的变化将对电流增益的温度特性产生很大影响。通过模拟计算得到界面有效复合速度随温度的变化关系如图 5 所示。由图可见,  $S_p$  随温度并不是单调变化的,随着温度的降低,  $S_p$  达到一极小值后又迅速增大。这说明多晶硅发射极在低温下存在着金属化的趋向。事实上,由(9)式可知,  $S_p$  中第二项主要由  $T_b$  和  $S_i + S_c$  两项中的较小项决定。当  $T_b$  较小,即空穴透过界面势垒的几率很小时,注入到发射区的少数电流主要被界面势垒所限制,多晶硅发射区的作用就不明显;反之,当  $T_b$  较大时,限制注入到发射区的少数电流的主要机制就是多晶硅发射区,这与常温下的情况类似。图 5 中  $S_p$  的极小值就是由界面氧化物隧穿引起的。

## 5 小结

本文建立了低温多晶硅发射极晶体管统一的电流增益模型,结果与实验相符,从而为

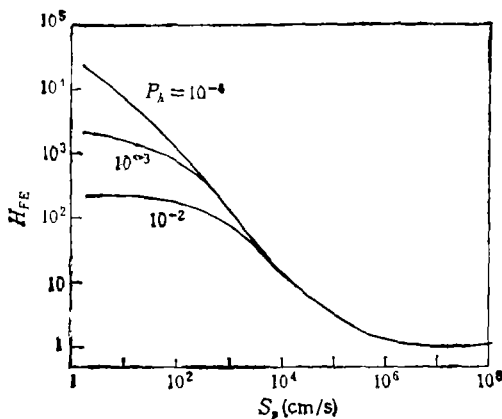


图 4 电流增益与有效复合速度的关系

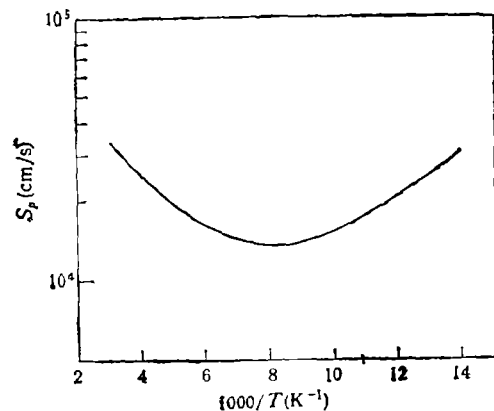


图 5 有效复合速度与温度的关系曲线

低温双极器件的设计提供了理论依据。

### 参 考 文 献

- [1] Yu Z, *et al.* IEEE Trans. on ED, 1984, ED-31(6): 773—784.
- [2] Suzuki K. IEEE Trans. on ED, 1991, ED-33(11): 2512—2518.
- [3] Blaudau W, *et al.* J. Appl. Phys., 1974, 45(4): 1846—1848.
- [4] Slotboom J W, *et al.* Solid-State Electron., 1976, 19(10):857—862.
- [5] Caughey D M, *et al.* Proc. IEEE, 1967, 52(12): 2192—2193.
- [6] 王阳元,等. 多晶硅薄膜及其在集成电路中的应用. 北京: 科学出版社,1983,136—139.
- [7] Klaassen D B M. Solid-State Electron., 1992, 35(7): 953—967.
- [8] 郑 荃,等. 电子科学学刊,1992,14(3): 325—328.
- [9] De Graaff H C, *et al.* IEEE Trans. on ED, 1979, ED-26(11): 1771—1776.

## MODEL AND MODELING OF LOW TEMPERATURE CURRENT GAIN OF POLYSILICON EMITTER BIPOLAR TRANSISTOR

Huang Liuxing Wei Tongli Zheng Jiang Cao Juncheng  
(Microelectronics Center, Southeast University, Nanjing 210018)

**Abstract** A unified model of low temperature current gain of polysilicon emitter bipolar transistors based on effective recombination speed method is presented, incorporating bandgap narrowing, carrier freezing-out and tunneling of holes through interface oxide. The modeling results based on the unified model are in good agreement with experimental data.

**Key words** Bipolar transistor, Polysilicon emitter, Current gain, Low temperature