

基于电路三要素理论的2-5混值/十值计数器研究

汪鹏君*** 郁军军* 黄道**

*(宁波大学电路与系统研究所 宁波 315211)

***(华东理工大学信息科学与工程学院 上海 200237)

摘要:通过对2-5混值编码原理、电路三要素理论和 $N+1$ 值代数理论的分析,定量研究了2-5混值门电路、触发器和带进位/借位的加减法计数器,最后设计了2-5混值/十值译码电路,使计数器输出为十值信号。与以往十值电路的设计方法相比较,此设计方案具有编码效率高、供电电压低等特点。计算机模拟验证了上述理论和依此理论设计的电路的正确性。

关键词: 电路设计, 2-5混值编码, 三要素理论, 2-5混值计数器

中图分类号: TN702, TN79

文献标识码: A

文章编号: 1009-5896(2005)11-1834-05

Research of 2-5 Mixed-Valued/Ten-Valued Counter Based on Three Essential Circuit Elements

Wang Peng-jun*** Yu Jun-jun* Huang Dao**

*(Institute of Circuits and Systems, Ningbo University, Ningbo 315211, China)

***(Information Science and Engineering College, East China Univ. of Science and Technology, Shanghai 200237, China)

Abstract By analyzing the principle of 2-5 mixed-valued coding, the theory of three essential circuit elements and the theory of $N+1$ -valued algebra, the 2-5 mixed-valued gate circuits, flip-flops and up-down counters with carry/borrow bit are investigated quantitatively, the 2-5 mixed-valued/ten-valued encoder is designed in order to make the output of counter become ten-valued signal. Compared with the conventional design of ten-valued circuits, the design has the characteristics of high coding efficiency, low voltage supply, etc. Above theory and circuits based on this theory are verified by computer simulations.

Key words Circuit design, 2-5 mixed-valued coding, Theory of three essential elements, 2-5 mixed-valued counter

1 引言

随着大规模集成电路的不断发展,电路元器件在整个电路上所占的比重在持续下降,相反,引线的面积日益增多,而且由于引线间的相互干扰,还会引起电路可靠性的下降。由于多值逻辑电路能增强单线携带信息的能力,提高数字电路的信息密度,从而可以减少VLSI引线数,所以对它的研究受到世界范围内的关注^[1]。十进制数是人们已习惯了的最常用的数制,与之对应的多值逻辑是十值逻辑,但由于直接设计十值逻辑电路不仅要求较高的电源电压,而且阈值检测困难,所以以前对多值逻辑的研究大多侧重三值或四值逻辑电路^[1-5]。为了更合理地设计十值逻辑电路,文献[3]提出了有效的2-3混值编码方法并设计了相应的混值计数器。该方案用1个三值触发器及两个二值触发器设计十进制计数器,由

于3个触发器可表示的状态数为 $3 \times 2 \times 2 = 12$,因此存在两个冗余态。如采用2-5混值逻辑^[1]则可以构成无冗余的十进制编码,编码效率可达到100%,并且它恰好与中国算盘相对应,易被人们所接受。鉴此本文将采用2-5混值的编码方法,利用三要素(信号、网络和负载)和 $N+1$ 值代数理论^[6-7],定量推导2-5混值反相器、右移门、触发器、带进位/借位的加减法计数器以及十值译码电路的元件级设计方案,使计数器以十值信号形式直接输出。最后用PSPICE模拟验证所设计的电路具有正确的逻辑功能。

2 2-5混值编码和 N 值电路三要素理论

对于一位十值信号,如果采用三值信号编码,则需三位三值信号,编码效率仅为 $10/3^3 = 37.04\%$,有17个冗余项,这不仅浪费,而且也影响了电路工作的可靠性。如果引入2-5

2004-12-13收到,2005-05-23改回
国家自然科学基金(60273093),浙江省自然科学基金(Y104135)和宁波大学学科项目(XK200437)资助课题

混值编码，则仅需一位二值信号和一位五值信号，如表 1 所示。其中 a_2 表示二值信号(0,4)， a_5 表示五值信号(0,1,2,3,4)。 $a_2 a_5$ 组成的编码方案称为算盘编码，它具有权，自补等特性^[1]。

表 1 2-5 混值编码

T	a_2	a_5	T	a_2	a_5
0	0	0	5	4	0
1	0	1	6	4	1
2	0	2	7	4	2
3	0	3	8	4	3
4	0	4	9	4	4

为便于阐述 N 值电路三要素理论，提出 $N+1$ 值代数理论^[7]，现设 $N+1$ 值为 $0, 1, \dots, *, \dots, N'$ ，且 $0 < 1 < \dots < r-1 < * < r < \dots < N'$ 。其中 $N' = N-1$ ， r 为不小于 $N/2$ 的最小整数。当 $N = 2, 5, 10$ 时，分别对应于二值、五值和十值电路。

定义 1 《 $H, +, \cdot, -, \uparrow, \delta, 0, 1, \dots, *, r, \dots, N'$ 》是 $N+1$ 值代数，基本运算有 $+, \cdot, -, \uparrow$ 和 δ ，满足： $\forall x, y \in H$ ，则

$$(1) x + y = \max(x, y), \quad x \cdot y = \min(x, y)。$$

$$(2) y^x = y \uparrow x = \begin{cases} y, & \text{当 } x = * \\ x, & \text{否则} \end{cases}, \quad \bar{x} = \begin{cases} *, & \text{当 } x = * \\ N' - x, & \text{否则} \end{cases}, \quad y_{\delta_i} = \begin{cases} N', & \text{当 } x = y \\ 0, & \text{否则} \end{cases}。$$

其中指数运算 \uparrow 描述源信号 x 经开关 $\langle f_\delta \rangle$ 的传输，形式为 $x \langle f_\delta \rangle$ ， ε 表示负载类型。类似文献[6]方法得出二值与多值开关量的表达式为

$$\langle f_\delta \rangle = * f_\delta + \varepsilon \bar{f}_\delta, \quad \text{开关控制信号 } f_\delta \in \{0, N'\} \quad (1)$$

开关的二值性表明开关控制信号 f_δ 仍是布尔函数，基本形式有 2 种： $f_\delta = a_\delta + b_\delta$ 和 $f_\delta = a_\delta \cdot b_\delta$ ，代入式(1)，引伸出开关的串联和并联运算 \uparrow 和 \parallel ，得出

$$\langle a_\delta b_\delta \rangle = \langle a_\delta \rangle \uparrow \langle b_\delta \rangle, \quad \langle a_\delta + b_\delta \rangle = \langle a_\delta \rangle \parallel \langle b_\delta \rangle \quad (2)$$

除单源信号作用外，对多源信号 x_i 作用， $i \in K = \{1, 2, \dots, k\}$ ，需利用并接运算 \mid 。

定义 2 $\mid_{x_i \in K} \langle f_{i\delta} \rangle = \sum_{i \in K} x_i f_{i\delta} + \varepsilon \sum_{i \in K} \bar{f}_{i\delta}, \forall i, j \in k$ ，若 $x_i \neq x_j$ ，则 $f_{i\delta} f_{j\delta} = 0$ 。

定理 1 (运算转换定理) $\langle F(a_\delta, b_\delta, \dots, +, *, N', 0) \rangle = F(\langle a_\delta \rangle, \langle b_\delta \rangle, \dots, \parallel, \uparrow, *, \varepsilon)$ 。

定理 2 (网络转换定理) $\mid_{x_i \in K} F_i(\langle a_\delta \rangle, \langle b_\delta \rangle, \dots, \parallel, \uparrow, *, \varepsilon) = \sum_{i \in K} x_i F_{i\delta}(a_\delta, b_\delta, \dots, +, *, N', 0) + \varepsilon \sum_{i \in K} \bar{F}(a_\delta, b_\delta, \dots, +, *, N', 0)$ ， $\forall i, j \in K$ ；若 $x_{i\delta} \neq x_{j\delta}$ ，则 $F_i F_j = 0$ 。

定理 1 描述了布尔运算和开关运算间的转换关系，定理 2 描述了门级和元件级网络间的转换关系。

式(1)中 f_δ 是开关 $\langle f_\delta \rangle$ 的导通条件，即 $\langle f_\delta \rangle = *$ 的条件。设 f 为 N 值信号，有 2 种表示法：(1) δ 表示法。若仅当 $f = i$ 时开关导通，则 $f_\delta = f_{\delta_i}$ ；若仅当 $f = i, j$ 时开关导通，则记 $f_\delta =$

$f_{\delta_i} + f_{\delta_j} = f_{\delta_{ij}}$ ，其余依次类推。(2) 阈表示法。用 $\langle f \rangle$ 表示仅当 $f > t > 0$ 时开关导通。又记 $\langle \bar{a} \rangle = \langle \bar{a} \rangle$ ，此式形式相等，含意不同：等式左边代表输入 \bar{a} ， $\bar{a} > t$ 时导通(适用于 NMOS 管， $t = V_{TN}$)；因为 $\bar{a} > t$ 也就是 $N' - a > t$ ，所以 $a < N' - t$ 。等式右边代表输入 a ， $a < N' - t$ 时导通(适用于 PMOS 管， $t = |V_{TP}|$)。另外，无阈值 t 标记的开关，表示 t 随意取值(在中间)，例如 $\langle \phi \rangle$ 和 $\langle a_{\delta_i} \rangle$ ，其中 ϕ 和 a_{δ_i} 为二值信号。由此得出如下 N 值通用的变换公式：

$$\langle {}^{i-0.5} a \rangle = \langle a_{\delta_{i \dots N'}} \rangle, \quad \langle {}^{\bar{i}-0.5} \bar{a} \rangle = \langle a_{\delta_{0 \dots i}} \rangle = \langle \bar{a}_{\delta_{i \dots N'}} \rangle = \langle {}^{i-0.5} \bar{a} \rangle \quad (3)$$

源信号加载：源内阻 R 与开关串联，记为 $x \uparrow_R \langle a_\delta \rangle = x \langle a_\delta \rangle^R$ 。对于单直流电源，需利用 jR 和 R 串联(R 接直流源， jR 接地)，由电阻分压形成中间电平 $i(i = 1, 2, \dots, N' - 1)$ ，得出

$$\mid_{x_i \in K} \langle b_{j\delta} \rangle = \mid_{x_i \in K} \langle b_{j\delta} \rangle^{iR} \mid_{x_i \in K} \langle b_{j\delta} \rangle^R, \quad j = i / (N' - i),$$

jR 和 R 用负载管实现 (4a)

为简化电路，或实现 CMOS 和 NMOS 间的互换，常常利用无载开关 $\langle a_{j\delta} \rangle$ 对有载开关 $\langle b_{j\delta} \rangle^R$ 的钳位作用($a_{j\delta}$ 可加到 $b_{j\delta}$ 中)，以及电阻并联公式，主要公式如下：

$$\mid_{x_i \in K} \langle a_{i\delta} \rangle \mid_{x_j \in K} \langle b_{j\delta} \rangle^R = \mid_{x_i \in K} \langle a_{i\delta} \rangle \mid_{x_j \in K} \langle b_{j\delta} \rangle^R = \mid_{x_i \in K} \langle a_{i\delta} \rangle \mid_{x_j \in K} \langle b_{j\delta} + \sum_{i \in K} a_{i\delta} \rangle^R, \quad \forall i, j \in K \cup L,$$

若 $x_i \neq x_j$ ，则 $a_{j\delta} b_{j\delta} = 0, K \cap L = \Phi$ (钳位作用) (4b)

若 $i > j$ ，则 $jR = kR \parallel iR$ ，其中 $k = ij / (i - j)$ (并联公式) (4c)

此外 $\langle a_{\delta_{0 \dots N'}} \rangle$ 表示常通开关，NMOS 管中常记 $N' \langle a_{\delta_{0 \dots N'}} \rangle^R = \mid_{\varepsilon = N'} \langle a_{\delta_{0 \dots N'}} \rangle^R$ ，代表开路 N' 电平负载(经 R 接正电源)，而 $\varepsilon = 0$ 和 i 分别代表开路 0 电平负载(经 R 接地)和 i 电平负载。无标记则表示真开路(ε 为随意值)。

3 2-5 混值门电路和触发器设计

根据 2-5 混值编码和电路三要素理论，采用 δ 展开法进行设计，具体步骤如下^[8]：(1) 先写出函数 δ 展开式；(2) 用网络转换定理或运算转换定理将 δ 展开式转换为初步的元件级结构式；(3) 按规定电路类型对元件级结构式进行化简和变换，最后画出电路图。

2-5 混值的反相相当于二值、五值分别反相。设 x_2 为二值输入信号， x_5 为五值输入信号， Y_2 为二值输出信号， Y_5 为五值输出信号。则有

$$Y_2 = \bar{x}_2 = 0 \cdot x_2 + 4 \cdot \bar{x}_2 = 0 \langle x_2 \rangle \parallel 4 \langle \bar{x}_2 \rangle \quad (5a)$$

$$Y_5 = \bar{x}_5 = 0 \cdot x_{5\delta 4} + 1 \cdot x_{5\delta 3} + 2 \cdot x_{5\delta 2} + 3 \cdot x_{5\delta 1} + 4 \cdot x_{5\delta 0}$$

$$= 0 \langle x_{5\delta 4} \rangle \mid \langle x_{5\delta 3} \rangle \mid \langle x_{5\delta 2} \rangle \mid \langle x_{5\delta 1} \rangle \mid \langle x_{5\delta 0} \rangle$$

$$= 0 \langle x_{5\delta 4} \rangle \parallel \langle x_{5\delta 3} \rangle^{R/3} \parallel \langle x_{5\delta 2} \rangle^R \parallel \langle x_{5\delta 1} \rangle^{3R} \mid \langle x_{5\delta 0123} \rangle^R$$

$$= {}_0 \langle \bar{x}_{5\delta 34} \rangle^{R/2} \parallel \langle x_{5\delta 234} \rangle^{3R/2} \parallel \langle x_{5\delta 1234} \rangle^{3R} \mid {}_4 \langle x_{\delta 0123} \rangle^R$$

$$= {}_0 \langle \bar{x}_5 \rangle^{R/2} \parallel \langle \bar{x}_5 \rangle^{3R/2} \parallel \langle \bar{x}_5 \rangle^{3R} \mid {}_4 \langle \bar{x}_5 \rangle^R \quad (5b)$$

而对于 2-5 混值右移门, 设 Y_{R2} 为二值输出信号, Y_{R5} 为五值输出信号。由于在 x_2, x_5 从 04 变为 40, 以及从 44 变为 00 时 Y_{R2} 会发生跃变, 因此 Y_{R2} 与输入信号 x_2, x_5 有关。

$$Y_{R2} = 0 \cdot (\bar{x}_2 \cdot x_{5\delta 0} + \bar{x}_2 \cdot x_{5\delta 1} + \bar{x}_2 \cdot x_{5\delta 2} + \bar{x}_2 \cdot x_{5\delta 3} + x_2 \cdot x_{5\delta 4}) + 4 \cdot (x_2 \cdot x_{5\delta 0} + x_2 \cdot x_{5\delta 1} + x_2 \cdot x_{5\delta 2} + x_2 \cdot x_{5\delta 3} + \bar{x}_2 \cdot x_{5\delta 4})$$

$$= {}_0 \langle \bar{x}_{5\delta 0123} \rangle \uparrow \langle \bar{x}_2 \rangle \parallel \langle x_{5\delta 4} \rangle \uparrow \langle x_2 \rangle \mid {}_4 \langle x_{5\delta 0123} \rangle \uparrow \langle x_2 \rangle \parallel \langle x_{5\delta 4} \rangle \uparrow \langle \bar{x}_2 \rangle$$

$$= {}_0 \langle \bar{x}_5 \rangle \uparrow \langle \bar{x}_2 \rangle \parallel \langle \bar{x}_5 \rangle \uparrow \langle x_2 \rangle \mid {}_4 \langle \bar{x}_5 \rangle \uparrow \langle \bar{x}_2 \rangle \parallel \langle \bar{x}_5 \rangle \uparrow \langle \bar{x}_2 \rangle \quad (6a)$$

$$Y_{R5} = \bar{x}_5 = 0 \cdot \bar{x}_{5\delta 0} + 1 \cdot \bar{x}_{5\delta 4} + 2 \cdot \bar{x}_{5\delta 3} + 3 \cdot \bar{x}_{5\delta 2} + 4 \cdot \bar{x}_{5\delta 1}$$

$$= {}_0 \langle \bar{x}_{5\delta 0} \rangle \mid {}_1 \langle \bar{x}_{5\delta 4} \rangle \mid {}_2 \langle \bar{x}_{5\delta 3} \rangle \mid {}_3 \langle \bar{x}_{5\delta 2} \rangle \mid {}_4 \langle \bar{x}_{5\delta 1} \rangle$$

$$= {}_0 \langle \bar{x}_{5\delta 0} \rangle \parallel \langle \bar{x}_{5\delta 4} \rangle^{R/3} \parallel \langle \bar{x}_{5\delta 3} \rangle^R \parallel \langle \bar{x}_{5\delta 2} \rangle^{3R} \mid {}_4 \langle \bar{x}_{5\delta 1234} \rangle^R$$

$$= {}_0 \langle \bar{x}_{5\delta 34} \rangle^{3R/2} \parallel \langle \bar{x}_{5\delta 234} \rangle^{3R} \parallel \langle \bar{x}_{5\delta 4} \rangle^{R/2} \parallel \langle \bar{x}_{5\delta 0} \rangle \mid {}_4 \langle \bar{x}_{5\delta 1234} \rangle^R$$

$$= {}_0 \langle \bar{x}_5 \rangle^{3R/2} \parallel \langle \bar{x}_5 \rangle^{3R} \parallel \langle \bar{x}_5 \rangle^{R/2} \parallel \langle \bar{x}_5 \rangle \mid {}_4 \langle \bar{x}_5 \rangle^R \quad (6b)$$

对于 2-5 混值动态D触发器在时钟 ϕ 的上升沿来到时的特征方程可表示为 $Q^+ = D$; 而要表示成全时刻, 则其特征方程应为

$$Q^+ = D^* \phi + Q \bar{\phi}, \quad D^* = Q_1^+ = D \bar{\phi} + Q_1 \phi \quad (7)$$

设 D^* 为时钟 ϕ 上升沿的边沿值。实际上式(7)包括第 1 项状态形成电路和第 2 项边沿取样电路^[9]。选取 ϕ 为控制信号, 因动态电路用电容负载, 下式依次取 $\varepsilon = Q$ 和 $\varepsilon = Q_1$, 然后用定理 2 直接将式(7)变换为传输门型动态正边沿 2-5 混值D触发器电路, 其方程如下:

$$\left. \begin{aligned} Q^+ &= D^* \phi + Q \bar{\phi} = D^* \phi + \varepsilon \bar{\phi} = Q_1 \langle \phi \rangle \Big|_{\varepsilon=Q} \\ D^* &= Q_1^+ = D \bar{\phi} + Q_1 \phi = D \bar{\phi} + \varepsilon \phi = D \langle \bar{\phi} \rangle \Big|_{\varepsilon=Q_1} \end{aligned} \right\} \quad (8)$$

进一步改用 δ 展开法, 写出元件级结构, 具体推演过程如下:

假设 D_2 为输入的二值信号, D_5 为五值信号, Q_2 为输出的二值信号, Q_5 为五值信号。

$$Q_2^+ = D_2^* \phi + Q_2 \bar{\phi} = D_2^* \phi + \varepsilon \bar{\phi} = Q_{D2} \langle \phi \rangle \Big|_{\varepsilon=Q2}$$

$$= Q_{D2} \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q2} = (0 \cdot \bar{Q}_{D2} + 4 \cdot Q_{D2}) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q2}$$

$$= ({}_0 \langle \bar{Q}_{D2} \rangle \mid {}_4 \langle Q_{D2} \rangle) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q2} = {}_0 \langle \bar{Q}_{D2} \rangle \uparrow \langle \phi \rangle \mid {}_4 \langle \bar{Q}_{D2} \rangle \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=Q2} \quad (9a)$$

$$\bar{Q}_{D2}^+ = \bar{D}_2 \bar{\phi} + \bar{Q}_{D2} \phi = \bar{D}_2 \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D2}} = \bar{D}_2 \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D2}}$$

$$= (0 \cdot D_2 + 4 \cdot \bar{D}_2) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D2}}$$

$$= ({}_0 \langle D_2 \rangle \mid {}_4 \langle \bar{D}_2 \rangle) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D2}}$$

$$= {}_0 \langle D_2 \rangle \uparrow \langle \bar{\phi} \rangle \mid {}_4 \langle \bar{D}_2 \rangle \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D2}} \quad (9b)$$

$$Q_5^+ = D_5^* \phi + Q_5 \bar{\phi} = Q_{D5} \langle \phi \rangle \Big|_{\varepsilon=Q5} = Q_{D5} \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= (0 \cdot \bar{Q}_{D5\delta 4} + 1 \cdot \bar{Q}_{D5\delta 3} + 2 \cdot \bar{Q}_{D5\delta 2} + 3 \cdot \bar{Q}_{D5\delta 1} + 4 \cdot \bar{Q}_{D5\delta 0}) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= ({}_0 \langle \bar{Q}_{D5\delta 4} \rangle \mid {}_1 \langle \bar{Q}_{D5\delta 3} \rangle \mid {}_2 \langle \bar{Q}_{D5\delta 2} \rangle \mid {}_3 \langle \bar{Q}_{D5\delta 1} \rangle \mid {}_4 \langle \bar{Q}_{D5\delta 0} \rangle) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$${}_4 \langle \bar{Q}_{D5\delta 0} \rangle \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= ({}_0 \langle \bar{Q}_{D5\delta 4} \rangle \parallel \langle \bar{Q}_{D5\delta 3} \rangle^{R/3} \parallel \langle \bar{Q}_{D5\delta 2} \rangle^R \parallel \langle \bar{Q}_{D5\delta 1} \rangle^{3R} \mid {}_4 \langle \bar{Q}_{D5\delta 0123} \rangle^R) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= {}_0 \langle \bar{Q}_{D5\delta 34} \rangle^{R/2} \parallel \langle \bar{Q}_{D5\delta 234} \rangle^{3R/2} \parallel \langle \bar{Q}_{D5\delta 1234} \rangle^{3R} \mid {}_4 \langle \bar{Q}_{D5\delta 0123} \rangle^R \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= ({}_0 \langle \bar{Q}_{D5} \rangle^{R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R} \mid {}_4 \langle \bar{Q}_{D5} \rangle^R) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= ({}_0 \langle \bar{Q}_{D5} \rangle^{R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R}) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$\mid ({}_4 \langle \bar{Q}_{D5} \rangle^R) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$= ({}_0 \langle \bar{Q}_{D5} \rangle^{R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R/2} \parallel \langle \bar{Q}_{D5} \rangle^{3R}) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5}$$

$$\mid ({}_4 \langle \bar{Q}_{D5} \rangle^R) \uparrow \langle \phi \rangle \Big|_{\varepsilon=Q5} \quad (9c)$$

$$\bar{Q}_{D5}^+ = \bar{D}_5 \bar{\phi} + \bar{Q}_{D5} \phi = \bar{D}_5 \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}} = \bar{D}_5 \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= (0 \cdot D_{5\delta 4} + 1 \cdot D_{5\delta 3} + 2 \cdot D_{5\delta 2} + 3 \cdot D_{5\delta 1} + 4 \cdot D_{5\delta 0}) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle D_{5\delta 4} \rangle \mid {}_1 \langle D_{5\delta 3} \rangle \mid {}_2 \langle D_{5\delta 2} \rangle \mid {}_3 \langle D_{5\delta 1} \rangle \mid {}_4 \langle D_{5\delta 0} \rangle) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle D_{5\delta 4} \rangle \parallel \langle D_{5\delta 3} \rangle^{R/3} \parallel \langle D_{5\delta 2} \rangle^R \parallel \langle D_{5\delta 1} \rangle^{3R} \mid {}_4 \langle D_{5\delta 0123} \rangle^R) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle D_{5\delta 34} \rangle^{R/2} \parallel \langle D_{5\delta 234} \rangle^{3R/2} \parallel \langle D_{5\delta 1234} \rangle^{3R} \mid {}_4 \langle D_{5\delta 0123} \rangle^R) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle \bar{D}_5 \rangle^{R/2} \parallel \langle \bar{D}_5 \rangle^{3R/2} \parallel \langle \bar{D}_5 \rangle^{3R} \mid {}_4 \langle \bar{D}_5 \rangle^R) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle \bar{D}_5 \rangle^{R/2} \parallel \langle \bar{D}_5 \rangle^{3R/2} \parallel \langle \bar{D}_5 \rangle^{3R}) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$\mid ({}_4 \langle \bar{D}_5 \rangle^R) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$= ({}_0 \langle \bar{D}_5 \rangle^{R/2} \parallel \langle \bar{D}_5 \rangle^{3R/2} \parallel \langle \bar{D}_5 \rangle^{3R}) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}}$$

$$\mid ({}_4 \langle \bar{D}_5 \rangle^R) \uparrow \langle \bar{\phi} \rangle \Big|_{\varepsilon=\bar{Q}_{D5}} \quad (9d)$$

根据式(5) - 式(9)画出相应的门电路和触发器, 如图 1 所示。

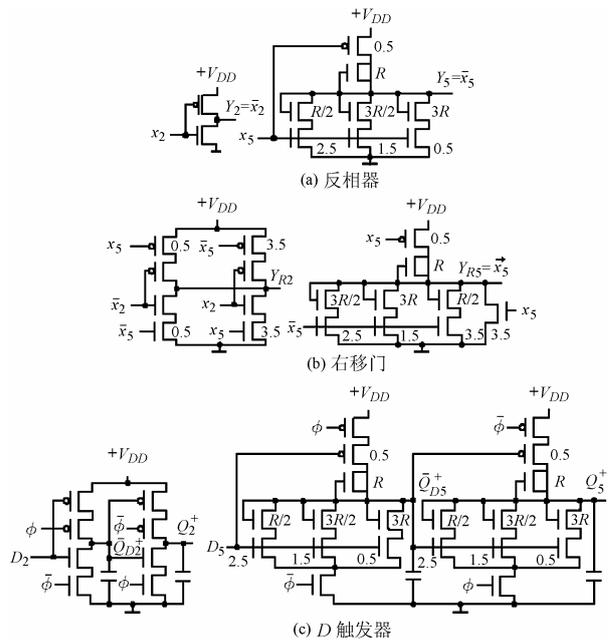


图 1 2-5 混值门电路和触发器

4 2-5 混值带进位/借位的加减法计数器和十值译码电路设计

研究发现，若将 2-5 混值右移门的输入端连接到 2-5 混值 D 触发器的 Q 端，便可以从右移门的输出端得到 $\bar{Q}_2 = (Q_2 + 1) \bmod 2$ ， $\bar{Q}_5 = (Q_5 + 1) \bmod 5$ ，再将右移门的输出端连接到 2-5 混值触发器的输入端，便有 $Q_2(t+1) = D_2(t) = \{Q_2(t) + 1\} \bmod 2$ ， $Q_5(t+1) = D_5(t) = \{Q_5(t) + 1\} \bmod 5$ ，从而实现加法计数。在计数脉冲 ϕ 上升沿来到时触发器的状态会发生改变，当 ϕ 为低电平时，经右移门完成的 $Q+1$ 运算结果被主触发器接收，并保存下来；当输入脉冲 ϕ 由低电平变成高电平时，将主触发器保存的 $Q+1$ 送到从触发器中。若利用 2-5 混值 D 触发器的反相输出端 \bar{Q}_2, \bar{Q}_5 ，则可实现减法运算。这是因为

$$\begin{aligned} \bar{Q}_2(t+1) &= \bar{D}_2(t) = \overline{\{Q_2(t) + 1\} \bmod 2} \\ &= \{1 - [Q_2(t) + 1]\} \bmod 2 = \{\bar{Q}_2(t) - 1\} \bmod 2 \\ \bar{Q}_5(t+1) &= \bar{D}_5(t) = \overline{\{Q_5(t) + 1\} \bmod 5} \\ &= \{4 - [Q_5(t) + 1]\} \bmod 5 = \{\bar{Q}_5(t) - 1\} \bmod 5 \end{aligned}$$

进一步研究还发现，加法计数时， Q_2Q_5 从 44 计数到 00 产生进位，而减法计数时， $\bar{Q}_2\bar{Q}_5$ 从 00 计数到 44 产生借位，故进位和借位同时产生。所以可得：

$$\begin{aligned} C = C^+ = C^- &= 0 \cdot (Q_2 + \bar{Q}_2 \cdot Q_{5\delta 1234}) + 4 \cdot (\bar{Q}_2 \cdot Q_{5\delta 0}) \\ &= 0 < Q_2 > \parallel (< \bar{Q}_2 > \uparrow < Q_{5\delta 1234} >) \mid 4 < \bar{Q}_2 > \uparrow < Q_{5\delta 0} > \\ &= 0 < Q_2 > \parallel (< \bar{Q}_2 > \uparrow < {}^{0.5}Q_5 >) \mid 4 < \bar{Q}_2 > \uparrow < {}^{3.5}\bar{Q}_5 > \quad (10) \end{aligned}$$

由此可得到如图 2 所示的进位/借位的 2-5 混值加减计数器和进位/借位产生电路。

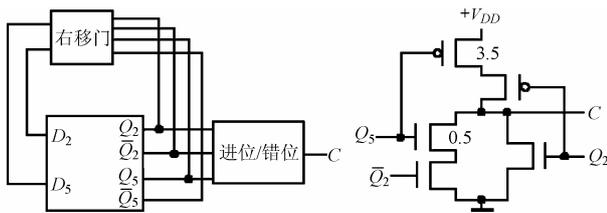


图 2 2-5 混值加减法计数器和进位/借位产生电路

为了能直观得到十值信号 Q_{10} 的波形，需对二值信号 Q_2 和五值信号 Q_5 进行译码。由于在电路运算时二值逻辑的 1，五值逻辑的 4 和十值逻辑的 9 都为同一电平(如都为 4V)，因此在五值和十值转换时，式 ${}_9 < a_{\delta i \dots 4} > = {}_4 < a_{\delta i \dots 4} > = {}_4 < i - 0.5 \bar{a} >$ 成立，其中 $i \in \{1, 2, 3, 4\}$ ，然后再根据表 1 和式(3)，式(4)，可以得到

$$\begin{aligned} Q_{10} &= 0 \cdot \bar{Q}_2 Q_{5\delta 0} + 1 \cdot \bar{Q}_2 Q_{5\delta 1} + 2 \cdot \bar{Q}_2 Q_{5\delta 2} + 3 \cdot \bar{Q}_2 Q_{5\delta 3} \\ &\quad + 4 \cdot \bar{Q}_2 Q_{5\delta 4} + 5 \cdot Q_2 Q_{5\delta 0} + 6 \cdot Q_2 Q_{5\delta 1} \\ &\quad + 7 \cdot Q_2 Q_{5\delta 2} + 8 \cdot Q_2 Q_{5\delta 3} + 9 \cdot Q_2 Q_{5\delta 4} \\ &= 0 < \bar{Q}_2 Q_{5\delta 0} > \mid 1 < \bar{Q}_2 Q_{5\delta 1} > \mid 2 < \bar{Q}_2 Q_{5\delta 2} > \mid \end{aligned}$$

$$\begin{aligned} &3 < \bar{Q}_2 Q_{5\delta 3} > \mid 4 < \bar{Q}_2 Q_{5\delta 4} > \mid 5 < Q_2 Q_{5\delta 0} > \mid \\ &6 < Q_2 Q_{5\delta 1} > \mid 7 < Q_2 Q_{5\delta 2} > \mid 8 < Q_2 Q_{5\delta 3} > \mid 9 < Q_2 Q_{5\delta 4} > \\ &= (0 < Q_{5\delta 0} > \mid 1 < Q_{5\delta 1} > \mid 2 < Q_{5\delta 2} > \mid 3 < Q_{5\delta 3} > \mid \\ &4 < Q_{5\delta 4} >) \uparrow < \bar{Q}_2 > \mid (5 < Q_{5\delta 0} > \mid 6 < Q_{5\delta 1} > \mid 7 < Q_{5\delta 2} > \\ &8 < Q_{5\delta 3} > \mid 9 < Q_{5\delta 4} >) \uparrow < Q_2 > \\ &= (0 < Q_{5\delta 0} > \parallel < Q_{5\delta 1} >^{R/8} \parallel < Q_{5\delta 2} >^{2R/7} \parallel \\ &\quad < Q_{5\delta 3} >^{R/2} \parallel < Q_{5\delta 4} >^{4R/5} \mid 9 < Q_{5\delta 1234} >^R) \uparrow < \bar{Q}_2 > \mid \\ &\quad (0 < Q_{5\delta 0} >^{5R/4} \parallel < Q_{5\delta 1} >^{2R} \parallel < Q_{5\delta 2} >^{7R/2} \\ &\quad \parallel < Q_{5\delta 3} >^{8R} \mid 9 < Q_{5\delta 01234} >^R) \uparrow < Q_2 > \\ &= (0 < Q_{5\delta 01} >^{2R/9} \parallel < Q_{5\delta 012} >^{2R/3} \parallel \\ &\quad < Q_{5\delta 0123} >^{R/2} \parallel < Q_{5\delta 4} >^{4R/5} \mid 9 < Q_{5\delta 1234} >^R) \uparrow < \bar{Q}_2 > \mid \\ &\quad (0 < Q_{5\delta 01} >^{14R/3} \parallel < Q_{5\delta 012} >^{56R/9} \parallel < Q_{5\delta 0123} >^{8R} \parallel \\ &\quad < Q_{5\delta 0} >^{10R/3} \mid 9 < Q_{5\delta 01234} >^R) \uparrow < Q_2 > \\ &= (0 < {}^{2.5}\bar{Q}_5 >^{2R/9} \parallel < {}^{1.5}\bar{Q}_5 >^{2R/3} \parallel \\ &\quad < {}^{0.5}\bar{Q}_5 >^{R/2} \parallel < {}^{3.5}Q_5 >^{4R/5} \mid 4 < {}^{0.5}\bar{Q}_5 >^R) \uparrow < \bar{Q}_2 > \mid \\ &\quad (0 < {}^{2.5}\bar{Q}_5 >^{14R/3} \parallel < {}^{1.5}\bar{Q}_5 >^{56R/9} \parallel < {}^{0.5}\bar{Q}_5 >^{8R} \parallel \\ &\quad < {}^{3.5}Q_5 >^{10R/3} \mid 4 < Q_{5\delta 01234} >^R) \uparrow < Q_2 > \\ &= (0 < {}^{2.5}\bar{Q}_5 >^{2R/9} \parallel < {}^{1.5}\bar{Q}_5 >^{2R/3} \parallel \\ &\quad < {}^{0.5}\bar{Q}_5 >^{R/2} \parallel < {}^{3.5}Q_5 >^{4R/5}) \uparrow < \bar{Q}_2 > \parallel \\ &\quad (< {}^{2.5}\bar{Q}_5 >^{14R/3} \parallel < {}^{1.5}\bar{Q}_5 >^{56R/9} \parallel < {}^{0.5}\bar{Q}_5 >^{8R} \parallel \\ &\quad < {}^{3.5}Q_5 >^{10R/3}) \uparrow < Q_2 > \mid (4 < {}^{0.5}\bar{Q}_5 >^R \uparrow < \bar{Q}_2 >) \parallel < \bar{Q}_2 >^R \quad (11) \end{aligned}$$

由式(11)可得到图 3 所示的 2-5 混值/十值译码电路。

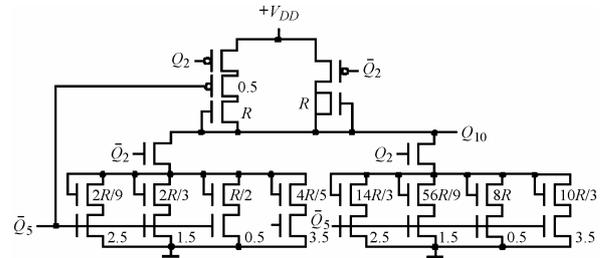


图 3 2-5 混值/十值译码电路

5 计算机模拟和结论

在 PSPICE9.0 环境下，采用 0.5μm CMOS 工艺，对上述所设计的电路进行模拟。其中 MOS 管的主要参数取为：

- TP(0.5): PMOS(VTO=-0.5213V, L=0.5μm, W=10μm);
- TP(3.5): PMOS(VTO=-3.65V, L=0.5μm, W=10μm);
- TN(0.5): NMOS(VTO=+0.5V, L=0.5μm, W=10μm);
- TN(1.5): NMOS(VTO=+1.5V, L=0.5μm, W=10μm);
- TN(2.5): NMOS(VTO=+2.5V, L=0.5μm, W=4μm);
- TN(3.5): NMOS(VTO=+3.65V, L=0.5μm, W=4μm)。

图 4(a)给出了由门电路和触发器组成的带进位/借位的 2-5 混值加减计数器的模拟波形，图 4(b)给出 2-5 混值/十值

译码电路的输出波形,验证了其逻辑功能的正确性。

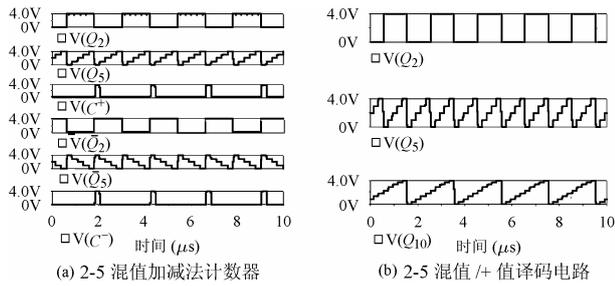


图4 PSPICE 模拟波形

由于 2-5 混值编码无任何冗余态,编码效率达到 100%,故可提高数字电路的可靠性。而且上述电路采用常规 CMOS 电路供电电压,可有效克服直接设计十值电路带来的缺点。

最后应该指出,从上述理论出发,按 δ 展开等方法还可进一步设计 2-5 混值/十值加减法器, 2-5 混值/十值乘除法器 etc 十值电路,使输出结果以直观的十进制形式表现。

参考文献

- [1] 吴训威著. 多值逻辑电路设计原理[M]. 杭州: 杭州大学出版社, 1994: 1 - 385.
- [2] 杭国强, 吴训威. 基于开关信号理论的控制技术与三值 ECL 施密特电路[J]. 电路与系统学报, 1998, 3(2): 15 - 20.
- [3] 吴训威, 陈偕雄. 2-3 混值编码与混值计数器[J]. 中国科学(A 辑), 1989, 8: 848 - 855.
- [4] 吴训威, 汪鹏君, 夏银水. 三值施密特触发器的时序特征及其设计[J]. 电路与系统学报, 2000, 5(3): 72 - 74.
- [5] 汪鹏君, 盛法生, 吴训威. 四值施密特电路设计[J]. 浙江大学学报, 2001, 28(4): 462 - 467.
- [6] 方振贤, 刘莹. 三值电路和电路三要素理论[J]. 电子科学学刊, 1999, 21(4): 536 - 542.
- [7] 方振贤, 汪鹏君, 刘莹. 二值、多值和绝热电路通用的电路理论[J]. 电子学报, 2003, 31(2): 303 - 305.
- [8] 汪鹏君, 方振贤, 黄道, 吴训威. 基于电路定量理论的五值门电路和触发器设计[J]. 固体电子学研究与进展, 2004, 24(2): 200 - 204.
- [9] 方振贤, 刘莹. 边沿取样电路和同步动态时序电路综合[J]. 电子学报, 1999, 27(5): 11 - 14.

汪鹏君: 男, 1966 年生, 副教授, 硕士生导师, 博士生, 从事数字电子学和低功耗集成电路理论及设计方面的研究。
 郁建军: 男, 1981 年生, 硕士生, 从事数字电子学和低功耗集成电路理论及设计方面的研究。
 黄道: 男, 1947 年生, 教授, 博士生导师, 主要从事计算机集成制造系统等方面的研究。