

处理器可靠性约束的电压频率岛 NoC 能耗优化

张剑贤^{*①} 周 端^② 杨银堂^① 赖 睿^① 高 翔^①

^①(西安电子科技大学微电子研究所 西安 710071)

^②(西安电子科技大学计算机学院 西安 710071)

摘要: 该文针对支持电压频率岛的 NoC 能耗优化问题, 提出了基于电压频率岛划分、分配以及任务映射的能耗优化方法。该方法通过基于处理器可靠性约束的电压频率岛划分, 降低了处理器能耗; 利用近凸区域选择的电压频率岛分配策略, 减少了不同电压岛间复杂路由器的个数; 借助量子粒子群算法优化了 NoC 映射, 降低了系统的通信能耗。实验结果表明, 该文算法在满足 NoC 处理器可靠性要求的前提下, 可显著降低 NoC 系统能耗。

关键词: 片上网络; 电压频率岛; 可靠性; 映射; 量子粒子群

中图分类号: TN919

文献标识码: A

文章编号: 1009-5896(2011)09-2205-07

DOI: 10.3724/SP.J.1146.2010.01266

Energy Optimization of NoC Based on Voltage-frequency Islands under Processor Reliability Constraints

Zhang Jian-xian^① Zhou Duan^② Yang Yin-tang^① Lai Rui^① Gao Xiang^①

^①(Institute of Microelectronics, Xidian University, Xi'an 710071, China)

^②(School of Computer Science and Technology, Xidian University, Xi'an 710071, China)

Abstract: A method for energy optimization based on the partitioning, assignment, and task mapping of voltage-frequency islands is proposed, considering the issue of energy optimization of Network-on-Chip (NoC) that supports voltage-frequency islands. The energy consumption of the processor is reduced by the partitioning of voltage-frequency islands under processor reliability constraints; the number of complex routers between different voltage-frequency islands is decreased by the voltage-frequency islands assignment strategy of near convex region selection; and the energy consumption of system communications is reduced through NoC mapping optimizations by quantum-behaved particle swarm algorithm. Experimental results show that the presented algorithm can significantly reduce the NoC system energy consumption with the requirements of NoC processor reliability satisfied.

Key words: Network-on-Chip (NoC); Voltage-Frequency Islands (VFIs); Reliability; Mapping; Quantum-behaved Particle Swarm(QPS)

1 引言

随着半导体工艺的发展, 片上系统(System on Chip, SoC)集成的 IP 核越来越多, 传统的总线通信方式已无法满足众多 IP 核通信的需求。片上网络(Network on Chip, NoC)^[1]结构采用路由和分组交换技术进行数据通信, 有效地解决了复杂的 SoC 通信问题。然而单一的电压时钟域限制了 NoC 性能的提高及功耗的降低^[2]。为了降低系统能耗, 文献[3]在基于 IP 核的 SoC 中引入了电压岛的概念, 将整个芯片划分为若干个不同的电压频率区域(岛), 每

个 IP 核的电压能够单独进行调整达到最优节能状态。

电压频率岛^[4,5](Voltage-Frequency Islands, VFIs)划分方法不同, 其节能效果也不一样。文献[6]将 VFIs 和全局异步局部同步(Globally Asynchronous and Locally Synchronous, GALS)引入 NoC 设计。在 tile 结构的 NoC 中, 合并相邻的电压岛, 在满足任务期限约束条件下, 有效地降低了系统能量的消耗。文献[7]采用 SVS(Scaled Voltage Selection)的电压映射算法进行电压岛划分, 按照系统约束缚放和选择各电压岛的电压。文献[8]提出了 VFIs 感知的能量优化架构, 包括 VFI 感知划分, VFI 感知映射, VFI 感知路由算法, 有效地减少了集成了混合时钟 FIFO (Mixed Clock

2010-11-19 收到, 2011-06-09 改回

国家杰出青年科学基金(60725415)和国家自然科学资金(60676009, 90407016, 60902080)资助课题

*通信作者: 张剑贤 jianxianzhang@mail.xidian.edu.cn

FIFO, MCFIFO) 和电压转化器 (Voltage Level Converter, VLC) 的复杂路由器个数, 降低了 NoC 系统的能耗。文献[9]采用基于禁忌搜索的 IP 核映射和链路可靠性约束的电压映射解决基于电压岛的 NoC 映射问题。文献[10]采用混合整数线性规划方法描述映射与电压岛问题, 并提出了随机贪婪启发式算法解决该问题。

电压频率岛的使用, 使得 NoC 系统能耗有了较大幅度的下降。但现有文献工作仍存在一定局限。文献[6]仅考虑了相邻电压岛合并, 对于不相邻的相同电压则无法进行合并, 容易形成电压孤岛, 而且文章仅考虑电压岛的划分及分配, 没有采用映射优化任务调度, 降低系统能耗幅度有限。文献[7]在电压岛合并时, 采用高电压作为合并后的电压岛电压, 这样虽然确保不会违反任务期限, 但是却会明显增加系统的能耗。文献[8]提出的方法难以消除电压孤岛现象, 而且对于电压孤岛采用合并到邻近电压岛的方法, 只能在小幅度范围内降低系统能耗。文献[9]没有考虑电压岛划分, 仅考虑了映射方法来降低系统能耗。

针对以上文献在求解系统能耗最优化时存在的问题, 本文提出了一种新的能耗优化方法。该方法包括 VFIs 划分、分配及任务映射 3 部分。处理器可靠性约束的 VFIs 划分方法解决了不相邻的相同电压无法合并问题, 并有效降低了处理器能耗; 近凸区域选择的 VFIs 分配策略, 避免了电压孤岛的出现, 并通过减少不同电压岛间复杂路由器的个数来降低不同 VFIs 间转换能耗; 基于量子粒子群的 VFIs 映射算法降低了 NoC 通信能耗, 最终达到系统能耗的最优化。实验结果表明该方法在满足处理器可靠性约束下有效地降低了系统能耗。

2 系统模型及问题描述

基于 VFIs 的 NoC 平台能耗最优化问题, 主要解决 VFIs 的划分、分配及任务映射调度等问题。本节首先定义 NoC 相关的能耗和可靠性模型, 然后给出问题的形式化描述。对于 NoC 平台的构建, 本文采用 2 维网格(2D mesh)的 NoC 拓扑结构^[1]和确定性的 XY 路由算法, 并通过任意调度策略从任务图中产生 IP 核通信任务图 $TG(C, A, V)$, 其中 $C = \{c_i, i = 1, 2, \dots, n\}$ 表示 IP 核(处理单元或存储单元)的集合, $A = \{a_{ij}, i = 1, 2, \dots, n; j = 1, 2, \dots, n\}$ 表示从源节点 c_i 到目的节点 c_j 的通信任务的集合, $V = \{(v_i, v_{ti}), i = 1, 2, \dots, n\}$ 表示 IP 核的供应电压和阈值电压的集合。

2.1 能耗模型

基于 VFIs 的 NoC 系统能耗由处理器能耗、通

信能耗和不同 VFIs 间转换能耗组成。在本文 NoC 系统中, 处理器的能耗为具有处理器功能的 IP 核执行完调度任务所消耗的能量, 即动态能耗。根据给定的供应电压和阈值电压, 可以计算 IP 核的时钟周期 τ_i 和最大工作频率 f_i ^[6]。根据文献[7]对单个 IP 核的能耗计算式, 可定义当所有任务都执行完毕后, 系统所有处理器所消耗的总能量为

$$E_{\text{core}} = \sum_{\forall i \in C} R_i C_{\text{eff}} V_i^2 \quad (1)$$

式中 R_i 是有效周期数, C_{eff} 是有效切换电容, V_i 表示 IP 核的供应电压。

系统的通信能耗主要是链路、缓冲器和交叉开关所消耗的能量。本文采用文献[11]提出的位能耗模型进行计算。系统的通信能耗定义为

$$E_{\text{comm}} = \sum_{\forall a_{ij} \in A} \text{vol}(a_{ij}) \left(\sum_{k \in p_{ij}} (E_{\text{Lbit}}(k) + E_{\text{Bbit}}(k) + E_{\text{Sbit}}(k)) \frac{V_k^2}{V_{\text{DD}}^2} \right) \quad (2)$$

其中 E_{Sbit} , E_{Bbit} 和 E_{Lbit} 分别表示交叉开关、缓冲器和节点间链路消耗的位能量。 $\text{vol}(a_{ij})$ 表示数据通信量, p_{ij} 表示从节点 t_i 到节点 t_j 的路由路径中所有路由器和链路的集合, V_{DD} 表示最大的供应电压。

不同 VFIs 间转换能耗^[8]由 MCFIFO 和 VLC 所消耗的能量构成, 具体式为

$$E_{\text{VFI}} = \sum_m (E_{\text{VLC}}(m) + E_{\text{MCFIFO}}(m)) \quad (3)$$

其中 E_{VLC} 和 E_{MCFIFO} 分别表示 VLC 和 MCFIFO 所消耗的能量。

2.2 可靠性模型

在系统运行的过程中, 由于宇宙射线、电磁干扰、电源噪声和信号串扰等因素的存在, 不可避免地会导致系统中出现瞬时故障^[12], 影响系统的可靠运行。本文采用文献[13]的可靠性模型, 作以下假设:

(1) NoC 中的通信链路和路由器已经采取了一定的容错设计, 只考虑处理器的瞬时故障。

(2) 由于瞬时故障的存在, NoC 处理器 IP 核可处于正常和失效两种状态。当处理器处于空闲周期, 没有执行任务, 处理器失效对可靠性没有影响。

(3) IP 核 c_k 执行任务失效率为 λ_k 的泊松分布, 并且各个 IP 核间失效是相互独立的。

NoC 处理器的可靠性指所有处理任务在处理器上正确执行的概率, 定义为

$$R = \exp \left(-\lambda_k \sum_{k=1}^N \sum_{i=1}^M x_{ik} \text{ext}(i, c_k) \right) \quad (4)$$

其中 λ_k 指每秒钟的故障数; x_{ik} 表示任务与 IP 核之间的关系, 当且仅当任务 i 分配到 IP 核 c_k 上运行时

$x_{ik} = 1$, 否则等于 0。 $\text{ext}(i, c_k)$ 表示任务 i 在 IP 核 c_k 上的执行时间。对于同一个任务, 执行时间越长, 可靠性越低。

2.3 问题描述

基于 VFIs 的 NoC 平台能耗最优化问题形式化定义为: 给定 IP 核通信用任务图 $\text{TG}(C, A, V)$ 和 NoC 体系结构图 $\text{AG}(T, P)$ (其中 $T = \{t_i, i = 1, 2, \dots, n\}$ 是资源节点的集合, $P = \{p_i, i = 1, 2, \dots, n\}$ 是路由路径的集合), 而且 $|C| \leq |T|$, 设定最大的 VFI 个数 maxVFI 和处理器最小可靠性 R_{\min} , 在处理器可靠性、通信带宽和通信时延约束下寻找 VFI 的最优划分和分配, 以及将 IP 核集合 C 与资源节点集合 T 一一对应的映射函数 $\varphi(C)$, 使得 NoC 系统能耗最优。

$$\left. \begin{array}{l} E_{\text{system}} = \min \{E_{\text{core}} + E_{\text{comm}} + E_{\text{VFI}}\} \\ \text{s.t. } R \geq R_{\min} \\ \forall a_{ij} \in A, b(a_{ij}) \leq B(p_{\varphi(c_i), \varphi(c_j)}) \\ \forall a_{ij} \in A, d(a_{ij}) \geq D(p_{\varphi(c_i), \varphi(c_j)}) \end{array} \right\} \quad (5)$$

其中 E_{core} , E_{comm} 和 E_{VFI} 分别表示 IP 核通信用任务图中处理器所消耗的能量, 系统通信能耗和不同 VFIs 间转换能耗。 R 表示系统所有 IP 核的可靠性。在满足任务执行可靠性条件下, 每个 IP 核可以工作在不同的 (v_i, v_{t_i}) 。任务 k 在 IP 核 c_i 上执行时间为 $\text{ext}(k, c_i)$ 。 $b(a_{ij})$ 表示 a_{ij} 的通信带宽; $d(a_{ij})$ 表示 a_{ij} 允许的最大传输时延, 用跳数表示。 $B(p_{ij})$ 表示路径 p_{ij} 提供的最大通信带宽; $D(p_{ij})$ 表示资源节点 t_i 到目的节点 t_j 的路由距离, 用跳数表示。

3 设计方法

求解基于 VFIs 的 NoC 能耗最优化问题包括 VFIs 划分, VFIs 分配及映射优化 3 部分。本文提出了处理器可靠性约束的 VFIs 能耗优化方法 PRVFI(Processor Reliability constraints for NoC with VFIs)。为了提高算法的效率。PRVFI 算法采用递进优化方法, 首先将采用处理器可靠性约束进行 VFIs 划分, 最小化处理器能耗, 然后采用近凸区域选择的 VFIs 分配方法降低不同 VFI 间的转换能耗, 最后采用基于量子粒子群的 VFIs 映射算法 QPSOVFI(Quantum-behaved Particle Swarm Optimization for NoC mapping with VFIs)优化 NoC 通信能耗。3 种优化策略的有机结合, 有效地降低了 NoC 系统能耗。

3.1 可靠性约束的 VFIs 划分

在分布式计算机系统分配任务的应用中, 处理器的可靠性定义为在一定时间内处理器成功完成任务的概率^[13]。VFIs 划分主要是在确保任务在规定时

间内完成的情况下, 将不同电压频率的 IP 核合并成相同的 VFIs。因此可借鉴处理器可靠性约束进行 VFIs 划分。该划分方法不同于文献[6]的划分方法将电压放在 tile 中, 仅合并相邻电压, 也不同于文献[8]直接将低电压应用于所有的 IP 核。由于本文的划分方法在 VFI 分配及任务映射前执行, 因此任何 IP 核都可以工作在同一个电压岛上。本文划分算法需要在给定 IP 核通信用任务 $\text{TG}(C, A, V)$, 最大 VFIs 个数 n 和处理器最小可靠性 R_{\min} 条件下执行。首先计算 IP 核在当前电压频率下, 执行任务是否满足可靠性约束; 对于满足可靠性约束的 IP, 进一步进行合并。当 IP 核的 VF 个数为 m , 而要求建立 n 个 VFIs, 则需要从 m 中选择 n 个 VF, 总共执行 C_m^n 次电压合并, 求其最小的处理器功耗。最后输出满足可靠性约束的处理器能耗最小的 $\text{TG}'(C, A, V)$ 。具体算法流程如下:

步骤 1 计算每个 IP 核的工作频率, 并利用式(4)计算可靠性。

步骤 2 当可靠性大于 R_{\min} 时, 转步骤 3, 否则结束算法。

步骤 3 从 m 个 VF 中选择 n 个 VF, 并以降序排序 n 个 VF。

步骤 4 如果最低 VF 能够应用到所有的 IP 核, 则利用式(4)计算可靠性。当可靠性大于 R_{\min} 时, 用式(1)计算处理器能耗, 并将最低 VF 分配到所有 IP 核, 转步骤 3。否则转步骤 5。

步骤 5 将 VF 逐一应用到尚未安排电压岛的 IP 核, 如果满足性能要求, 则计算其可靠性。当可靠性大于 R_{\min} 时, 用式(1)计算处理器能耗, 并将该 IP 核安排到相应的 VF。

步骤 6 保存当前最优能耗的 VF 划分, 执行次数小于 C_m^n 时, 转步骤 3; 否则转步骤 7。

步骤 7 输出处理器最优能耗的 VF 划分 $\text{TG}'(C, A, V)$, 算法结束。

3.2 近凸区域的 VFIs 分配

VFIs 划分完毕后, 下一步工作就是如何确保相同电压都相邻, 保证 VFIs 的完整性, 避免电压孤岛的出现。同时尽可能地减少不同 VFIs 间复杂路由器的个数, 以进一步降低系统能耗^[8]。文献[14]针对增长性映射问题, 提出的近凸区域选择算法能够有效地求解到指定区域内任意一对 tile 之间曼哈顿距离的总和是最小的。VFIs 分配问题可将每一个 VFIs 上的 IP 核所执行的任务看作是一个独立的 IP 核任务调度图, 则可采用近凸区域选择算法进行区域分配。因此本文提出了近凸区域的 VFIs 分配算法, 为每个 VFI 分配岛间电压转换接口最少的区域, 以减

少不同 VFIs 间转换能耗。具体的算法流程如下：

步骤 1 利用 $TG'(C, A, V)$ ，计算出当前各个 VFIs 内 IP 核数量及两两 VFIs 间通信量。

步骤 2 对岛间通信量进行降序排列，并排序相应的 IP 核。

步骤 3 计算当前 VFIs 内 IP 核数量 IP_{num} 。

步骤 4 在 $N \times N$ 网络结构所有 tile 范围内，对 VFIs 内的 IP 核采用近凸区域选择算法^[14]选择相应的 tile。如果一个 tile 的邻居节点和电压转换接口都是最少的，则将当前 VFIs 的一个 IP 分配到该 tile，计数器 count +1。

步骤 5 如果 $count \leq IP_{num}$ 转步骤 4。否则转步骤 6。

步骤 6 如果所有 VFIs 尚未分配完毕，则转步骤 3，否则转步骤 7。

步骤 7 输出 VFIs 最优分配区域的 $LTG'(C, A, V)$ ，算法结束。

3.3 QPSO-VFI 映射算法

经过以上两种算法处理后，获得最小的 NoC 平台处理器能耗与 VFIs 间转换能耗。本节将采用量子粒子群算法进行 IP 核任务映射以降低 NoC 系统通信能耗。基本的粒子群算法^[15]容易陷入局部最优解，最近新提出的量子粒子群算法^[16]克服了该缺点，具有较强的全局搜索能力和较快的收敛速度。本文提出基于量子粒子群的 QPSO-VFI 算法来求解基于 VFIs 的 NoC 映射问题。QPSO-VFI 算法根据文献[16]的方法更新粒子状态，具体更新计算见式(6)。粒子在 i 位置上的状态值 k 表示第 i 个 IP 核映射到 NoC 上的第 k 个 tile。通过高斯分布获取变异个体，替换原粒子群任意个体，增强种群的多样性。通过式(6)更新粒子状态，加速算法收敛。为保证每个 IP 核在其对应的 VFIs 区域内移动，对脱离区域的 IP 核进行位置修复。若粒子无法满足式(5)条件约束，则重新进行更新粒子状态，直至找到一个可行解。在满足最大迭代次数后，输出系统最小通信能耗的 NoC 映射结果。具体算法流程如下：

步骤 1 初始化 QPSO 算法相关参数，利用 $LTG'(C, A, V)$ 初始化粒子群。

步骤 2 采用式(5)计算粒子的适应度。

步骤 3 计算当前粒子群粒子的最好位置的平均值 $mbest$ 。

步骤 4 计算适应度方差和变异概率。

步骤 5 如果满足变异概率，则计算高斯分布数据，转步骤 6，否则转步骤 8。

步骤 6 利用高斯分布数据产生变异个体。

步骤 7 如果变异个体满足式(5)的条件约

束，则替换粒子群中的任意粒子，转步骤 8；否则转步骤 6。

步骤 8 更新粒子的适应度。

步骤 9 采用式(6)对粒子的位置进行更新，对违反 VFIs 区域限定的位置值进行修复，确保所有的 IP 核都在其相应的 VFIs 范围内。假如不满足式(5)条件约束，则转步骤 9，否则转步骤 10。

步骤 10 如果对粒子群中所有粒子操作完毕，则转步骤 11，否则转步骤 8。

步骤 11 如果满足结束条件(最大迭代次数)，则转步骤 12，否则转步骤 3。

步骤 12 输出获得最低能耗的粒子，算法结束。

$$\left. \begin{aligned} x(t+1) &= p \pm \beta \times |mbest - x(t)| \times \ln(1/u) \\ mbest &= \frac{1}{M} \sum_{i=1}^M P_i \\ &= \left(\frac{1}{M} \sum_{i=1}^M P_{i1}, \frac{1}{M} \sum_{i=1}^M P_{i2}, \dots, \frac{1}{M} \sum_{i=1}^M P_{id} \right) \\ P_{id} &= \phi \times P_{id} + (1-\phi)P_{gd}, \quad \phi = \text{rand}() \end{aligned} \right\} \quad (6)$$

其中 $mbest$ 为所有粒子最好位置的平均值， ϕ 和 u 是 $[0,1]$ 区间内均匀分布的随机数， β 为膨胀收缩系数^[16]。

4 结果分析

为了验证 PRVFI 算法的性能，本文将多组实例应用在基于 VFIs 的 NoC 平台上，包括 VOPD(Video Object Plane Decoder)^[17]，多媒体应用 MMS^[18](H263 编/解码器、MP3 编/解码器)，E3S^[19]范例。由于 VOPD 和 MMS 应用分别包含 16 个和 25 个 IP 核，因此将其应用到规模为 4×4 和 5×5 的 NoC 平台上。E3S 中 consumer, networking, auto-industry 和 telecom 范例分别映射到 3×3 , 3×3 , 4×4 和 5×5 的 NoC 网格中。设定系统最低可靠性 $R_{min} = 0.99999999$ ，粒子群规模 $P_{num} = 100$ 。

对于每个实例分别采用 VFIPA(VFI Partitioning and static voltage Assignment methodology)^[6], VFI-R^[8] 和 PRVFI 算法进行相同迭代次数求解。以 VFIPA 算法单个电压岛优化结果为标准，进行归一化处理。根据应用实例不同，算法运行时间从几十秒到几分钟不等。表 1 为各算法优化性能比较。从表 1 中可以看出，在没有进行 VFI 划分(单个电压岛 1-VFI)，即仅考虑 QPSO-VFI 算法的优化，当 IP 核数目较多时($IP_{num} \geq 16$)，PRVFI 算法比其他两种算法具有更优的节能效果，最多节能 37%。在相同的 2-VFI, 3-VFI 和 4-VFI 划分中，

表 1 系统能耗优化结果比较

应用实例	网络规模	算法	规范化系统能耗(%)			
			1-VFI	2-VFI	3-VFI	4-VFI
consumer	3×3	VFIPA	100	53	60	72
		VFI-R	100	52	57	67
		PRVFI	100	30	32	38
network	3×3	VFIPA	100	28	37	39
		VFI-R	100	27	36	44
		PRVFI	100	25	27	38
auto-industry	4×4	VFIPA	100	61	69	85
		VFI-R	100	56	63	74
		PRVFI	84	32	40	38
telecom	5×5	VFIPA	100	27	33	41
		VFI-R	100	24	29	38
		PRVFI	77	23	20	37
VOPD	4×4	VFIPA	100	56	69	78
		VFI-R	100	51	62	68
		PRVFI	91	35	41	48
MMS	5×5	VFIPA	100	35	43	57
		VFI-R	100	32	38	48
		PRVFI	63	22	27	35

与其它两种算法相比, PRVFI 算法具有明显的节能效果, 比 VFIPA 最多节能分别为 29%, 29% 和 47%, 比 VFI-R 最多节能分别为 24%, 25%, 36%。在多个 VFIs 划分中, 并非 VFI 数量越多系统能耗越低, 以上 6 个实例基本都在 2-VFI, 3-VFI 处获得系统的最低能耗, 因此在 VFIs 划分中要根据具体的应用选择合适的 VFIs 数量, 以达到系统最低的能耗。

为评估处理器可靠性约束对处理器功耗的影响, 分别采用 VFIPA、VFI-R 和 PRVFI 进行求解, 获得相应的处理器能耗, 以每个应用实例没有进行 VFIs 划分时的处理器能耗为基准进行归一化处理, 如表 2 所示。从表中可以看出, 本文提出的可靠性约束的 VFIs 划分方法获得的处理器能耗, 与 VFIA、VFI-R 相比最多节省了 31% 和 23%, 有效地降低了处理器能耗。VFIA 算法由于仅对相邻电压岛进行合并, 对于不相邻的同一电压则无法合并, 容易形成较高电压的孤立电压岛, 消耗更多的能量, 而 VFI-R 算法则将电压孤岛合并到相邻的电压岛上, 虽比 VFIA 进一步降低了处理器能耗, 但降低幅度有限。本文所提方法将满足可靠性约束的 IP 核合并在同一个低电压频率岛上, 并通过近凸区域的分配策略避免了电压孤岛的出现, 获得明显的节能效果。

表 2 处理器能耗优化结果比较

应用实例	算法	规范化处理器能耗(%)			
		1-VFI	2-VFI	3-VFI	4-VFI
consumer	VFIPA	100	63	66	70
	VFI-R	100	62	64	65
	PRVFI	100	47	48	47
Network	VFIPA	100	14	18	20
	VFI-R	100	14	17	19
	PRVFI	100	14	12	13
auto-industry	VFIPA	100	78	83	86
	VFI-R	100	71	75	78
	PRVFI	100	50	54	55
Telecom	VFIPA	100	52	57	59
	VFI-R	100	52	51	55
	PRVFI	100	51	50	54
VOPD	VFIPA	100	68	74	76
	VFI-R	100	62	67	69
	PRVFI	100	50	53	55
MMS	VFIPA	100	52	60	74
	VFI-R	100	51	54	62
	PRVFI	100	51	52	56

在相同的 VFIs 区域内, IP 核通信采用普通的 5×5 交叉开关组成的路由器结构; 在 VFIs 间通信采用带 MCFIFO 和 VLC 的复杂路由器。各个应用实例在不同的 VFIs 下所需要复杂路由器的比较情况如表 3 所示。从表 3 可以看出, 大部分的应用实例随着 VFIs 数量的增大, 复杂路由器的个数也增多。在 NoC 规模大于 16 时, 本文采用的近凸区域选择方法比其他两种方法明显地降低了复杂路由器的个数, 比 VFIPA 和 VFI-R 最多减少了 71% 和 39%。

表 3 复杂路由器个数优化结果比较

应用实例	算法	复杂路由器个数		
		2-VFI	3-VFI	4-VFI
consumer	VFIPA	6	7	10
	VFI-R	4	4	7
	PRVFI	4	5	7
network	VFIPA	5	8	9
	VFI-R	4	6	7
	PRVFI	3	6	7
auto-industry	VFIPA	10	11	16
	VFI-R	6	8	12
	PRVFI	5	8	10
VOPD	VFIPA	10	11	16
	VFI-R	8	7	11
	PRVFI	5	6	8
telecom	VFIPA	20	28	30
	VFI-R	10	13	18
	PRVFI	8	8	11
MMS	VFIPA	17	26	26
	VFI-R	9	13	16
	PRVFI	8	13	11

5 结束语

本文提出了一种新的电压频率岛 NoC 能耗优化算法。该算法采用处理器可靠性约束的方法进行 VFIs 划分, 近凸区域选择方法分配 VFIs 区域, 量子粒子群算法进行映射优化。经过应用实例测试, 结果证明本文所提出的算法与 VFIPA, VFI-R 方法相比, 具有明显的节能效果, 有效地降低了 NoC 系统的整体能耗。本文主要考虑静态的 VFIs 划分及能耗优化问题, 下一步将研究动态电压频率缩放 (Dynamic Voltage and Frequency Scaling, DVFS) 问题。

参 考 文 献

- [1] Dally W J and Towles B. Route packets, not wires: on-chip

- interconnection networks [C]. Proceedings of Design Automation Conference, Las Vegas, Nevada, 2001: 683–689.
- [2] Bertozzi D, Jalabert A, Murali S, et al.. NoC synthesis flow for customized domain specific multiprocessor systems-on-chip[J]. *IEEE Transactions on Parallel and Distributed Systems*, 2005, 16(2): 113–129.
- [3] Hu J C, Shin Y, Dhanwada N, et al.. Architecting voltage islands in core-based system-on-a-chip designs [C]. Proceedings of the 2004 International Symposium on Low Energy Electronics and Design, Newport Beach, 2004: 180–185.
- [4] Ogras U Y, Marculescu R, Marculescu D, et al.. Design and management of voltage-frequency island partitioned networks -on-chip[J]. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2009, 17(3): 330–341.
- [5] Seiculescu C, Murali S, Benini L, et al.. Comparative analysis of NoCs for two-dimensional versus three-dimensional SoCs supporting multiple voltage and frequency islands[J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2010, 57(5): 364–368.
- [6] Ogras U Y, Marculescu R, Choudhary P, et al.. Voltage-frequency island partitioning for GALS-based networks-on-chip[C]. Proceedings of the 44th Annual Conference on Design Automation, San Diego, 2007: 110–115.
- [7] Leung L F and Tsui C Y. Energy-aware synthesis of networks-on-chip implemented with voltage islands[C]. Proceedings of the 44th Annual Conference on Design Automation, San Diego, 2007: 128–131.
- [8] Jang W, Ding D, and Pan D Z. A voltage-frequency island aware energy optimization framework for networks-on-chip[C]. Proceedings of the 2008 IEEE/ACM International Conference on Computer-Aided Design, San Jose, California, 2008: 264–269.
- [9] 常政威, 熊光泽, 桑楠, 等. 基于电压岛的能量和可靠性感知 NoC 映射[J]. 计算机辅助设计与图形学学报, 2009, 21(1): 19–26.
Chang Zheng-wei, Xiong Guang-ze, Sang Nan, et al.. Energy-and reliability-aware mapping for NoC implemented with voltage islands[J]. *Journal of Computer-Aided Design & Computer Graphics*, 2009, 21(1): 19–26.
- [10] Ghosh P and Sen A. Efficient mapping and voltage islanding technique for energy minimization in NoC under design constraints[C]. Proceedings of the ACM Symposium on Applied Computing, Sierre, Switzerland, 2010: 535–541.
- [11] Ye T T, Benini L, and Micheli G D. Analysis of energy consumption on switch fabrics in network routers[C]. Proceedings of the 39th Design Automation Conference, New Orleans, LA, 2002: 524–529.
- [12] Dumitras T and Marculescu R. On-chip stochastic

- communication [C]. Proceedings of the Conference on Design , Automation and Test, Munich, Europe, 2003: 790–795.
- [13] Shatz S M, Wang J P, and Goto M. Task allocation for maximizing reliability of distributed computer systems [J]. *IEEE Transactions on Computers*, 1992, 41(9): 1156–1168.
- [14] Chou C L, Ogras U Y, and Marculescu R. Energy-and performance-aware incremental mapping for networks on chip with multiple voltage levels[J]. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2008, 27(10): 1866–1879.
- [15] 张陆游, 张永顺, 杨云. 基于混沌自适应变异粒子群优化的解相干算法[J]. 电子与信息学报, 2009, 31(8): 1825–1829.
Zhang Lu-you, Zhang Yong-shun, and Yang Yun. A de-correlation algorithm based on chaos adaptive mutation PSO optimization[J]. *Journal of Electronics & Information Technology*, 2009, 31(8): 1825–1829.
- [16] Huang Zhen, Wang Yong-ji, Yang Chuan-jiang, et al. A new improved quantum-behaved particle swarm optimization model[C]. Proceedings of The 4th IEEE Conference on Industrial Electronics and Applications (ICIEA 2009), Xi'an, China, 2009: 1560–1564.
- [17] Moein-Darbari F, Khademzade A, and Gharooni-Fard G. CGMAP: a new approach to Network-on-Chip mapping problem [J]. *IEICE Electronics Express*, 2009, 6(1): 27–34.
- [18] Hu J and Marculescu R. Energy-aware mapping for tile-based NoC architectures under performance constraints[C]. Proceedings of Asia South Pacific Design Automation Conference, Kitakyushu, 2003: 233–239.
- [19] Dick R P. Embedded system synthesis benchmarks suites. <http://www.ece.northwestern.edu/~dickrp.2002.7>.

张剑贤: 男, 1983年生, 博士生, 研究方向为嵌入式系统、NoC设计技术。

周端: 女, 1957年生, 教授, 研究方向为嵌入式系统和电路低功耗设计研究。

杨银堂: 男, 1962年生, 教授, 博士生导师, 研究方向为深亚微米模拟集成电路及IP设计、VLSI技术、NoC设计技术。